

FERNANDO FERRARI TEIXEIRA

Efeitos da radiação em transistores 3D tensionados

São Paulo

2014

FERNANDO FERRARI TEIXEIRA

Efeitos da radiação em transistores 3D tensionados

Dissertação apresentada à Escola Politécnica da
Universidade de São Paulo para obtenção do título
de Mestre em Ciências

São Paulo

2014

FERNANDO FERRARI TEIXEIRA

Efeitos da radiação em transistores 3D tensionados

Dissertação apresentada à Escola Politécnica da
Universidade de São Paulo para obtenção do título
de Mestre em Ciências

Área de concentração: Microeletrônica

Orientador: Prof. Dr. João Antonio Martino

São Paulo

2014

Agradecimentos

Ao Professor Dr. João Antonio Martino, pela orientação, apoio e incentivo ao longo da realização desse trabalho.

À minha família, pelo constante suporte e apoio.

Ao meu amigo Vitor Tatsuo Itocazo por todo apoio e companhia ao longo dos anos.

À professora Paula Agopian que me ajudou muito ao longo do trabalho com constante apoio e ensinamento

Ao colega de trabalho Caio Bordallo pelos ensinamentos dados ao longo deste trabalho conjunto.

Aos meus amigos Sara, Katia, Rangel, Alberto Talita e Felipe do grupo SOI-CMOS, pelos constantes conselhos, ensinamentos e apoio.

Ao Laboratório de Sistemas Integráveis, da Escola Politécnica da Universidade de São Paulo pela disponibilidade da infraestrutura necessária para essa atividade de pesquisa.

À minha namorada Fernanda Muto Kushima e ao meu grande amigo Leonardo Gonzaga Carvalho, por sua compreensão e apoio em todos os momentos.

E a todas as pessoas que de forma direta ou indireta contribuíram para a execução deste trabalho e que foram involuntariamente omitidas.

Resumo

Os efeitos causados pela radiação de raios X em transistores MOS com canal n e p, de porta tripla, com e sem tensionamento mecânico foram estudados teórica e experimentalmente. Após a irradiação de raios X, com doses totais acumuladas de 150Mrad e 3Mrad, em 12 dispositivos diferentes, foi constatada uma grande variação em algumas de suas características, como por exemplo um aumento de 40mV/dec na inclinação de limiar nos dispositivos mais largos, devido a criação de cargas positivas nos óxidos, tanto no enterrado quanto de porta. As cargas geradas no óxido enterrado apresentaram grande influência na condução de corrente pela segunda interface (silício/óxido enterrado), uma vez que o óxido enterrado é espesso (145nm), que por sua vez afetou significativamente diversos outros parâmetros. A formação de cargas positivas no óxido enterrado causou variações distintas no valor da tensão de limiar referente à segunda interface, em função do canal do transistor. No caso dos transistores MOS com canal n, foi observado um aumento na condução parasitária proveniente da segunda interface, enquanto que nos dispositivos MOS com canal p essa corrente foi minimizada devido aos efeitos da radiação, gerando uma melhora do desempenho destes dispositivos (é possível observar uma redução da inclinação de sublimiar de 60 a 80mV/dec no caso dos dispositivos mais largos). Entretanto, como o óxido de porta é mais fino que o óxido enterrado, não foram observadas grandes variações causadas pelas cargas formadas no mesmo. Quando comparada com a literatura, a dose total acumulada foi muito alta, então foi realizada uma nova rodada de radiação em que a distância entre a amostra e o feixe e a taxa de exposição foram alterados. Com isso, foi possível observar o mesmo efeito descrito anteriormente, porém com uma dose total acumulada cerca de 50 vezes menor. Em ambos os casos a exposição foi realizada sem a presença de polarização nos dispositivos, usada normalmente para reduzir a recombinação de portadores aumentando assim o efeito da radiação. Para realizar a polarização dos dispositivos durante a exposição de radiação, é preciso que os dispositivos estejam encapsulados, porém a etapa de encapsulamento poderia danificar os dispositivos utilizados.

Palavras-chave: Radiação. Raio-X. Tensionamento mecânico. Transistores.

Abstract

The effects caused by the X-ray radiation in n and p channel triple gate transistors, with and without mechanical tensioning, were theoretically and experimentally studied. After X-ray irradiation on the devices, it was observed a large variation in some of their characteristics, such as an increase in the slope of 40mV/dec threshold in larger devices, due to the creation of positive charges in the oxides, both for the buried oxide as for the gate oxide. The charges generated in the buried oxide had great influence on the current conduction through the back interface (silicon / buried oxide), since the buried oxide is thicker (145nm), which in turn significantly affected many other parameters. The formation of positive charges in the buried oxide caused distinct variations in the threshold voltage on the second interface, depending on the channel type of the transistor. In the case of n-channel MOS transistors, it was observed an increase in parasitic conduction from the second interface, whereas for p-channel MOS devices the current was minimized - due to the effects of radiation - generating an improvement in performance of such devices (it is possible to observe a reduction of subthreshold slope of 60 to 80mV/dec in the case of larger devices).. However, as the gate oxide is thinner than the buried oxide, large variations caused by the generated charges were not observed. When compared to the literature, the total accumulated dose was very high, therefore, a new round of radiation were performed, in which the distance between the sample and beam, and the exposure rate were changed. Thus, it was possible to observe the same effect described above, but with a total accumulated dose about 50 times lower. In both cases, the bias was not used during the radiation exposure, normally used to reduce the recombination, thereby increasing the the radiation effect.

Keywords: Ionizing radiation. X-ray. Mechanical tensioning. Transistors.

Lista de ilustrações

Figura 1 Perfil da estrutura de um transistor MOS convencional (A) e de uma estrutura SOI (B)..	18
Figura 2 Diagrama de faixas de energia para transistor SOI parcialmente depletado (A) e SOI totalmente depletado (B).....	19
Figura 3 Modos de operação dos dispositivos totalmente depletados, onde a região indicada indica a região de maior aplicação.	21
Figura 4 Porta simples (1), Porta dupla (2), porta tripla (3), porta quadrupla (4), extensão de porta (5).	22
Figura 5 Desenho esquemático de um transistor de porta tripla.....	23
Figura 6 Estrutura de múltiplas aletas	24
Figura 7 Cargas de depleção controladas pela porta em dispositivos com e sem canal curto.....	30
Figure 8 Distribuição de energia potencial ao longo da posição no canal, da fonte para o dreno, nas condições de canal longo e canal curto ³²	32
Figura 9 Curva de corrente por tensão de porta na escala linear (A) e logarítmica (B) para os quatro tipos de dispositivos.	36
Figura 10 Curva da transcondutância pela tensão aplicada na porta.	37
Figura 11 Tensão de limiar em função da largura da aleta para $L_{ef}=150\text{nm}$ (A) e $L_{ef}=900\text{nm}$ (B)..	38
Figura 12 Transcondutância máxima em função da largura da aleta na região linear para $L_{ef}=150\text{nm}$ (A) e $L_{ef}=900\text{nm}$ (B).....	39
Figura 13 Transcondutância em função da largura da aleta na região de saturação para $L_{ef}=150\text{nm}$ (A) e $L_{ef}= 900\text{nm}$ (B).	40
Figura 14 Inclinação de sublimiar em função da largura da aleta.	41
Figura 15 Condutância de saída por largura de canal.	42
Figura 16 Ganho intrínseco de tensão em função largura da aleta.	43
Figura 17 Corrente de dreno pela tensão de porta na escala logarítmica para dispositivos de referência e com tensionamento, antes e após radiação para MuGFETs de canal n(A) e p(B).....	46
Figura 18 Transcondutância pela tensão de porta para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n(A) e p(B).....	47
Figura 19 Transcondutância pela tensão de porta para dispositivos de referência com canal n para diferentes valores de polarização de substrato, antes (A) e após(B) radiação.	48
Figura 20 Transcondutância pela tensão de substrato para dispositivos de referência com canal n para quatro diferentes polarizações de porta.	49

Figura 21 Transcondutância pela tensão de porta para dispositivos de referência com canal p para diferentes polarizações de substrato, antes e depois radiação (A) e a transcondutância em função da tensão de substrato para diferentes valores de polarização de porta (B).	50
Figura 22 Transcondutância pela tensão de porta para dispositivos com tensionamento mecânico com canal n e p para diferentes polarizações de substrato, antes e depois radiação (A) e a transcondutância em função da tensão de substrato para diferentes valores de polarização de porta para dispositivos n com tensionamento mecânico (B).	51
Figura 23 Transcondutância por dose de radiação de raio-x para dispositivos de referência e com tensionamento uniaxial, antes e após radiação para transistores de canal n(A) e p(B). 52	
Figura 24 Tensão de limiar por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n (A) e p (B).	54
Figura 25 Inclinação de sublimiar por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n(A) e p(B). ..	55
Figura 26 Condutância de saída por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação.	57
Figura 27 Ganho intrínseco de corrente por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação.	58
Figura 28 Corrente de dreno pela tensão de porta para dispositivos canal n e p, antes e depois da radiação.	59
Figura 29 Inclinação de sublimiar por dose de radiação de raio-x para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n(A) e p(B).	61
Figura 30 Tensão de limiar por dose de radiação de raios X para dispositivos de referência e com tensionamento uniaxial, antes e após radiação para transistores de canal n(A) e p(B). 62	
Figura 31 DIBL em função da dose de radiação de raios-X, em nMuGFETs (A) e pMuGFETs(B), para dispositivos tensionados e não tensionados.	64

Lista de Abreviaturas e Siglas

CMOS	<i>Complementary Metal Oxide Semiconductor</i>
CESL	<i>Contact Etch Stop Layer</i>
FD	<i>Fully Depleted</i>
FinFET	<i>Fin Field Effect Transistor</i>
Imec	<i>Interuniversity Microelectronic Center</i>
HfSiO	Silicato de óxido de háfnio
HfSiON	Silicato de óxido de háfnio nitretado
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
MuGFET	<i>Multi-Gate Field Effect Transistor</i>
NFD	<i>Near Fully Depleted</i>
PD	<i>Partially Depleted</i>
SEG	<i>Selective Epitaxial Growth</i>
Si	Silício
SiO ₂	Óxido de Silício
SOI	<i>Silicon-On-Insulator</i>

Lista de Símbolos

A_v	Ganho Intrínseco de Tensão [dB]
C_{ox}	Capacitância do óxido de porta por unidade de área [F/cm^2]
C_{Si}	Capacitância da camada de silício por unidade de área [F/cm^2]
D	Região de dreno dos transistores.
E_g	Largura de faixa proibida [eV]
E_v	Nível energético da faixa de valência [eV]
E_c	Nível energético da faixa de condução [eV]
G	Região de porta dos transistores.
g_D	Condutância de saída [μS]
g_m	Transcondutância [μS]
$g_{m_{máx}}$	Transcondutância máxima [μS]
H_{FIN}	Altura do <i>FIN</i> do transistor de múltiplas portas [nm]
I_{DS}	Corrente entre dreno e fonte de dispositivos [A]
I_{DSat}	Corrente entre dreno e fonte de dispositivos na condição de saturação[A]
K	Constante de Boltzmann [$1,38066 \times 10^{-23}$ J/K]
L	Comprimento de canal do transistor [nm]
L_{ef}	Comprimento de canal efetivo [nm]
n	Fator de corpo
n_p	Número de portas do transistor
N_a	Concentração de impurezas aceitadoras por unidade de volume [cm^{-3}]
N_d	Concentração de impurezas doadoras [cm^{-3}]
n_i	Concentração intrínseca de portadores [cm^{-3}]
S_{FIN}	Espaçamento entre <i>FINs</i> [nm]
q	Carga elementar do elétron [$1,6 \times 10^{-19}$ C]
Q_{depl}	Densidade de carga de depleção na camada de silício do transistor MOSFET convencional [C/cm^2]
$Q_{depl,eff}$	Densidade de carga efetivas de depleção na camada de silício do transistor MOSFET convencional [C/cm^2]
Q_{inv1}	Densidade de carga de inversão na primeira interface [C/cm^2]
Q_{ox}	Densidade de carga efetiva no óxido [C/cm^2]

Q_{ox1}	Densidade de cargas fixas na primeira interface [C/cm^2]
Q_{ox2}	Densidade de cargas fixas na segunda interface [C/cm^2]
Q_{S2}	Densidade de carga de acumulação ou inversão na segunda interface [C/cm^2]
r_j	Profundidade da junção de fonte e dreno [nm]
S	Região de fonte dos transistores.
SS	Inclinação de sublimiar [mV/dec]
T	Temperatura absoluta [K]
t_{ox}	Espessura do óxido de silício [nm]
t_{oxb}	Espessura do óxido enterrado [nm]
t_{Si}	Espessura da camada de silício [nm]
V_{D1}	Tensão de dreno na região linear.
V_{D2}	Tensão de dreno na região de saturação.
V_{DS}	Tensão aplicada ao dreno do transistor em relação à fonte [V]
V_{DSat}	Tensão aplicada ao dreno do transistor em relação à fonte na região de saturação [V]
V_{FB}	Tensão de faixa plana [V]
V_{GS}	Tensão entre porta e fonte do transistor [V]
V_{Th}	Tensão de limiar do transistor [V]
V_{Th1}	Tensão de limiar obtida com o transistor na região linear [V]
V_{Th2}	Tensão de limiar obtida com o transistor na saturação [V]
V_{G1}	Tensão de entrada aplicada à porta do transistor SOI convencional [V]
V_{G2}	Tensão de entrada aplicada ao substrato do transistor SOI convencional [V]
V_{GT}	Sobretensão de condução [V]
W_{FIN}	Largura do <i>FIN</i> do transistor de múltiplas portas [nm]
x_{d1}	Região de depleção na primeira interface do transistor SOI [nm]
x_{d2}	Região de depleção na segunda interface do transistor SOI [nm]
$x_{dmáx}$	Profundidade máxima da região de depleção [nm]
α	Coefficiente que relaciona as capacitâncias de um transistor
ϵ_{ox}	Permissividade do óxido de silício [$3,45 \times 10^{-13}$ F/cm]
ϵ_{Si}	Permissividade do silício [$1,06 \times 10^{-12}$ F/cm]
ϕ_F	Potencial de Fermi da camada de silício [V]
Φ_{MS}	Diferença de função trabalho entre metal e semiconductor [V]

ϕ_{S1}	Potencial de superfície da primeira interface [V]
ϕ_{S2}	Potencial de superfície da segunda interface [V]
μ_N	Mobilidade efetiva elétrons do canal [$\text{cm}^2/\text{V}\cdot\text{s}$]
μ_{ef}	Mobilidade efetiva dos portadores do canal [$\text{cm}^2/\text{V}\cdot\text{s}$]
μ_{Lat}	Mobilidade das Interfaces Laterais [$\text{cm}^2/\text{V}\cdot\text{s}$]
μ_{Topo}	Mobilidade da Interface Superior [$\text{cm}^2/\text{V}\cdot\text{s}$]
θ	Ângulo de inclinação do <i>FIN</i> no transistor de múltiplas portas [graus]

SUMÁRIO

1. Introdução.....	15
1.1. Objetivos	16
1.2. Estrutura do Trabalho	17
2. Conceitos Básicos	18
2.1. Tecnologia Silício sobre Isolante - SOI.....	18
2.2. Modo de Funcionamento dos Dispositivos.....	19
2.2.1. Dispositivos Parcialmente Depletados PD	20
2.2.2. Dispositivos Totalmente Depletados	20
2.2.3. Dispositivos Quase Totalmente Depletados.....	21
2.3. Dispositivos com Múltiplas Portas	22
2.4. Características Elétricas.....	23
2.4.1. Corrente de Dreno (I_{DS}).....	23
2.4.2. Tensão de Limiar (V_{Th}).....	25
2.4.3. Transcondutância (g_m)	27
2.4.4. Inclinação de Sublimiar (SS)	28
2.4.5. Mobilidade (μ)	29
2.4.6. Efeitos de Canal Curto.....	29
2.4.7. Condutância de Saída (g_D).....	31
2.4.8. Ganho intrínseco de tensão(A_V).....	31
2.4.9. Abaixamento de barreira induzido pelo dreno (DIBL).....	31
3. Transistores 3D Analisados (Antes da radiação).....	33
3.1. Características dos Dispositivos	33
3.1.1. Tensionamento mecânico.....	33
3.2. Dispositivos com tensionamento mecânico e SEG	34
3.3. Resultados medidos pré-irradiação.....	34
3.3.1. Curva $I_D \times V_{GF}$	35
3.3.2. Curva $g_m \times V_{GF}$	37
3.3.3. Tensão de limiar (V_{Th}).	37
3.3.4. Transcondutância.....	39

3.3.5. Inclinação de sublimiar (SS)	41
3.3.6. Condutância de saída (g_D).....	42
3.3.7. Ganho intrínseco de tensão (A_V).....	42
4. Análise dos resultados após primeira série de radiação	44
4.1. Efeitos da radiação.....	44
4.2. Curva $I_D \times V_{GF}$	45
4.3. Curva $g_m \times V_{GF}$	46
4.4. Transcondutância.....	52
4.5. Tensão de limiar (V_{Th}).....	53
4.6. Inclinação de sublimiar (SS).....	55
4.7. Condutância de saída (g_D)	56
4.8. Ganho intrínseco de tensão (A_V).....	57
5. Análise dos resultados após a segunda série de radiação.....	59
6. Conclusões e trabalhos futuros.....	66
Referências Bibliográficas	67
Publicações	71

1. Introdução

Na busca de dispositivos cada vez mais rápidos e eficientes, as indústrias de microeletrônica desenvolvem novas tecnologias baseadas na mudança de materiais e no escalamento dos dispositivos. A tecnologia CMOS utilizando silício, vem evoluindo há mais de 40 anos, com os objetivos de obter maior velocidade de processamento, menor potência dissipada, maior integração e menor custo.

No entanto, com a diminuição das dimensões, efeitos de segunda ordem passam a se tornar cada vez mais significativos. O aumento de efeitos de segunda ordem faz com que os dispositivos passem a operar de modo inadequado¹. Com isso, novas alternativas tecnológicas foram necessárias a fim de continuar a integração de dispositivos por lâmina.

A tecnologia Silício sobre Isolante (Silicon on Insulator, SOI) foi uma solução encontrada. Essa tecnologia utiliza lâminas de silício que possuem um óxido entre a camada ativa de silício e o substrato. O uso deste tipo de lâmina trouxe diversas vantagens, entre elas menor quantidade de etapas fotolitográficas durante a produção, a redução de efeito de canal curto, eliminação do tiristor parasitário, a melhor inclinação de sublimar e a diminuição das capacitâncias em geral². Os dispositivos SOI também se mostraram menos afetados pelos efeitos transitórios da radiação^{33,34}, uma vez que a área da região ativa é menor, tendo foco em aplicações espaciais.

No decorrer dos anos, dispositivos com melhor controle das cargas no canal se tornaram necessários² e uma nova alternativa tecnológica passou a ser utilizada: os dispositivos de múltiplas portas. Na década de 80, os primeiros transistores de duas portas (conhecidos como DELTA³) foram fabricados utilizando substrato SOI. O FinFET surgiu no final da década de 90⁴, cuja principal diferença era a presença de um óxido de porta mais espesso no topo do canal. Os transistores verticais de porta tripla, muitas vezes chamados FinFETs de porta tripla ou transistores 3D, apresentam esse óxido de porta no topo do canal com a mesma espessura das laterais, possibilitando a condução de corrente no topo⁵. Dispositivos de múltiplas portas apresentam melhor desempenho na presença de radiação, pois possuem maior controle das cargas que fluem pelo canal por parte da porta.

A fim de se aumentar a corrente de dreno I_D total, utilizam-se várias aletas (*FIN*) em paralelo. Porém, se a largura de fonte e dreno for pequena, há um aumento na resistência série da estrutura. Para se minimizar esse efeito, utiliza-se a técnica crescimento seletivo epitaxial (SEG)⁶ que consiste em aumentar a região de fonte e dreno, diminuindo a resistência série.

Os transistores não planares tem como característica, apresentar uma orientação cristalográfica diferente em cada superfície. No topo da aleta, a orientação cristalográfica é de (100), (como nos transistores planares) e nas laterais é de (110). Como a mobilidade dos portadores está diretamente ligada à orientação cristalográfica, a mobilidade final se dá por várias parcelas referentes a cada superfície da estrutura. Os elétrons têm mobilidade maior em superfícies com orientação cristalográfica (110).

A fim de aumentar a mobilidade dos portadores na região do canal, utiliza-se o canal tensionado. A tensão mecânica no canal dos dispositivos pode ser induzida através de uma camada de nitreto de silício sobre a região de porta dos dispositivos, causando uma tensão mecânica na direção do canal⁷.

Desta forma, os FinFET com canal tensionado passaram a ser um dispositivo alvo de muitos estudos visando sua viabilização na indústria.

Componentes eletrônicos são muito sensíveis aos ambientes com a presença de radiação, como em aplicações espaciais. A presença de partículas ionizantes de grande energia (prótons, íons pesados e elétrons) induzem vários efeitos que degradam o desempenho dos dispositivos³⁵. Com isso é necessário realizar um estudo para entender como os dispositivos passam a se comportar em ambientes deste tipo e quais dispositivos são mais adequados para se utilizar em aplicações onde existe a presença de radiação.

1.1. Objetivos

O objetivo deste trabalho é analisar a variação nos parâmetros analógicos e digitais e do comportamento dos nFinFETs, com e sem tensão mecânica e SEG, após passarem por exposição à radiação de raios X. Para poder analisar a variação é necessário primeiro entender o funcionamento dos dispositivos e cada um de seus parâmetros. Após o entendimento dos dispositivos pré-radiados, são realizadas diversas exposições à radiação

com o objetivo de estudar o comportamento dos dispositivos em função da dose de radiação.

1.2. Estrutura do Trabalho

No capítulo 2 encontra-se a revisão bibliográfica que constitui uma introdução aos conceitos básicos que dizem respeito ao funcionamento dos dispositivos e como extrair os parâmetros que caracterizam o mesmo.

No capítulo 3 encontra-se as características dos dispositivos utilizados no trabalho e suas qualidades antes da exposição aos raios X. Dentre as características analisadas se encontram a curva de corrente de dreno por tensão de porta, transcondutância, tensão de limiar e ganho intrínseco de tensão.

No capítulo 4, primeiramente encontra-se uma introdução aos efeitos causados pela radiação. Na sequência, uma análise referente aos parâmetros dos dispositivos após a exposição ao raio-X é realizada.

No capítulo 5, encontra-se a análise de uma segunda rodada de radiação de raio-X, porém utilizando uma nova taxa de dose.

Por fim, no capítulo 6 encontram-se as conclusões e proposta de sequência do trabalho.

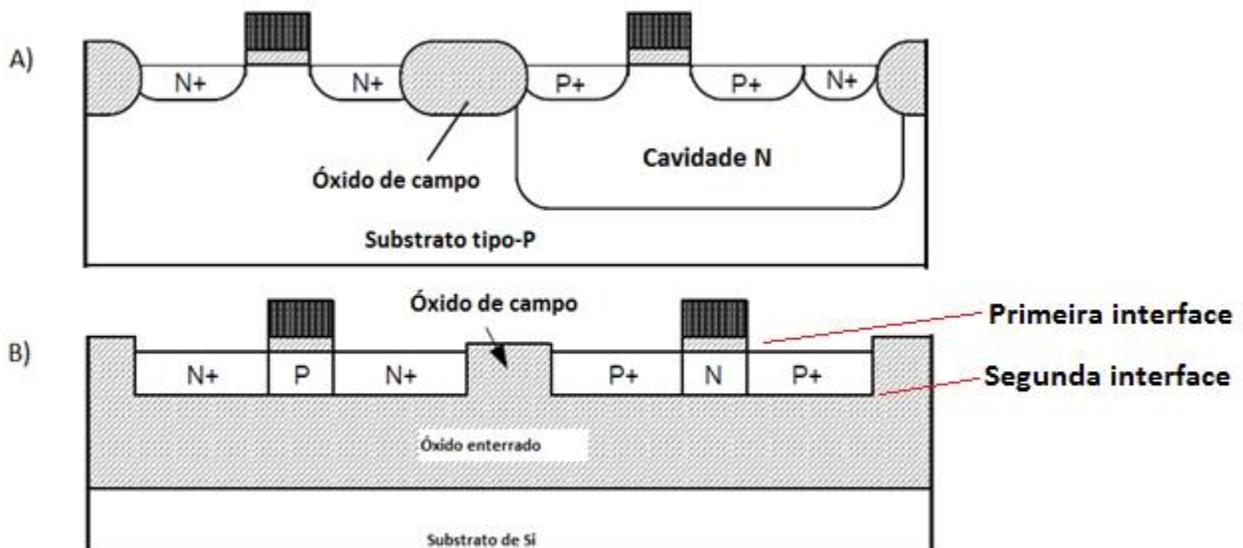
2. CONCEITOS BÁSICOS

Nesta etapa da dissertação serão abordados os conceitos teóricos relacionados ao trabalho. Será realizada uma revisão bibliográfica sobre as tecnologias SOI e de múltiplas portas, explorando cada um dos parâmetros analisados na pesquisa.

2.1. Tecnologia Silício sobre Isolante - SOI

A tecnologia de Silício sobre Isolante é uma variação da tecnologia MOS convencional. A tecnologia SOI MOSFET tem como principal diferencial, a presença de uma camada de óxido enterrado, que tem a função de isolar eletricamente a região ativa do substrato do dispositivo. A Figura 1 ilustra o perfil de uma estrutura MOS convencional (A) e uma estrutura SOI (B).

Figura 1 Perfil da estrutura de um transistor MOS convencional (A) e de uma estrutura SOI (B).



Fonte: Autor

Na estrutura SOI é possível observar que além da isolação com o substrato, os dispositivos também permanecem isolados uns dos outros, facilitando seu processo de fabricação, uma vez que várias etapas necessárias para realizar o isolamento são eliminadas. A presença do óxido enterrado também elimina alguns efeitos parasitários da

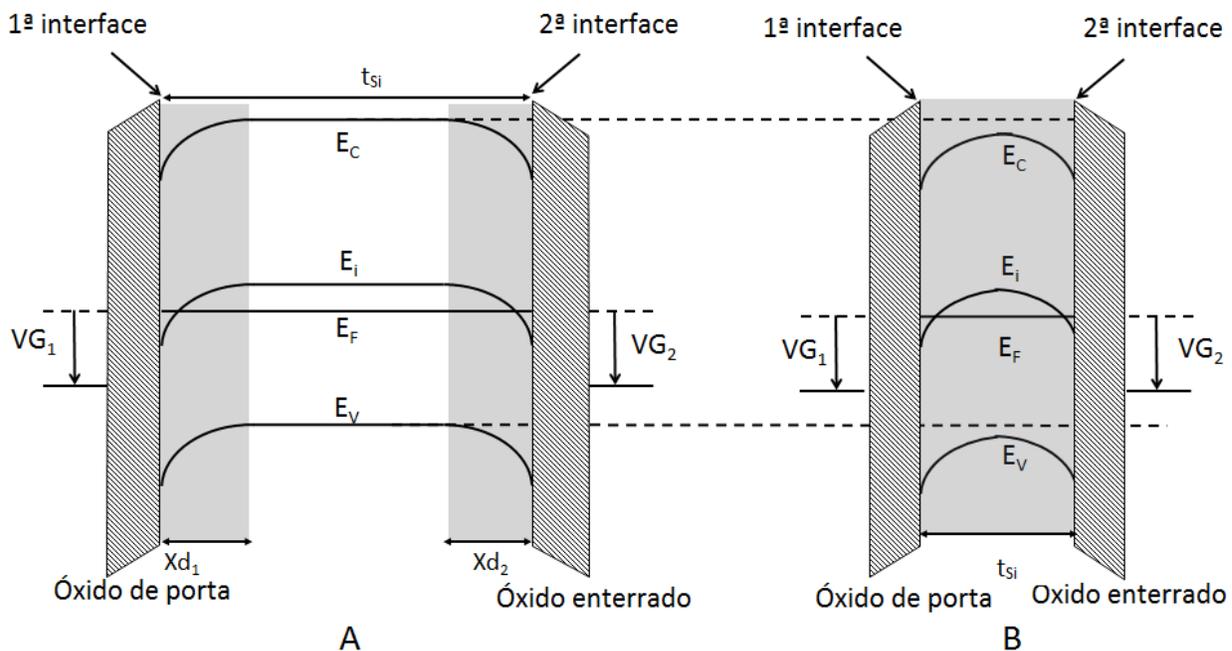
estrutura MOS convencional, como o tiristor parasitário (*Latch up*)⁸. Essa estrutura também apresenta uma menor capacitância total, devido à diminuição das áreas de junção e também minimiza o efeito de canal curto⁹.

2.2. Modo de Funcionamento dos Dispositivos

Os dispositivos SOI, diferentemente dos MOS convencionais, podem operar em três modos de funcionamento, o parcialmente depletado (*Partially Depleted PD*), totalmente depletado (*Fully Depleted FD*) ou quase totalmente depletado (*Near Full Depleted NFD*). Esses modos de operação variam com a espessura da camada de silício e com a temperatura de operação.

A Figura 2 mostra o diagrama de faixas de energia para um dispositivo SOI parcialmente depletado e para um SOI totalmente depletado.

Figura 2 Diagrama de faixas de energia para transistor SOI parcialmente depletado (A) e SOI totalmente depletado (B).



Fonte: Autor

Onde t_{si} é a espessura da região de silício, E_C é o nível de condução, E_I é o nível intrínseco, E_F é o nível de Fermi, E_V é o nível de valência, X_{d1} é a região de depleção da primeira

interface, X_{d2} é a região de depleção da segunda interface e V_{G1} e V_{G2} são as tensões aplicadas na primeira e segunda interface respectivamente.

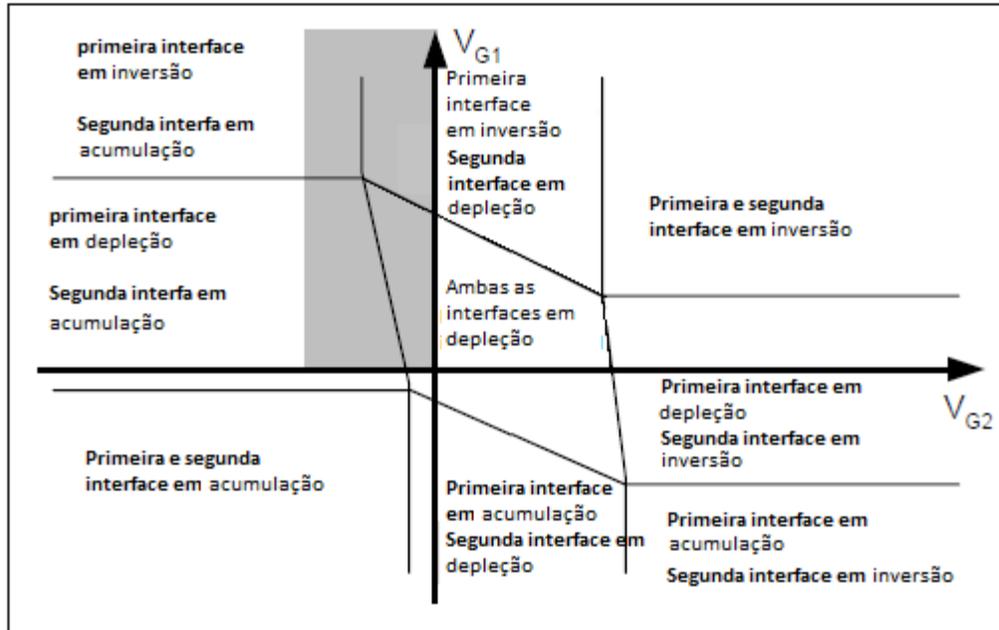
2.2.1. Dispositivos Parcialmente Depletados PD

Um dispositivo SOI é parcialmente depletado quando a camada de silício é de no mínimo duas vezes maior que a região de depleção máxima. Isso garante que as regiões de depleção proveniente da primeira interface (*front*) e a depleção proveniente da segunda interface (*back*) não tenham interação, pois existe uma região neutra entre as depleções. Se um dispositivo parcialmente depletado tiver um contato elétrico com a região neutra (o corpo), esse dispositivo apresenta exatamente o mesmo comportamento de um dispositivo MOS convencional. Caso contrário os dispositivos parcialmente depletados passam a sofrer de efeitos de corpo flutuante, como o efeito de elevação abrupta de corrente (*kink effect*)¹⁰ e o efeito do transistor bipolar parasitário com base flutuante.

2.2.2. Dispositivos Totalmente Depletados

Os dispositivos totalmente depletados tem a espessura da região de silício do canal menor que a região de depleção máxima. Com isso, uma vez que os dispositivos se encontram em inversão, toda a região de silício do canal estará depletada. Nos dispositivos totalmente depletados, como não há uma região neutra entre as regiões de depleções, ocorre uma grande interação entre a primeira e a segunda interface. Assim, nos dispositivos totalmente depletados, existem nove modos de operação, dependendo das condições de polarização da primeira e segunda interface como apresentado na Figura 3.

Figura 3 Modos de operação dos dispositivos totalmente depletados, onde a região indicada indica a região de maior aplicação.



Fonte: Autor

Os dispositivos totalmente depletados com a segunda interface depletada apresentam as melhores características elétricas, tais como eles apresentam baixos campos elétricos longitudinal na região de dreno, alta transcondutância, bom comportamento em relação ao efeito de canal curto e apresentam uma inclinação de sublimiar quase ideal².

2.2.3. Dispositivos Quase Totalmente Depletados

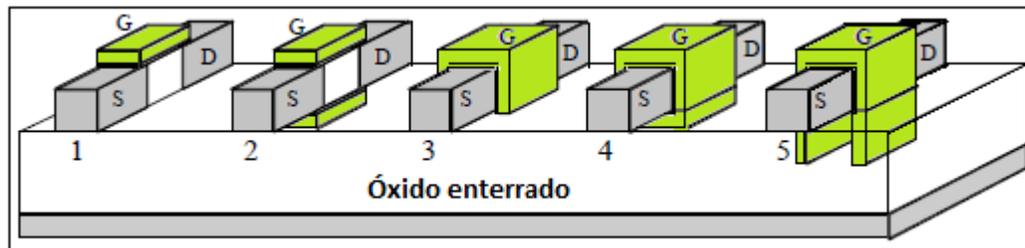
No caso dos dispositivos quase totalmente depletados, a região de silício tem uma espessura intermediária, onde ela é maior que a região de depleção máxima, mas menor que duas vezes essa dimensão. Para determinadas condições de polarização, as depleções da primeira e da segunda interfaces não se encontram, fazendo com que os dispositivos se comportem como um dispositivo parcialmente depletado. Caso as regiões de depleção das duas interfaces se sobreponham, o dispositivo passa a operar como um dispositivo totalmente depletado, onde não há uma região neutra.

2.3. Dispositivos com Múltiplas Portas

Os dispositivos de múltiplas portas surgiram como uma alternativa tecnológica, a fim de aumentar a corrente e diminuir o efeito de canal curto. Estes dispositivos apresentam um melhor controle eletrostático das cargas no canal, o que melhora suas características elétricas em relação ao efeito de canal curto.

Existem diversos tipos de MOSFETs de múltiplas portas, entre eles os de porta dupla, porta tripla, porta quadrupla e com extensão de porta, como mostrado esquematicamente na Figura 4.

Figura 4 Porta simples (1), Porta dupla (2), porta tripla (3), porta quadrupla (4), extensão de porta (5).

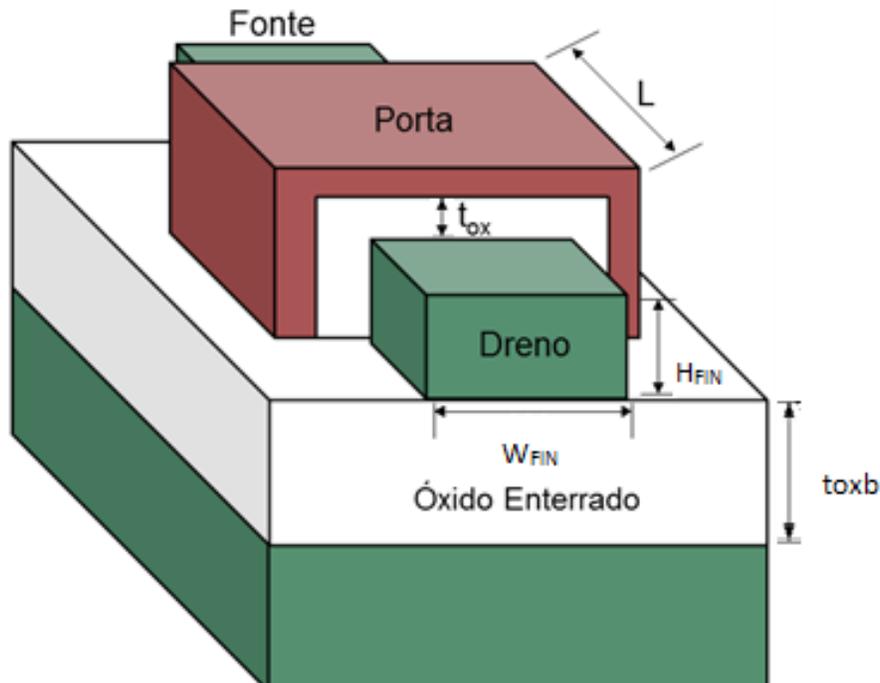


Fonte: Autor

Esses transistores são construídos sobre uma camada do óxido enterrado, porém após uma etapa de corrosão, se forma uma estrutura estreita e alta, como uma aleta de silício. O material de porta é depositado em torno da aleta de silício e com isso a condução ocorre pelas laterais, formando um dispositivo de porta dupla. Dependendo da largura da aleta (W_{FIN}) esse dispositivo pode passar a conduzir pelo topo além das laterais, tornando-se um dispositivo de porta tripla¹¹.

A Figura 5 ilustra uma estrutura de porta tripla, com comprimento de canal (L), altura da aleta de silício H_{FIN} , largura da aleta W_{FIN} , a espessura de óxido de porta (tanto no topo quanto nas laterais) t_{ox} e óxido enterrado t_{oxb} .

Figura 5 Desenho esquemático de um transistor de porta tripla.



Fonte: Autor

2.4. Características Elétricas

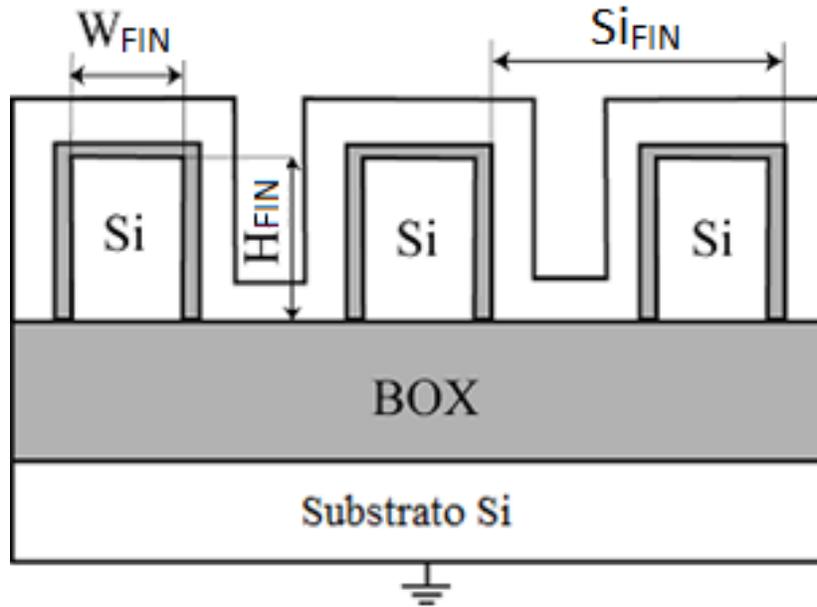
2.4.1. Corrente de Dreno (I_{DS})

Nos dispositivos SOI MOSFETs de múltiplas portas a corrente é essencialmente proporcional à largura e altura da aleta de silício (*FIN*). A corrente de dreno de um transistor de múltiplas portas é basicamente a corrente de dreno que passaria por um transistor de porta simples multiplicado ao número de portas dos dispositivos. Por exemplo, a corrente que flui em um dispositivo de porta dupla é o dobro da corrente de dreno que flui em um dispositivo de porta simples, uma vez que ambos possuem as mesmas dimensões. Porém existe uma diferença entre a mobilidade no topo da estrutura e nas laterais devido à orientação cristalográfica de cada região ser diferente^{12, 13}.

Para aumentar o nível de corrente de dreno, são utilizadas estruturas com múltiplas aletas em paralelo, como ilustrado na Figura 6, onde a corrente de dreno total é a corrente

de dreno que passa em uma aleta vezes o número de aletas, como pode ser visto na Figura 6.

Figura 6 Estrutura de múltiplas aletas



Fonte: Autor

Sendo assim, a corrente total é dada pela equação (2.1).

$$I_D = I_{D0} \left(\frac{\theta \mu_{Topo} W_{FIN} + 2 \mu_{lateral} H_{FIN}}{\mu_{Topo} S_{FIN}} \right) \dots \dots \dots (2.1)$$

onde I_{D0} equivale a corrente de dreno que flui em um transistor planar de porta simples, W_{FIN} é a largura de cada aleta, H_{FIN} é a espessura da camada de silício, μ_{Topo} e $\mu_{lateral}$ são as mobilidades referentes ao topo da estrutura e as laterais, θ é um valor que varia de 1, no caso de o dispositivo estar conduzindo pelas laterais e pelo topo, e 0 no caso da condução ocorrer apenas pelas laterais¹⁴.

2.4.2. Tensão de Limiar (V_{Th})

A tensão de limiar é a tensão, que aplicada à porta, induz uma quantidade suficiente de portadores na interface, a fim de proporcionar a condução entre fonte e dreno. Em dispositivos MOSFET convencionais essa tensão é determinada pela expressão 2.2¹⁵.

$$V_T = V_{FB} + 2\phi_F + \frac{qN_A x_{dmax}}{C_{ox}} \dots\dots\dots(2.2)$$

$$x_{dmax} = \sqrt{\frac{4\epsilon_{Si}\phi_F}{qN_A}} \dots\dots\dots(2.3)$$

onde ϕ_F é o potencial de Fermi, x_{dmax} é a máxima região de depleção e C_{ox} é a capacitância do óxido por unidade de área, N_A é a concentração de dopantes aceitadores e V_{FB} é a tensão de faixa plana, que é definida pela equação 2.4.

$$V_{FB} = \Phi_{MS} - \frac{Q_{ox}}{C_{ox}} \dots\dots\dots(2.4)$$

sendo Φ_{MS} a diferença de função trabalho entre o material de porta e o silício e Q_{ox} é a densidade de cargas efetivas por unidade de área na interface óxido de porta/ silício.

Uma vez que os dispositivos SOI parcialmente depletados apresentam uma região neutra entre as interfaces, ou seja uma interface não interfere na outra, fazendo com que a tensão de limiar seja determinada da mesma forma que a tensão referente ao MOSFET convencional.

Já no caso dos dispositivos totalmente depletados, uma vez que existe interação entre as camadas de depleção, é preciso levar em conta a influência que a tensão aplicada na primeira interface tem sobre o potencial de superfície da segunda interface, e também a influência que a tensão aplicada à segunda interface (ou substrato) tem sobre o potencial de superfície da primeira interface. Pelo modelo de Lim & Fossum ¹⁶ as equações que definem a interação entre os potenciais de superfície das interfaces são apresentadas em (2.5) e (2.6).

$$V_{G1} = \Phi_{MS1} - \frac{Q_{ox1}}{C_{ox1}} + \left(1 + \frac{C_{Si}}{C_{ox1}}\right) \phi_{S1} - \frac{C_{Si}}{C_{ox1}} \phi_{S2} - \frac{\frac{1}{2}Q_{depl} + Q_{inv}}{C_{ox1}} \dots (2.5)$$

$$V_{G2} = \Phi_{MS2} - \frac{Q_{ox2}}{C_{ox2}} + \left(\frac{C_{Si}}{C_{ox2}}\right) \phi_{S1} + \left(1 + \frac{C_{Si}}{C_{ox2}}\right) \phi_{S2} - \frac{\frac{1}{2}Q_{depl} + Q_{S2}}{C_{ox2}} \dots (2.6)$$

onde Φ_{MS1} é diferença de função trabalho entre a porta e a camada de silício, Φ_{MS2} é a diferença de função trabalho entre o substrato e a camada de silício, Q_{ox1} é a densidade de carga fixa no óxido de porta, Q_{ox2} é a densidade de cargas fixas no óxido enterrado, C_{Si} é a capacitância da camada de silício por unidade de área, ϕ_{S1} o potencial de superfície da primeira interface, ϕ_{S2} o potencial de superfície da segunda interface, Q_{inv1} a carga de inversão por unidade de área na primeira interface, Q_{S2} a carga na segunda interface por unidade de área e Q_{depl} é a carga de depleção total na camada de silício por unidade de área, dada pela equação (2.7).

$$Q_{depl} = -qN_A t_{Si} \dots (2.7)$$

Com isso é possível definir três equações para a tensão de limiar da primeira interface, variando a condição da segunda interface.

a) Segunda interface em acumulação.

Uma vez que a segunda interface está em acumulação, o potencial de superfície da mesma é zero, admite-se que não existe carga de inversão, e pôr a primeira interface estar invertida, o potencial nela tem que ser de $2\phi_F$.

$$V_{Th1,acc2} = \Phi_{MS1} - \frac{Q_{ox1}}{C_{ox1}} + \left(1 + \frac{C_{Si}}{C_{ox1}}\right) 2\phi_F - \frac{Q_{depl}}{2C_{ox1}} \dots (2.8)$$

b) Segunda interface em inversão.

Uma vez que a segunda e a primeira interfaces estarem em inversão, o potencial de superfície de ambas deve ser de $2\phi_F$ e admite-se que não existe carga de inversão.

$$V_{Th1,inv2} = \Phi_{MS1} - \frac{Q_{ox1}}{C_{ox1}} + 2\phi_F - \frac{Q_{depl}}{2C_{ox1}} \dots (2.9)$$

c) Segunda interface em depleção.

Se a segunda interface estiver em depleção ($0 < \phi_{s2} < 2\phi_F$), a tensão de limiar dependerá da tensão aplicada ao substrato V_{G2} como indicado na equação (2.10).

$$V_{Th1,depl2} = V_{Th1,acc2} - \frac{C_{Si}C_{ox2}}{C_{ox1}(C_{Si}+C_{ox2})} (V_{G2} - V_{G2,acc2}) \dots \dots \dots (2.10)$$

Onde $V_{G2,acc2}$ é a tensão que aplicada ao substrato, causa a acumulação da segunda interface.

As expressões acima são válidas somente se a espessura da camada de inversão ou acumulação for desprezível em relação à espessura da camada de silício¹⁷.

2.4.3. Transcondutância (gm)

A transcondutância é o parâmetro que mede o controle das cargas do canal pela tensão aplicada na porta. Em MOSFETs convencionais ou em SOI parcialmente depletado, quando na região de saturação, a transcondutância é dada pela equação 2.12^{Erro! Fonte de referência não encontrada.:}

$$g_m = \frac{dI_{Dsat}}{dV_{GS}} \text{ (para } V_{DS} > V_{Dsat}) \dots \dots \dots (2.11)$$

$$g_m = \frac{\mu_n C_{ox1} W}{(1+\alpha) L} (V_{G1} - V_{Th}) \dots \dots \dots (2.12)$$

onde g_m é a transcondutância, μ_n é a mobilidade dos portadores, C_{ox1} é a capacitância do óxido de porta por unidade de área, W e L são a largura e comprimento do dispositivo respectivamente, V_{G1} é a tensão aplicada à porta, V_{Th} é a tensão de limiar do dispositivo e α é o acoplamento capacitivo entre a porta e o substrato.

A transcondutância da região de tríodo pode ser vista na equação (2.13).

$$g_{m_{tríodo}} = \frac{\mu_n C_{ox} W}{L} V_{DS} \dots \dots \dots (2.13)$$

O valor de α para MOS convencional e SOI parcialmente depletado é determinado pela equação (2.14).

$$\alpha = \frac{\epsilon_{Si}}{x_{dmax}C_{ox}} \dots\dots\dots(2.14)$$

onde ϵ_{Si} é a permissividade do silício.

No caso dos dispositivos SOI totalmente depletados, o valor de α muda dependendo da condição de polarização da segunda interface.

a) Segunda interface em acumulação.

$$\alpha = \frac{C_{Si}}{C_{ox1}} \dots\dots\dots(2.15)$$

b) Segunda interface em depleção.

$$\alpha = \frac{C_{Si}C_{ox2}}{C_{ox1}(C_{Si}+C_{ox2})} \dots\dots\dots(2.16)$$

2.4.4. Inclinação de Sublimiar (SS)

Através da curva I_{DS} em função de V_{GS} pode-se obter a taxa de variação da corrente I_{DS} com relação à tensão de porta V_{GS} , na região de sublimiar. Utilizando um gráfico monologaritmico de I_{DS} x V_{GS} pode-se obter SS por meio do inverso do coeficiente angular da curva.

$$SS = \frac{dV_{GS}}{d(\log I_{DS})} \dots\dots\dots(2.17)$$

Na região de sublimiar, a corrente de dreno é predominantemente de difusão¹⁹ e derivando-se a equação (2.17), obtém-se a equação (2.18)¹⁸.

$$SS = \frac{KT}{q} \ln(10) (1 + \alpha) \dots\dots\dots(2.18)$$

Uma vez que o valor de α é menor nos dispositivos SOI totalmente depletados, a inclinação de sublimiar dos mesmos tende a ser mais próxima da ideal (60mV/dec.)²⁰.

2.4.5. Mobilidade (μ)

A mobilidade é um parâmetro relacionado com a facilidade que os portadores de cargas moveis têm de se deslocar pela rede cristalina. Quanto maior a mobilidade dos portadores, menor será a resistividade e maior será a corrente entre fonte e dreno. Porém, em dispositivos mais atuais, que possuem pequenas dimensões, surgem outros efeitos que diminuem a corrente de dreno, como por exemplo, o aumento da resistência série total entre fonte e dreno dos dispositivos. Defeitos da interface formados durante o processo de fabricação também diminuem a mobilidade.

A mobilidade dos elétrons em canal invertido para dispositivos canal n é função do campo elétrico vertical abaixo do óxido de porta e pode ser modelada pela equação (2.19)

$$\mu = \frac{\mu_0}{1 + \frac{\theta_1}{n}(V_G - V_{Th})} \dots\dots\dots(2.19)$$

Onde μ_0 é a mobilidade efetiva dos portadores de cargas móveis para baixo campo elétrico, θ_1 é o coeficiente de degradação da mobilidade pelo campo elétrico transversal e n é o fator de corpo.

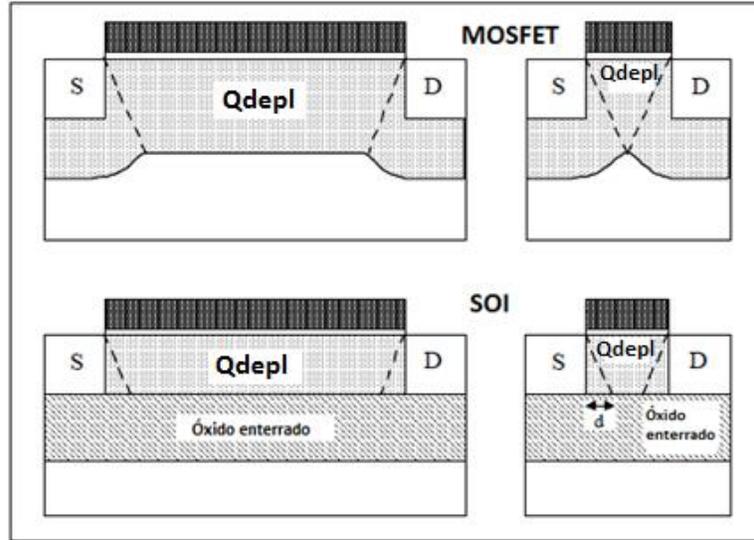
Uma forma de se aumentar a mobilidade dos portadores de cargas móveis do canal é utilizar dispositivos com tensionamento mecânico. O tensionamento compressivo aumenta a mobilidade das lacunas, e o tensivo aumenta a mobilidade dos elétrons. Além disso, o tensionamento pode ser uniaxial, afetando a estrutura na direção do comprimento do canal, ou biaxial, afetando tanto o comprimento quanto a largura.

2.4.6. Efeitos de Canal Curto

O efeito de canal curto é um dos efeitos ocasionados pela redução das dimensões dos dispositivos. O efeito de canal curto é a perda de controle eletrostático, por parte da porta, de parte das cargas de depleção (provenientes das junções, e não da tensão aplicada

na porta), causando uma variação na tensão de limiar do dispositivo. Esse efeito pode ser observado na Figura 7.

Figura 7 Cargas de depleção controladas pela porta em dispositivos com e sem canal curto.



Fonte: Autor

A quantidade de carga de depleção controlada pela porta em dispositivos MOSFET convencionais e SOI parcialmente depletados é dada pela equação (2.20).

$$Q_{depl} = qN_a x_{dmax} \dots\dots\dots(2.20)$$

Porém, quando o dispositivo se torna pequeno o bastante para que as cargas de depleção de fonte e dreno se tornem da mesma ordem de grandeza que as cargas controladas pela porta, a quantidade efetiva de cargas controladas pela porta é dado pela equação (2.21).

$$Q_{depl,eff} = Q_{depl} \left(1 - \frac{r_j}{L} \left(\sqrt{1 + \frac{2x_{dmax}}{r_j}} - 1 \right) \right) \dots\dots\dots(2.21)$$

onde $Q_{depl,eff}$ é a carga de depleção efetiva, r_j é a profundidade da junção da fonte e dreno e L é o comprimento de canal do dispositivo.

Os SOI MOSFETs totalmente depletados, para as mesmas dimensões e condições de polarização em relação ao de MOSFET convencional, sofrem menor influência da redução do comprimento do canal.

2.4.7. Condutância de Saída (g_D)

A condutância de saída (g_D) ou condutância de dreno representa a quanto varia a corrente de dreno com a variação da tensão de dreno para uma determinada tensão aplicada à porta do transistor. Ou seja, quanto menor a variação da corrente de dreno com a variação da tensão de dreno, menor será o valor de g_D .

$$g_D = \frac{dI_{DS}}{dV_{DS}} \dots \dots \dots (2.22)$$

Este parâmetro indica a sensibilidade que o dispositivo tem em relação ao campo elétrico horizontal relacionado à modulação do canal efetivo pela tensão de dreno, na região de saturação.

2.4.8. Ganho intrínseco de tensão (A_V)

O ganho intrínseco de tensão é uma importante figura de mérito analógica do MOSFET que se refere à eficiência do transistor em controlar a fonte de corrente levando em conta uma resistência de saída.

O ganho intrínseco de tensão é a relação entre a transcondutância e a condutância de saída, normalmente extraído na região de saturação.

$$A_V = \left| \frac{g_{msat}}{g_{Dsat}} \right| \dots \dots \dots (2.23)$$

2.4.9. Abaixamento de barreira induzido pelo dreno (DIBL)

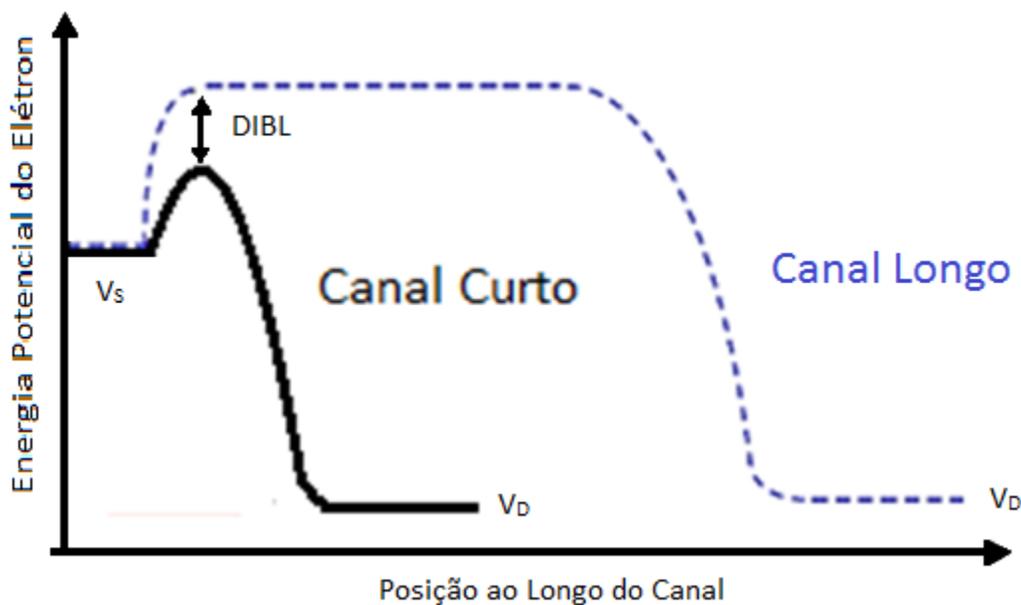
O efeito de abaixamento de barreira induzido pelo dreno é um efeito de canal curto²⁸ que causa variações na tensão de limiar dos transistores.

Com a diminuição da distância entre fonte e dreno, as cargas no canal, controladas por essas regiões, se tornam significativas quando comparadas as cargas controladas pela porta²⁹. Além da diminuição dos dispositivos, o uso de estruturas com canal não dopado (*undoped*) também favorece o efeito de DIBL³⁰.

O DIBL é utilizado para saber qual a influência que a tensão aplicada ao dreno realiza na tensão de limiar dos dispositivos operando na saturação.

A Figura 8 mostra um diagrama de faixa de energia ao longo do canal. Ao se diminuir o comprimento do canal, o potencial do dreno induz o abaixamento do potencial no canal junto à fonte.

Figure 8 Distribuição de energia potencial ao longo da posição no canal, da fonte para o dreno, nas condições de canal longo e canal curto³².



Fonte: Autor

A equação 2.24 é utilizada para se determinar o DIBL.

$$DIBL = \frac{V_{Th1} - V_{Th2}}{V_{D2} - V_{D1}} \dots \dots \dots (2.24)$$

Onde $V_{D2} > V_{D1}$ sendo V_{D1} a tensão de dreno em linear, V_{D2} é a tensão de dreno em saturação e V_{Th1} e V_{Th2} são as tensões de limiar para V_{D1} e V_{D2} respectivamente³¹.

3. TRANSISTORES 3D ANALISADOS (ANTES DA RADIAÇÃO)

Neste capítulo descreve-se a análise dos diferentes tipos de transistores utilizados neste trabalho antes da exposição à radiação.

3.1. Características dos Dispositivos

Os transistores utilizados foram MuGFETs de porta tripla sem dopagem na região de canal (*undoped channel*, $N_A=1 \times 10^{15} \text{cm}^{-3}$), todos fabricados no imec, na Bélgica. As dimensões de H_{FIN} são de 65 nm, a espessura do óxido enterrado é de 145nm, o eletrodo de porta é um composto de 10nm de TiN sob 100nm de Si policristalino. O óxido de porta é composto de 1nm interfacial de SiO_2 e 2.3nm de HfSiON . Os dispositivos medidos apresentam dimensões de comprimento efetivo de canal (L_{ef}) de 150nm e 900 nm, largura de canal (W_{FIN}) de 20nm, 120nm e 870nm. Neste trabalho foram utilizados dispositivos de quatro lâminas diferentes, sendo uma lâmina de referência, uma lâmina com tensionamento mecânico uniaxial (compressivo para os dispositivos canal p e tensivo para os dispositivos canal n), uma lâmina com SEG, crescimento epitaxial seletivo na região de fonte e dreno, e uma lâmina tanto com SEG quanto com tensionamento mecânico uniaxial.

O SEG (*selective epitaxial growth*) é uma técnica utilizada para aumentar área da região de fonte e dreno com o intuito de diminuir a resistência série, uma vez que está aumenta muito com a redução das dimensões dos dispositivos.

3.1.1. Tensionamento mecânico

O tensionamento mecânico uniaxial é um técnica utilizada com o objetivo de aumentar a mobilidade dos portadores na região do canal. Essa técnica consiste em realizar uma deposição de uma camada de nitreto (Contact Etch Stop Layer – CESL) com o objetivo de modificar a mobilidade dos portadores de cargas móveis na região de canal. O tensionamento uniaxial pode ser compressivo e/ou tensivo, onde o compressivo estreita a rede cristalina aumentando a mobilidade das lacunas e o tensivo afasta os átomos da rede, aumentando a mobilidade dos elétrons.

3.2. Dispositivos com tensionamento mecânico e SEG

O tensionamento mecânico é uma técnica utilizada para aumentar a mobilidade dos portadores na região do canal através de uma variação na rede cristalina do silício. O tensionamento compressivo faz com que os átomos da rede se aproximem uns dos outros, facilitando o deslocamento das lacunas. Já o tensionamento tensivo, distancia os átomos da rede, facilitando assim o deslocamento dos elétrons. Existem dois tipos de tensionamento, o uniaxial, que gera um tensionamento apenas no sentido do comprimento de canal, e o tensionamento biaxial, que gera um tensionamento tanto na largura quanto no comprimento do canal.

Parte dos dispositivos analisados também apresenta crescimento epitaxial seletivo (SEG) nas regiões de fonte e dreno a fim de diminuir a resistência série parasitária.

3.3. Resultados medidos pré-irradiação

Vinte e quatro dispositivos, variando a largura e o comprimento de canal para cada uma das quatro estruturas, foram medidos antes do procedimento de irradiação de raios X, obtendo a curva de corrente de dreno em função da tensão de porta ($I_{DS} \times V_{GF}$) e ($I_{DS} \times V_{DS}$).

Os seguintes parâmetros foram extraídos:

- Tensão de limiar (V_{Th})
- Transcondutância máxima ($g_{m\max}$)
- Inclinação de sublimiar (SS)
- Condutância de saída (g_D)
- Ganho intrínseco de tensão (A_V)

Tabela 1 Características, dimensões e estruturas dos MUGFETs.

Estruturas	W_{FIN}	L_{ef}	Número de Fin
SOI	870nm	150nm	5
	120nm	150nm	5
	20nm	150nm	5
	870nm	900nm	5
	120nm	900nm	5
	20nm	900nm	5
SOI+CESL	870nm	150nm	5
	120nm	150nm	5
	20nm	150nm	5
	870nm	900nm	5
	120nm	900nm	5
	20nm	900nm	5
SOI+CESL+SEG	870nm	150nm	5
	120nm	150nm	5
	20nm	150nm	5
	870nm	900nm	5
	120nm	900nm	5
	20nm	900nm	5
SOI+SEG	870nm	150nm	5
	120nm	150nm	5
	20nm	900nm	5
	870nm	900nm	5
	120nm	900nm	5
	20nm	900nm	5

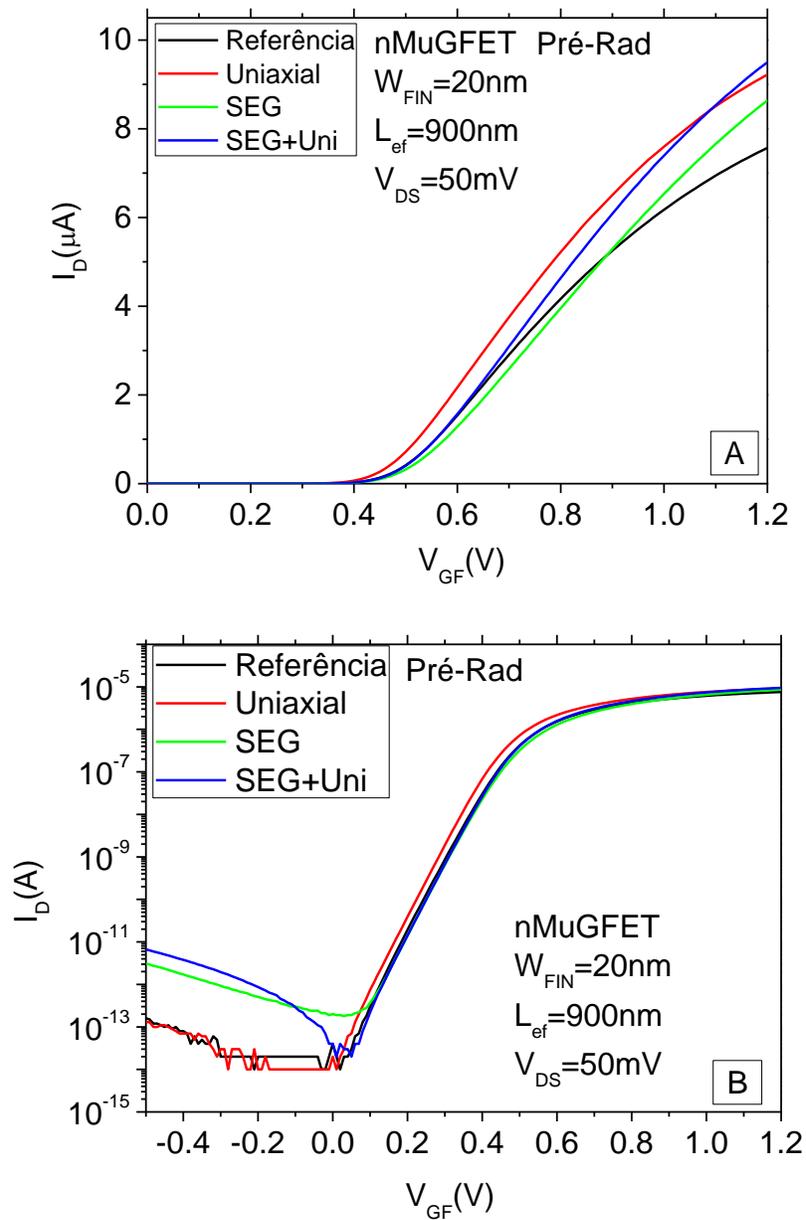
3.3.1. Curva I_D x V_{GF}

A Figura 9 mostra as curvas das correntes de dreno em função das tensões aplicadas na porta para quatro dispositivos: uma de referência, uma com tensionamento uniaxial, uma com SEG e outra com tensionamento uniaxial e com SEG. Todos os quatro dispositivos tem comprimento efetivo de canal de 900nm e largura da aleta (FIN) de 20nm.

É possível observar que o dispositivo de referência apresenta uma degradação da corrente de dreno com o aumento da tensão de porta, devido a degradação por campo elétrico vertical e também devido a da resistência série de fonte e dreno. O dispositivo com SEG possui menor resistência série entre fonte e dreno, e por isso o efeito é menos pronunciado. O dispositivo com tensionamento uniaxial apresentou a maior corrente, devido a maior mobilidade. Também é possível notar que o dispositivo que possui tanto o tensionamento uniaxial quanto o SEG apresentou uma maior corrente de dreno (em relação

à referência) e uma menor resistência série de fonte e dreno proveniente do tensionamento mecânico e do SEG, respectivamente. Esse mesmo resultado foi observado para os dispositivos com demais dimensões. Observando a curva na escala logarítmica (Figura 9B) é possível notar que a inclinação de sublimiar é praticamente constante em todos os casos analisados.

Figura 9 Curva de corrente por tensão de porta na escala linear (A) e logarítmica (B) para os quatro tipos de dispositivos.

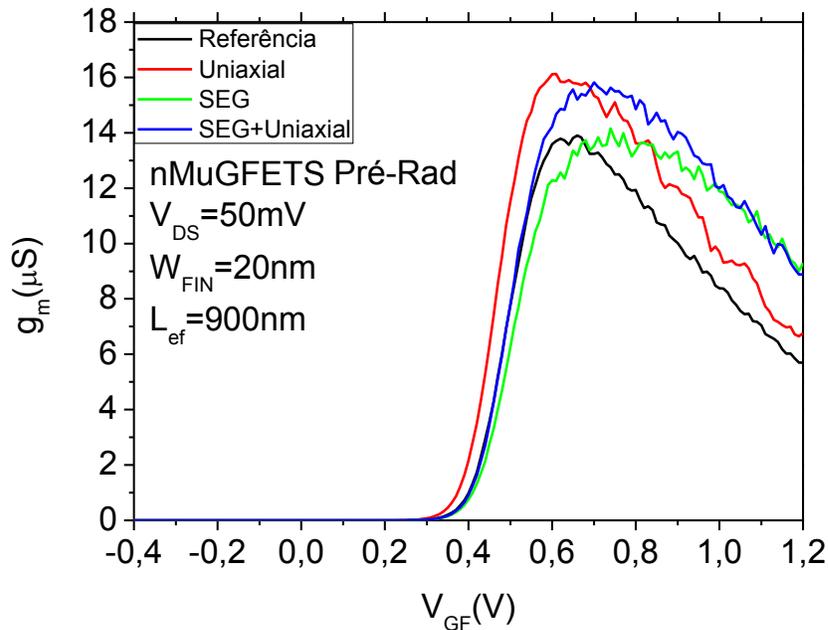


Fonte: Autor

3.3.2. Curva $g_m \times V_{GF}$

A Figura 10 mostra a curva da transcondutância em função da tensão de porta para os mesmos dispositivos da curva de corrente.

Figura 10 Curva da transcondutância pela tensão aplicada na porta.



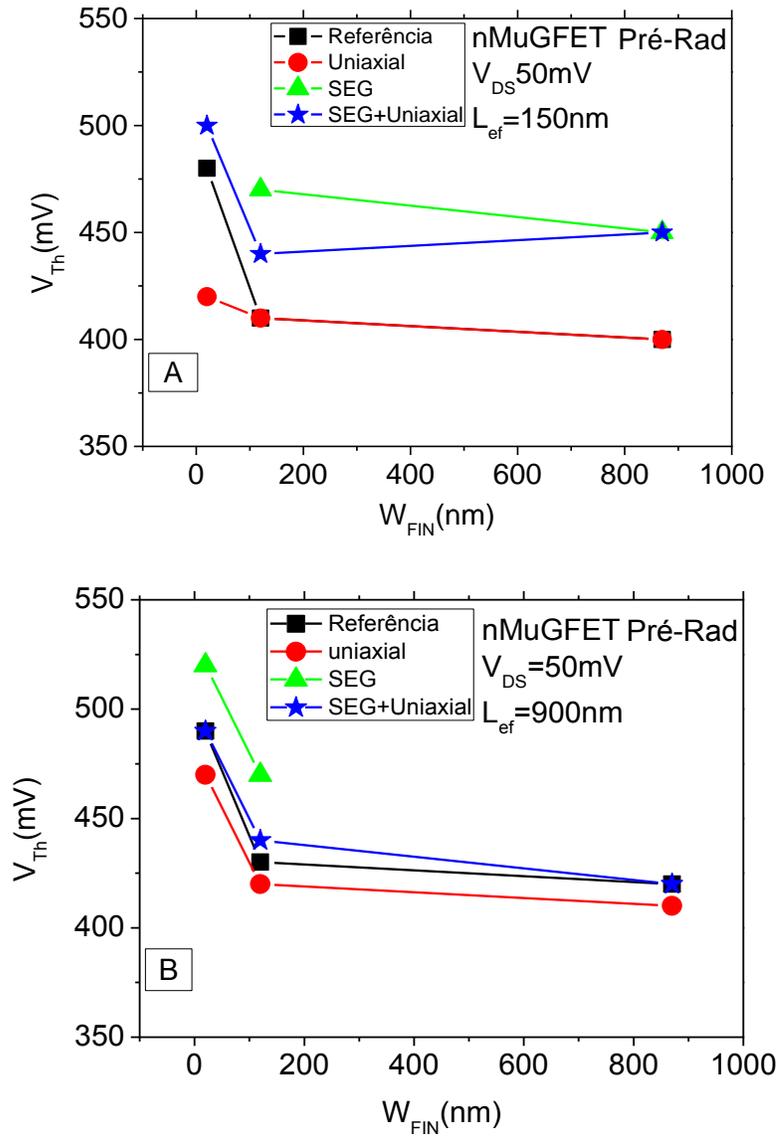
Fonte: Autor

Devido ao aumento da mobilidade causado pelo tensionamento uniaxial, ocorre um aumento no valor da máxima transcondutância para os dispositivos com tensionamento. Já nos dispositivos com SEG, a diminuição da transcondutância após o seu ponto de máximo ocorre de forma mais gradual, uma vez que para uma mesma variação no valor de V_{GF} a diminuição na transcondutância para dispositivos com SEG é menor do que para os dispositivos sem SEG. Isso se dá devido à redução da resistência série de fonte e dreno.

3.3.3. Tensão de limiar (V_{Th}).

Os valores de tensão de limiar foram extraídos a partir do método MTC – Maximum Transconductance Change – que consistem em extrair a tensão de limiar utilizando o ponto de máximo da derivada da transcondutância ^{26, 27}.

Figura 11 Tensão de limiar em função da largura da aleta para $L_{ef}=150\text{nm}$ (A) e $L_{ef}=900\text{nm}$ (B).



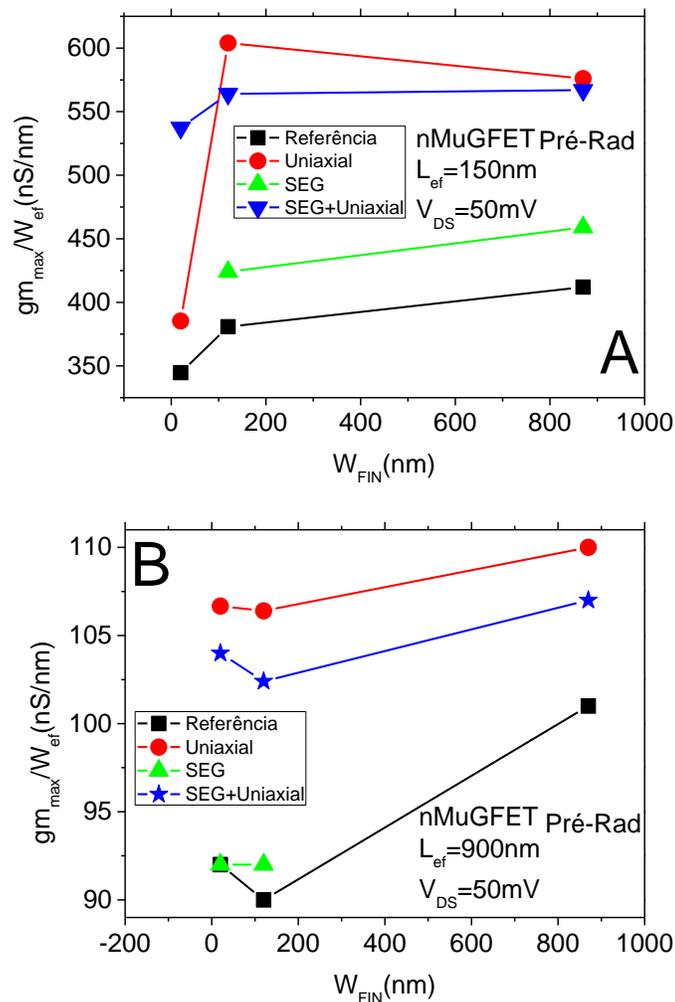
Fonte: Autor

A Figura 11 mostra os valores de tensão de limiar obtidos em função da largura da aleta, para dispositivos com $L_{ef}=150\text{nm}$ (Figura 11 A) e com $L_{ef}=900\text{nm}$ (Figura 11 B). O tensionamento uniaxial causou uma diminuição do valor da tensão de limiar, devido à diminuição da faixa proibida. Também é possível observar que o SEG causou um aumento na tensão de limiar provavelmente devido a defeitos gerados durante o processo.

3.3.4. Transcondutância

Como pode ser visto na curva da transcondutância normalizada por W efetivo ($W_{ef} = W_{FIN} + 2H_{FIN}$), o valor da transcondutância máxima na região linear sofre um aumento com a presença do tensionamento, devido ao ganho de mobilidade. Esse efeito pode ser observado na curva da transcondutância máxima em função da largura da aleta, para os quatro tipos de dispositivos (Figura 12).

Figura 12 Transcondutância máxima em função da largura da aleta na região linear para $L_{ef}=150\text{nm}$ (A) e $L_{ef}=900\text{nm}$ (B).



Fonte: Autor

Se compararmos o dispositivo sem tensionamento mecânico com e sem SEG, houve um pequeno aumento no valor da máxima transcondutância no dispositivo com SEG devido à diminuição da resistência série. Porém, quando há o tensionamento, o SEG causa uma

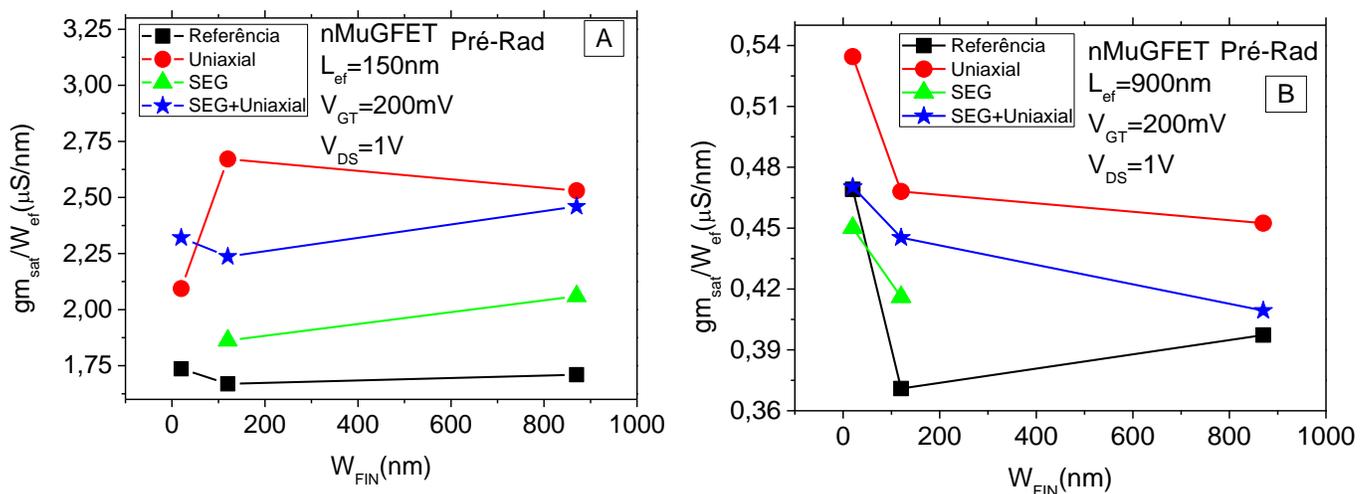
diminuição desse valor, o que sugere que a presença do SEG pode causar uma diminuição na efetividade do tensionamento. A transcondutância máxima é maior para os dispositivos com tensionamento em relação aos sem SEG, devido ao aumento da mobilidade.

É possível observar que o valor da transcondutância máxima aumenta com o aumento de W_{FIN} , uma vez que com o aumento da largura dos transistores, o controle eletrostático das cargas do canal por parte das portas laterais diminui e o transistor passa a se comportar de forma semelhante a um transistor planar, porém de forma piorada devido ao baixo controle das cargas do canal. Esse efeito foi mais pronunciado em dispositivos com comprimento de canal maior.

A Figura 13 mostra a transcondutância na região de saturação em função do W_{FIN} . Para a extração desse parâmetro foram realizadas medidas na região de saturação com V_{DS} de 1V e V_{GT} de 200mV. Como este parâmetro está diretamente relacionado com a mobilidade, a presença do tensionamento aumenta diretamente a transcondutância na saturação, como observado no valor de g_{mmax} .

Se observarmos os dispositivos com $L=150nm$, não ocorreu grande variação no valor da transcondutância na região de saturação. Porém nos dispositivos com $L=900nm$, ao se comparar os transistores de $W=20nm$ e $W=870nm$, nota-se que ocorre uma pequena diminuição no valor da transcondutância na saturação.

Figura 13 Transcondutância em função da largura da aleta na região de saturação para $L_{ef}=150nm$ (A) e $L_{ef}=900nm$ (B).

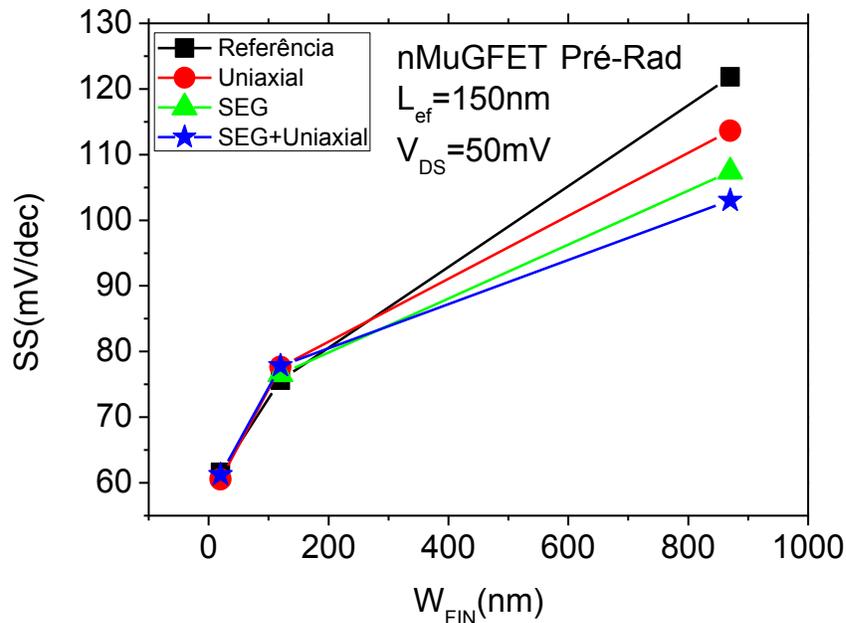


Fonte: Autor

3.3.5. Inclinação de sublimiar (SS)

A Figura 14 mostra a variação da inclinação de sublimiar para os dispositivos com $L=150\text{nm}$ com o aumento de W_{FIN} .

Figura 14 Inclinação de sublimiar em função da largura da aleta.



Fonte: Autor

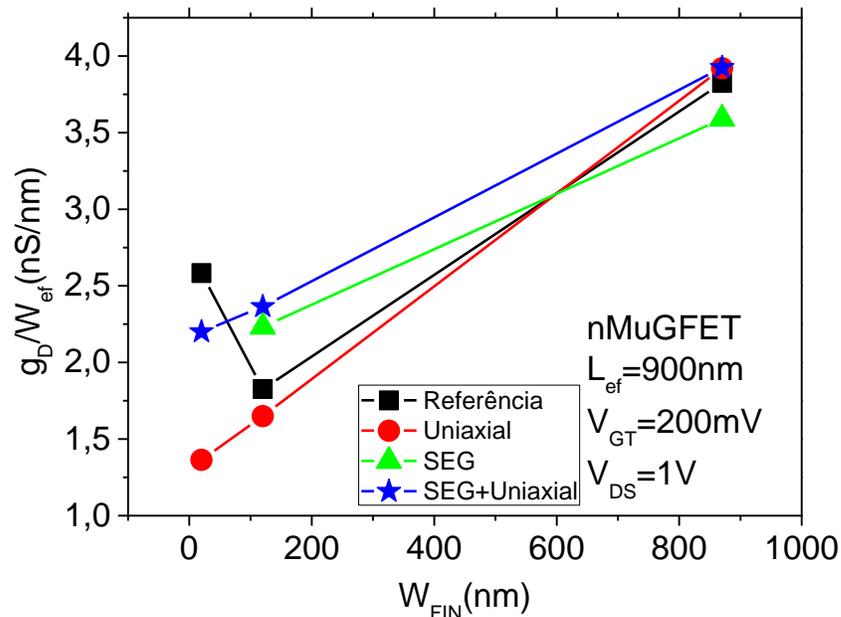
A inclinação de sublimiar não teve grandes variações entre os dispositivos com largura da aleta abaixo de 120nm . Ao se aumentar o W_{FIN} os dispositivos passam a ter menor controle das cargas no canal uma vez que as portas laterais estão mais distantes, aumentando a inclinação de sublimiar.

Tanto a presença do SEG quanto a do tensionamento mecânico uniaxial causaram uma melhora na inclinação de sublimiar para os dispositivos com $W=870\text{nm}$ e, ao se utilizar ambas as tecnologias, se obteve uma inclinação de sublimiar ainda menor. Como os dispositivos com aletas menores já possuem inclinações próximas ao limite teórico de 60mV/dec , essa melhora não pôde ser observada.

3.3.6. Condutância de saída (g_D)

A Figura 15 mostra a condutância de saída em função de W_{FIN} para as quatro lâminas analisadas. Não foi observada grande variação entre as lâminas, porém à medida que se aumenta o W_{FIN} , os transistores passam a sofrer maior interação do campo elétrico proveniente do dreno (devido ao menor acoplamento entre as portas laterais), aumentando g_D .

Figura 15 Condutância de saída por largura de canal.



Fonte: Autor

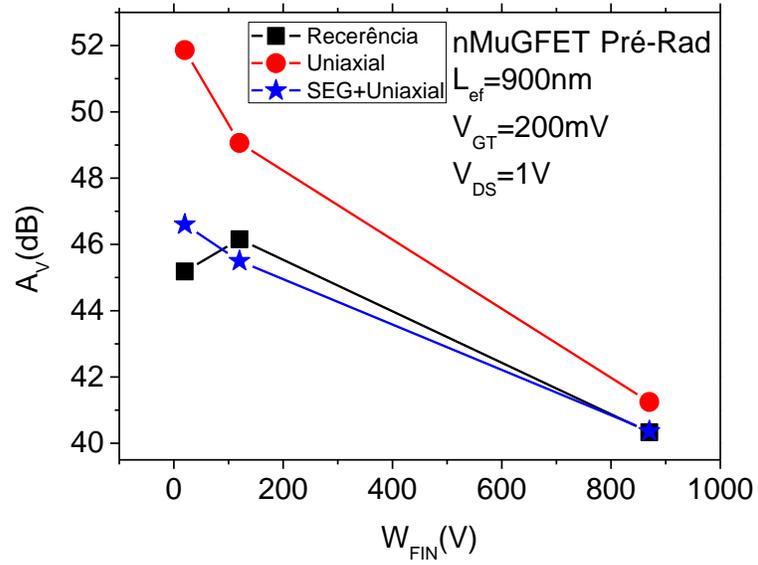
3.3.7. Ganho intrínseco de tensão (A_V)

O ganho intrínseco de tensão (Figura 16) é dado pela relação entre g_{msat} e a condutância de saída g_{Dsat} , cujo resultado pode ser visto na Figura 16.

Uma vez que o tensionamento aumenta o valor de g_{msat} , os dispositivos com tensionamento apresentam maior ganho de tensão como pode ser visto na Figura 16. Pode-se notar que para W_{FIN} maiores o ganho diminui devido ao menor controle das cargas do canal, uma vez que as portas laterais estão mais afastadas. Pode-se observar uma variação

de aproximadamente 7dB entre os dispositivos de referência e com tensionamento uniaxial para $W_{FIN}=20\text{nm}$.

Figura 16 Ganho intrínseco de tensão em função largura da aleta.



Fonte: Autor

4. ANÁLISE DOS RESULTADOS APÓS PRIMEIRA SÉRIE DE RADIAÇÃO

Nessa etapa do trabalho analisaremos os dispositivos após a exposição à radiação de raios X.

4.1. Efeitos da radiação

Quando um dispositivo trabalha sob a presença de radiação, dois tipos de efeitos principais ocorrem: os transitórios e os permanentes. Ao se utilizar a tecnologia SOI, os efeitos transitórios são praticamente desprezíveis, devido à pequena área de silício que compõe a região ativa. No entanto, os efeitos permanentes podem causar grandes variações no comportamento do dispositivo. Dentre os efeitos permanentes, se destacam o efeito de espaçamento atômico e o efeito de dose total ionizante (Total Ionization Dose, TID). O efeito de espaçamento atômico está relacionado ao deslocamento sofrido pelos átomos da rede cristalina do silício devido a choques com partículas grandes. Esse efeito pode ser observado quando os dispositivos sofrem radiação de prótons, por exemplo, e tem como resultado a diminuição da mobilidade dos portadores. O TID por sua vez se relaciona a geração de cargas nos óxidos de porta e óxido enterrado, e nas armadilhas de interface, devido aos defeitos na região Si/SiO₂²¹.

Ao se incidir radiação em um transistor MOS, pares elétron-lacunas são gerados no óxido de porta do dispositivo. Logo após a geração, os elétrons são escoados pelo contato de porta, enquanto que as lacunas tendem a migrar para a interface Si/SiO₂. Nesse processo, parte dos elétrons é recombinada com parte das lacunas. Porém as lacunas não recombinadas podem ser aprisionadas por armadilhas existentes no óxido, formando cargas armadilhadas positivas no óxido.

As cargas geradas nos óxidos são predominantemente positivas, causando uma variação no valor da tensão de limiar da primeira e segunda interfaces. No entanto, como a espessura do óxido enterrado é muito maior que a do óxido de porta, a quantidade de cargas formadas no óxido enterrado é maior do que a quantidade de cargas geradas no óxido de porta. Consequentemente, para uma mesma dose de radiação, a variação na

tensão de limiar da segunda interface é muito maior que a variação causada na primeira. Apesar da radiação gerar o mesmo tipo de cargas nos óxidos, tanto nos transistores canal n quando nos canal p, a variação na tensão de limiar causado pelo aumento de cargas nos óxidos é diferente em cada transistor. No caso de transistores com o canal p, as cargas positivas criadas fazem com que haja uma diminuição (aumento em módulo) da tensão de limiar em ambas as interfaces, inibindo qualquer tipo de condução parasitária por parte do substrato. Já nos dispositivos canal n, a diminuição da tensão de limiar faz com que a condução parasitária aumente, causando mau funcionamento do dispositivo.

As cargas de armadilha de interface (criadas pelo TID) podem ser positivas ou negativas. Em transistores canal p as armadilhas de interface formadas são predominantemente positivas, causando uma variação no sentido negativo da tensão de limiar. Já nos transistores canal n as armadilhas de interface formadas são predominantemente negativas que, por sua vez, causam uma variação no sentido positivo da tensão de limiar^{22, 23}.

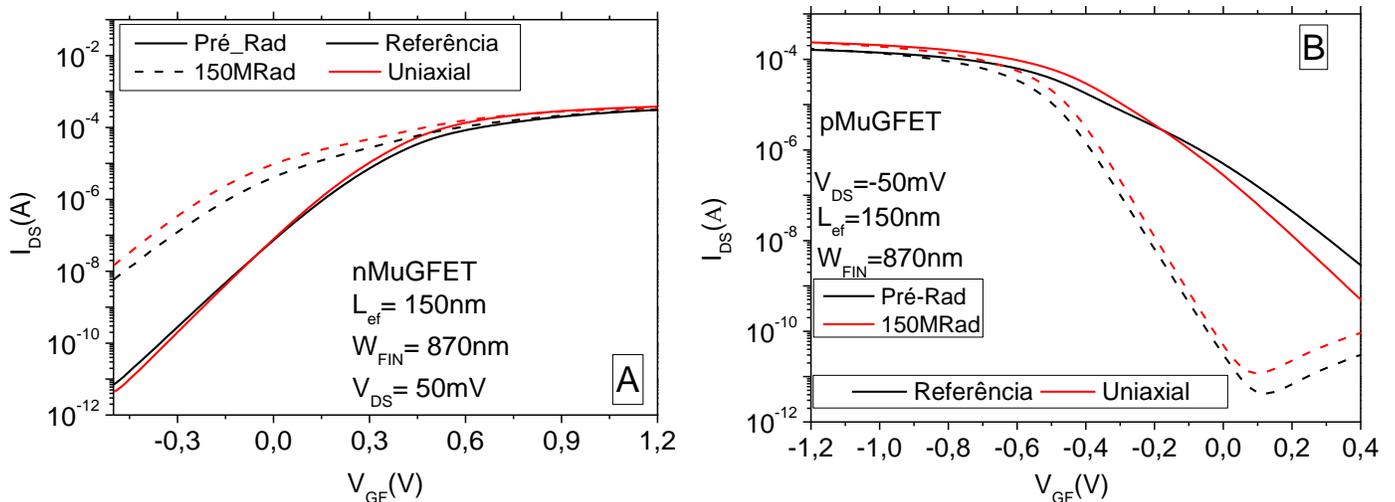
Os dispositivos passaram por várias etapas de exposição a raios X. A radiação foi realizada utilizando um difratorômetro de raios X XRD-7000 com uma taxa de exposição de 15.09Krad(Si)/s com uma energia efetiva gerada de 10KeV e distância da amostra até a feixe foi de 0.5cm. Inicialmente realizou-se uma exposição com dose total de 5 Mrad, passando para 10Mrad, 50Mrad, 100Mrad e por fim 150Mrad. O procedimento de medidas foi realizado sempre uma semana após a exposição. Esse procedimento foi utilizado para se evitar a presença de efeitos transitórios durante as medidas, o que influencia os resultados. Durante o processo de exposição não foi realizado a polarização dos dispositivos, cuja função é diminuir a recombinação dos portadores gerados pela radiação e aumentar a quantidade de cargas formadas.

4.2. Curva $I_D \times V_{GF}$

Ao se observar a curva de corrente de dreno (Figura 17 A) para os dispositivos nMuGFETs de referência e com tensionamento, ambos com dimensões de comprimento efetivo de canal de 150nm e largura da aleta de 870nm, nota-se que a radiação causou uma degradação da curva I_{DS} com o aumento da dose. Como a espessura do óxido de

porta é pequena, a variação é mínima. Contudo, no óxido enterrado a variação é mais pronunciada devido a sua maior espessura. As cargas positivas geradas²⁴ causam uma diminuição da tensão de limiar da segunda interface que por sua vez causa um aumento na corrente de flui na segunda interface. Quando a segunda interface passar a conduzir antes que a primeira, a corrente na região de sublimiar aumenta, degradando a curva, como pode ser observado para os dispositivos com canal n. Analisando os dispositivos com canal p (Figura 17 B), ocorreu uma melhora na corrente I_{DS} com o aumento da dose de radiação pois as cargas positivas geradas no óxido enterrado aumentam a tensão de limiar da segunda interface. Conforme a segunda interface se aproxima da acumulação, a corrente parasitaria é eliminada e a inclinação de sublimiar é diminuída.

Figura 17 Corrente de dreno pela tensão de porta na escala logarítmica para dispositivos de referência e com tensionamento, antes e após radiação para MuGFETs de canal n(A) e p(B).



Fonte: Autor

4.3. Curva $g_m \times V_{GF}$

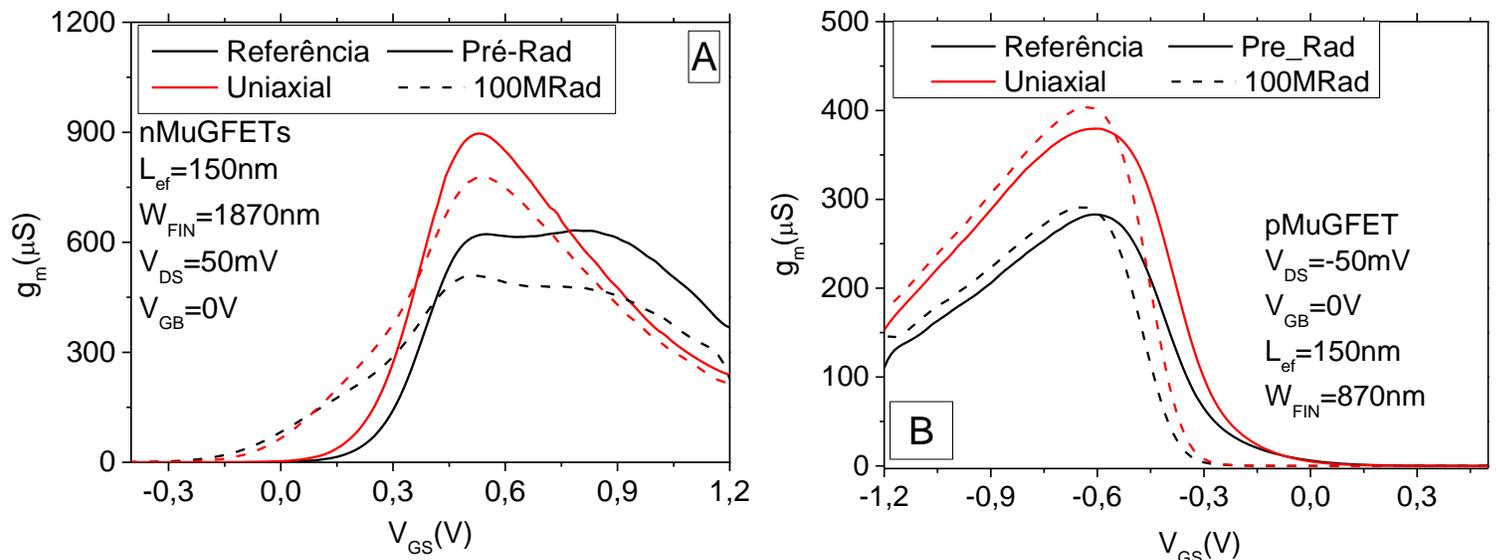
Analisando-se a curva da transcondutância em função da tensão de porta para nMuGFETs (Figura 18 A) e pMuGFETs (Figura 18 B), vemos que houve uma queda no valor de máximo da curva após a radiação para dispositivos nMuGFETs. Essa queda normalmente ocorre devido à degradação da mobilidade causada pela radiação. Porém, após a radiação surgiu um aumento de corrente na região entre -0,2 e 0,2V, devido a condução pela segunda interface comentada no item 4.2. Como a transcondutância representa o controle que a tensão de porta tem sobre as cargas no canal, à medida que

parte da corrente flui pela segunda interface, a parcela de cargas controlada pela porta diminui, reduzindo a transcondutância.

Dispositivos sem tensionamento mecânico, mesmo antes da radiação, apresentam um comportamento anômalo na curva de transcondutância. Esse comportamento ocorre devido há diferença entre as mobilidades da primeira e segunda interfaces quando ambas estão na inversão. Com isso, se forma um *plateau* na curva da transcondutância²⁵, impossibilitando associar o valor de máxima transcondutância com a mobilidade de baixo campo.

Dispositivos com canal p sofrem o efeito contrário. Com o aumento da tensão de limiar da segunda interface, a corrente que flui pela mesma diminui e a parcela de corrente controlada pela porta aumenta, causando um aumento no valor da transcondutância máxima, fato que explica o motivo da transcondutância máxima antes da radiação ser menor do que após a radiação.

Figura 18 Transcondutância pela tensão de porta para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n(A) e p(B).



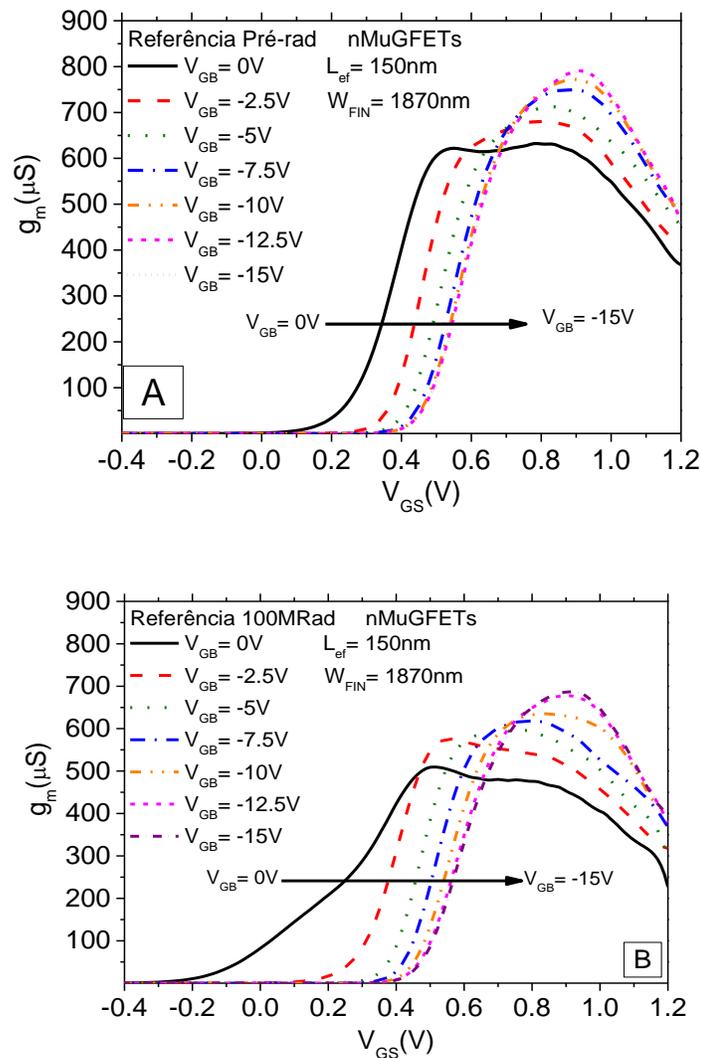
Fonte: Autor

4.3.1. Estudo da influência da segunda interface

Na tentativa de se eliminar a corrente de dreno parasitária, foram realizadas medidas polarizando o substrato.

A Figura 19 mostra a curva de corrente de dreno em função da tensão de porta para várias condições de polarização de substrato antes (A) e depois (B) da radiação. Com o aumento (em módulo) da tensão de substrato o potencial na segunda interface varia, diminuindo assim a condução parasitária e deslocando a curva para a direita. Uma vez que não há mais condução pela segunda interface ($V_{GB}=-15V$) é possível observar que o aumento de corrente de dreno na região de sublimiar é suprimido e o efeito anômalo causado pela diferença de mobilidades na região da máxima transcondutância também desaparece.

Figura 19 Transcondutância pela tensão de porta para dispositivos de referência com canal n para diferentes valores de polarização de substrato, antes (A) e após(B) radiação.

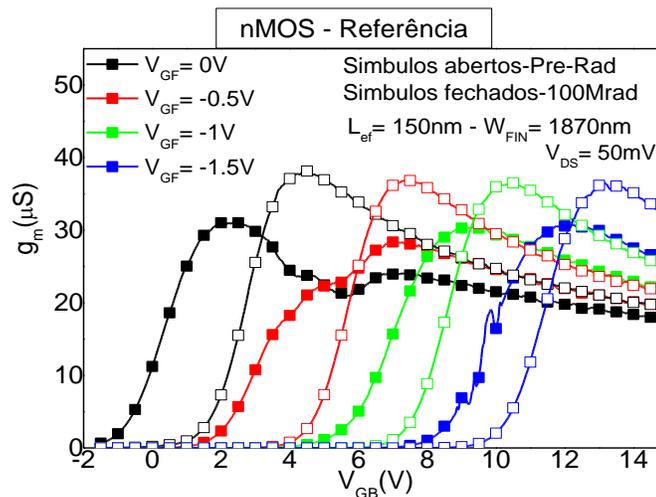


Com o aumento da polarização do substrato, o ponto de máxima transcondutância aumenta. Uma vez que a corrente passa predominantemente pela primeira interface, a parcela de corrente controlada pela porta aumenta assim como a transcondutância. Como o ponto de máxima transcondutância varia devido à corrente parasitária, não é mais possível associar a queda da transcondutância com uma possível redução de mobilidade dos portadores.

Os efeitos citados ocorrem antes mesmo da radiação, devido às dimensões dos dispositivos, e são acentuados após a radiação com o aumento da corrente parasitária.

Para entender melhor o comportamento da corrente de fuga foram realizadas medidas de corrente de dreno em função da tensão de substrato para quatro valores de polarização de porta (Figura 20).

Figura 20 Transcondutância pela tensão de substrato para dispositivos de referência com canal n para quatro diferentes polarizações de porta.



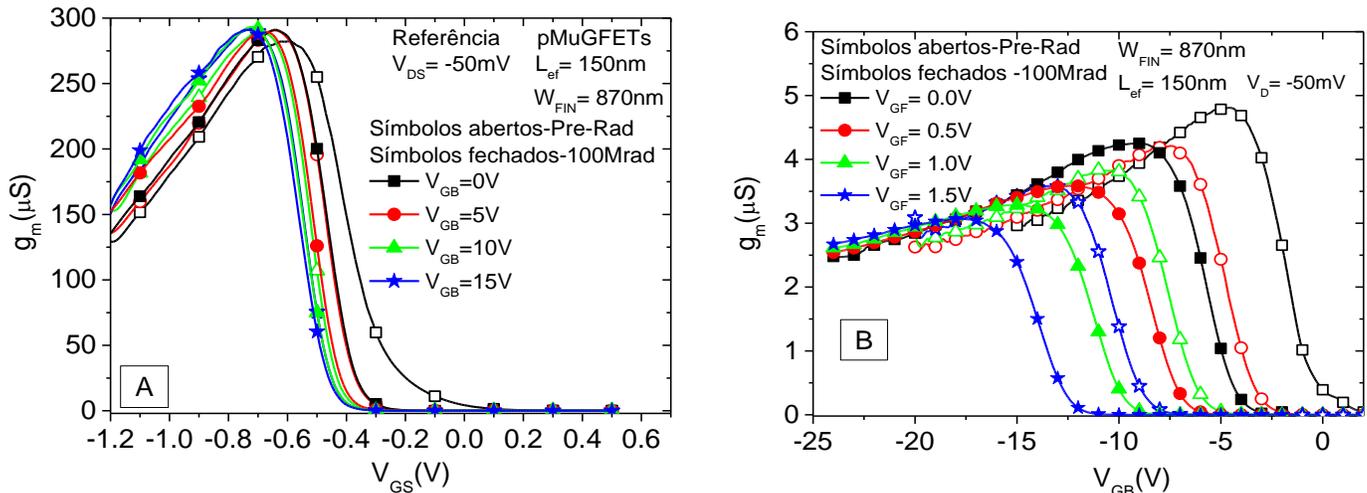
Fonte: Autor

Quando aplicada uma tensão de 0V na porta é possível notar a presença de dois picos distintos, sendo cada um referente a condução de cada uma das interfaces. Com a diminuição da tensão de porta ($V_{GS} = -0.5$), os picos se misturam, não sendo mais possível identificar qual pico é proveniente de qual interface. Analisando as curvas verde e azul (-1 e -1.5V) é possível observar apenas um pico, indicando que a segunda interface está em acumulação e não conduz mais corrente. Comparando os valores de máxima

transcondutância antes e depois da radiação extraídos, nota-se uma degradação no valor da máxima transcondutância, indicando uma possível redução da mobilidade na segunda interface.

A Figura 21 mostra a mesma análise para dispositivos com canal p, com o objetivo de isolar o efeito da segunda interface. Ao se aplicar diferentes valores de polarização de substrato, é possível notar que a transcondutância se mantém no mesmo nível, sugerindo que os dispositivos não tiveram degradação na mobilidade dos portadores até a dose de 100Mrad.

Figura 21 Transcondutância pela tensão de porta para dispositivos de referência com canal p para diferentes polarizações de substrato, antes e depois radiação (A) e a transcondutância em função da tensão de substrato para diferentes valores de polarização de porta (B).



Fonte: Autor

Como nos dispositivos com canal p a radiação causou uma redução na corrente parasitária, a transcondutância máxima tende a sofrer um pequeno aumento ou se manter constante após a radiação.

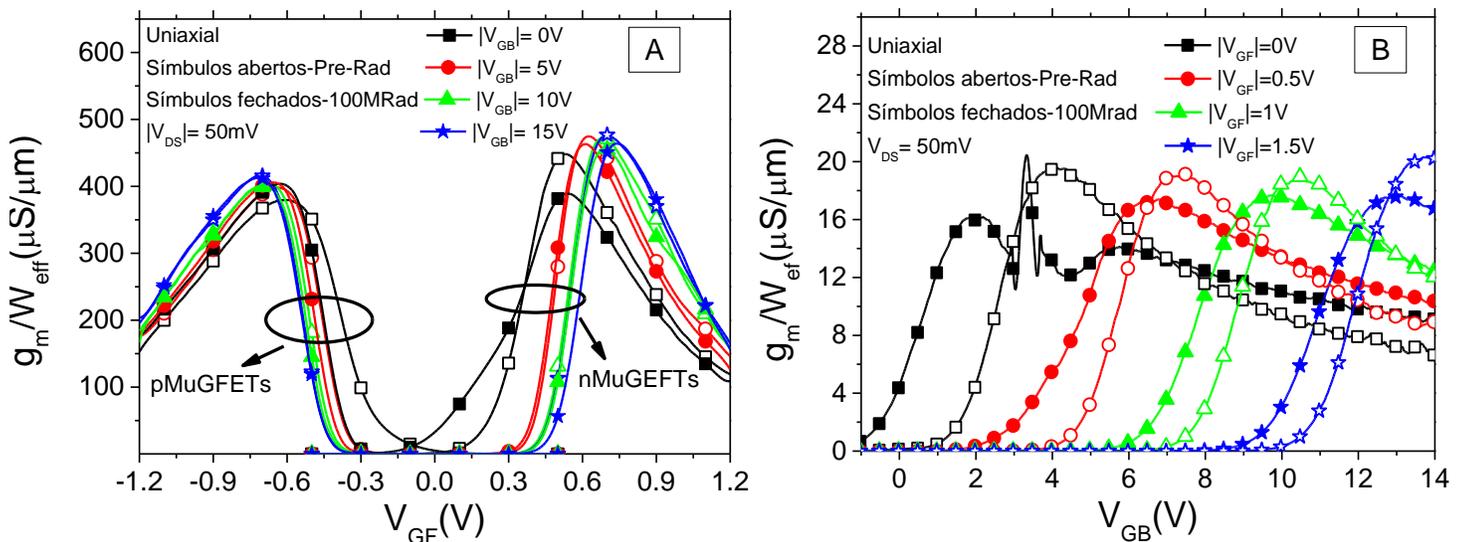
Analisando a transcondutância em função da tensão de substrato para diferentes valores de polarização de porta (Figura 20B), é possível observar que a segunda interface é mais afetada pela radiação do que a primeira interface. Para todos os valores de polarização de porta houve uma redução da transcondutância máxima e um deslocamento

das curvas no sentido negativo. Ambos os efeitos podem ser explicados pelas cargas de armadilha de interface e pelas cargas formadas no óxido.

A Figura 22 descreve a transcondutância em função da tensão de porta, com diferentes polarizações de substrato para dispositivos canal p e n tensionados (A) e mostra a transcondutância em função da tensão de substrato para dispositivos canal n com canal tensionado para diferentes polarizações de porta (B). A transcondutância na região de sublimiar nos dispositivos com canal n foi reduzida depois da radiação, enquanto que para dispositivos canal p a corrente na região de sublimiar apresentou um aumento. Esse efeito ocorre devido às cargas positivas criadas no óxido enterrado em ambos os tipos de dispositivos, aumentando a corrente parasitária nos dispositivos canal n e reduzindo no caso dos dispositivos canal p.

Através da figura 22(B), nota-se uma redução no valor de máxima transcondutância com a radiação, sugerindo uma redução da mobilidade dos portadores na segunda interface.

Figura 22 Transcondutância pela tensão de porta para dispositivos com tensionamento mecânico com canal n e p para diferentes polarizações de substrato, antes e depois radiação (A) e a transcondutância em função da tensão de substrato para diferentes valores de polarização de porta para dispositivos n com tensionamento mecânico (B).



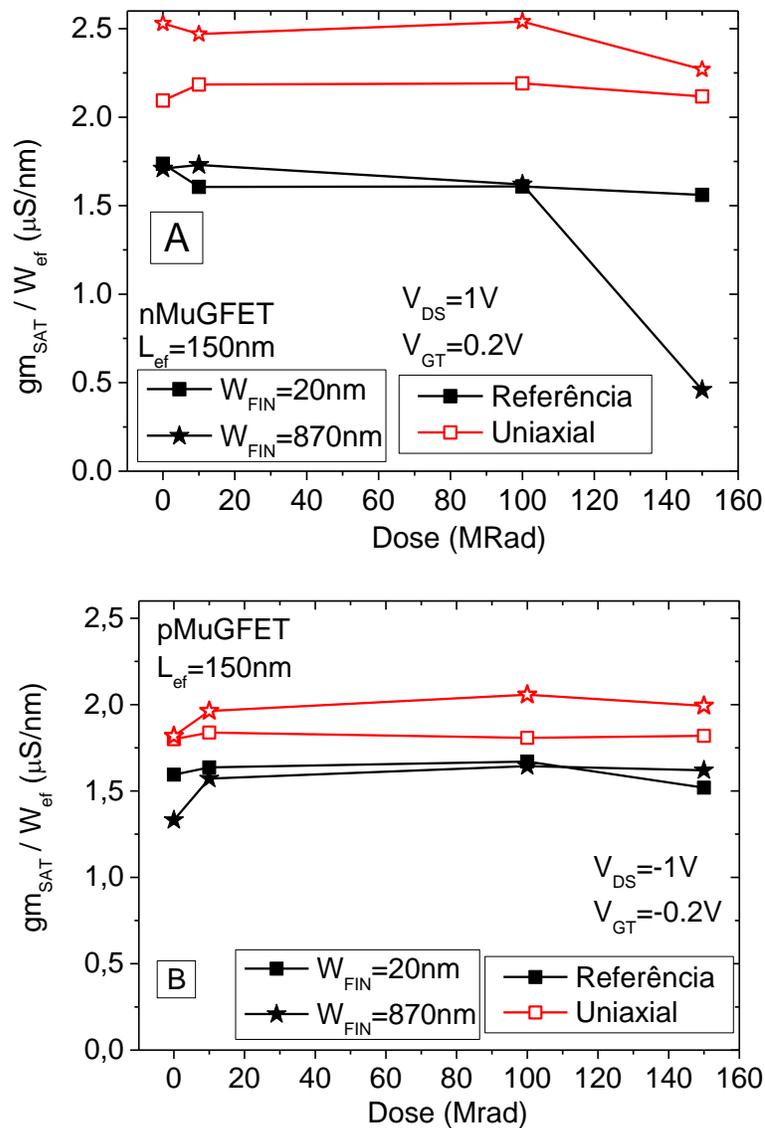
Fonte: Autor

4.4. Transcondutância

Como mencionado anteriormente, a transcondutância sofre uma diminuição, causada tanto pela redução da mobilidade quanto pela perda de controle de parte das cargas que constituem a corrente por parte da porta.

A Figura 23 mostra a transcondutância normalizada por W efetivo ($W_{ef}=W_{FIN}+2H_{FIN}$) em função da dose de radiação que varia de 5 até 150Mrad.

Figura 23 Transcondutância por dose de radiação de raio-x para dispositivos de referência e com tensionamento uniaxial, antes e após radiação para transistores de canal n(A) e p(B).



Só foi observado alguma variação significativa nos dispositivos com $W_{FIN}=870\text{nm}$ e dose de 150Mrad . A radiação causa uma redução na mobilidade, porém isso é mais observado em íons pesados, uma vez que eles afetam a estrutura cristalina do silício. Essa diminuição se mostra menos evidente quando se utiliza tensionamento mecânico, provavelmente devido ao aumento de mobilidade que ele causa.

Dispositivos com canal p também sofrem redução de transcondutância devido à perda de controle de porta. Porém, com a redução da corrente de fuga referente à segunda interface, a transcondutância aumenta. Como esses dois efeitos resultam em variações opostas, a transcondutância nos dispositivos de canal p não sofreram alterações significativas.

4.5. Tensão de limiar (V_{Th})

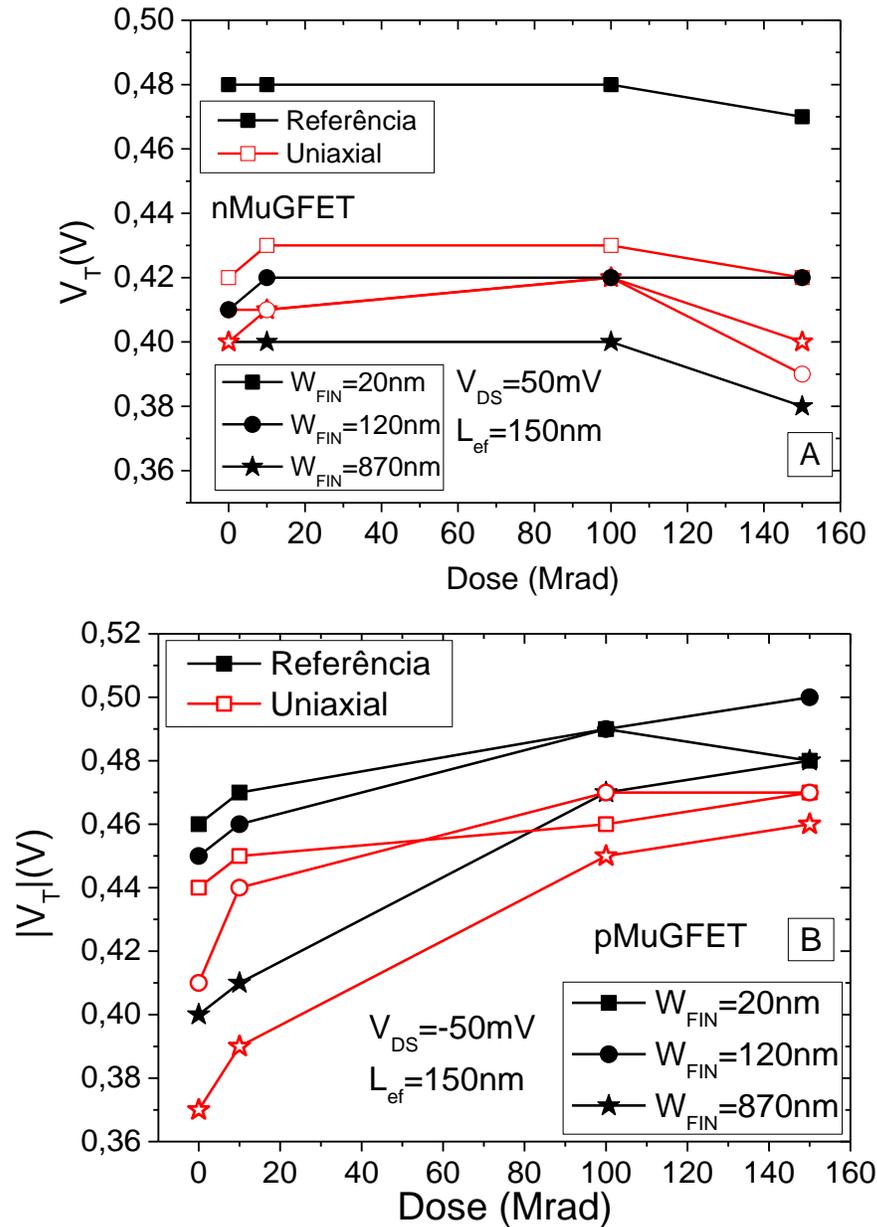
A Figura 24 mostra a tensão de limiar em função da dose de radiação, para dispositivos com e sem tensionamento mecânico, com W_{FIN} variando de 20 até 870nm para dispositivos com canal canal n (A) e p (B).

Todos os dispositivos estudados são totalmente depletados, o que faz com que a interação entre as interfaces seja grande. Como visto anteriormente, a tensão de limiar da segunda interface tende a diminuir para os dispositivos com canal n.

No caso dos dispositivos com W_{FIN} igual a 870nm, que mesmo antes da radiação já sofriam de efeito de canal curto, a superfície Si/Óxido enterrado encontra-se na inversão, e com isso o potencial não é mais alterado, mantendo-se em $2\phi_F$. Uma vez que o potencial da segunda interface não se altera, a variação na tensão de limiar dos dispositivos depende apenas das cargas geradas no óxido de porta, que por ser muito fino, não causa grandes variações na tensão de limiar.

Os dispositivos com pequenas dimensões de W_{FIN} também não apresentaram grandes variações na tensão de limiar. Com a redução das dimensões a quantidade de cargas criadas pela radiação diminui, e com isso a influência por parte do óxido enterrado também diminui.

Figura 24 Tensão de limiar por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n (A) e p (B).



Fonte: Autor

Nos dispositivos com canal p, o aumento da tensão de limiar (em módulo) da segunda interface faz com que o potencial da segunda interface diminua e por consequência a tensão de limiar da primeira interface aumente, uma vez que os dispositivos são totalmente depletados.

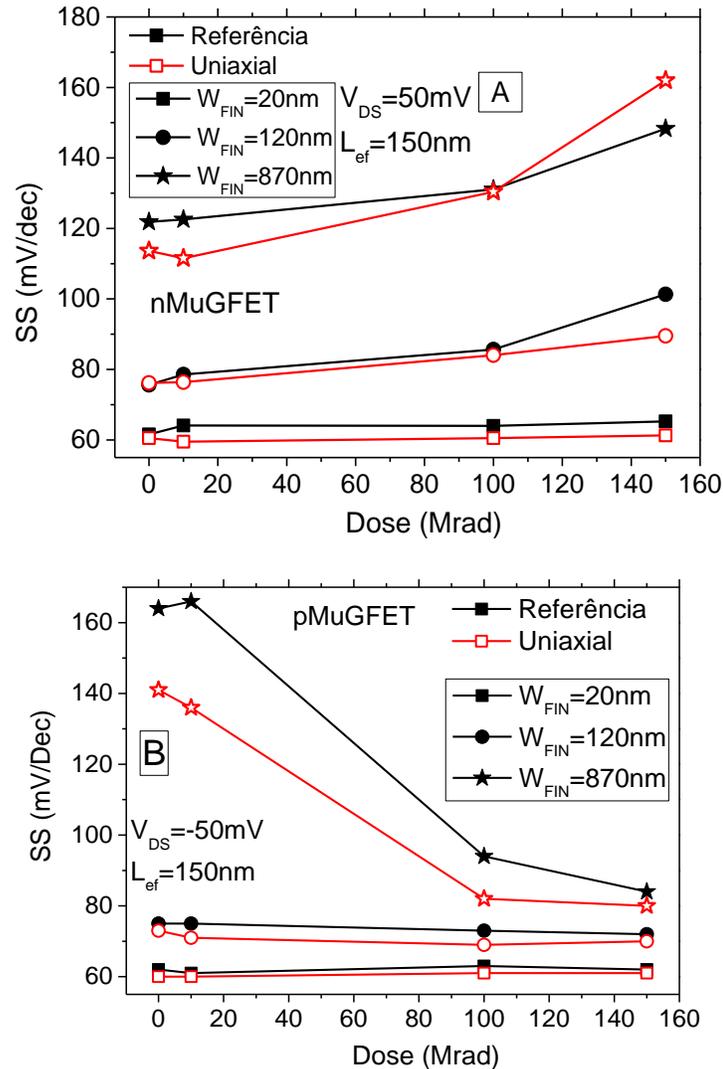
Os dispositivos estudados possuem comprimento de canal de 150nm. Com isso, ao se aumentar a largura do canal, a tensão de limiar diminui. Esse fato ocorre, uma vez que,

ao se aumentar a largura do canal, os dispositivos perdem controle das cargas por parte das portas laterais e com isso o efeito de canal curto se mostra cada vez mais significativo, diminuindo a tensão de limiar.

4.6. Inclinação de sublimiar (SS)

A Figura 25 mostra o valor da inclinação de sublimiar em função da dose de radiação para dispositivos com e sem tensionamento mecânico, com W_{FIN} variando de 20 até 870nm para dispositivos canal n(A) e p(B).

Figura 25 Inclinação de sublimiar por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n(A) e p(B).



A inclinação de sublimiar teve um aumento, portanto uma degradação, em todos os dispositivos nMuGFET, devido ao aumento da corrente de fuga pela segunda interface. Os dispositivos mais estreitos mostraram menor degradação na inclinação de sublimiar ou sofreram menos influência da radiação, pois possuem um melhor controle das cargas no canal por parte das portas laterais.

Os dispositivos com canal p mostraram o efeito contrário, tendo uma melhora na inclinação de sublimiar devido à redução da condução parasitária referente a segunda interface.

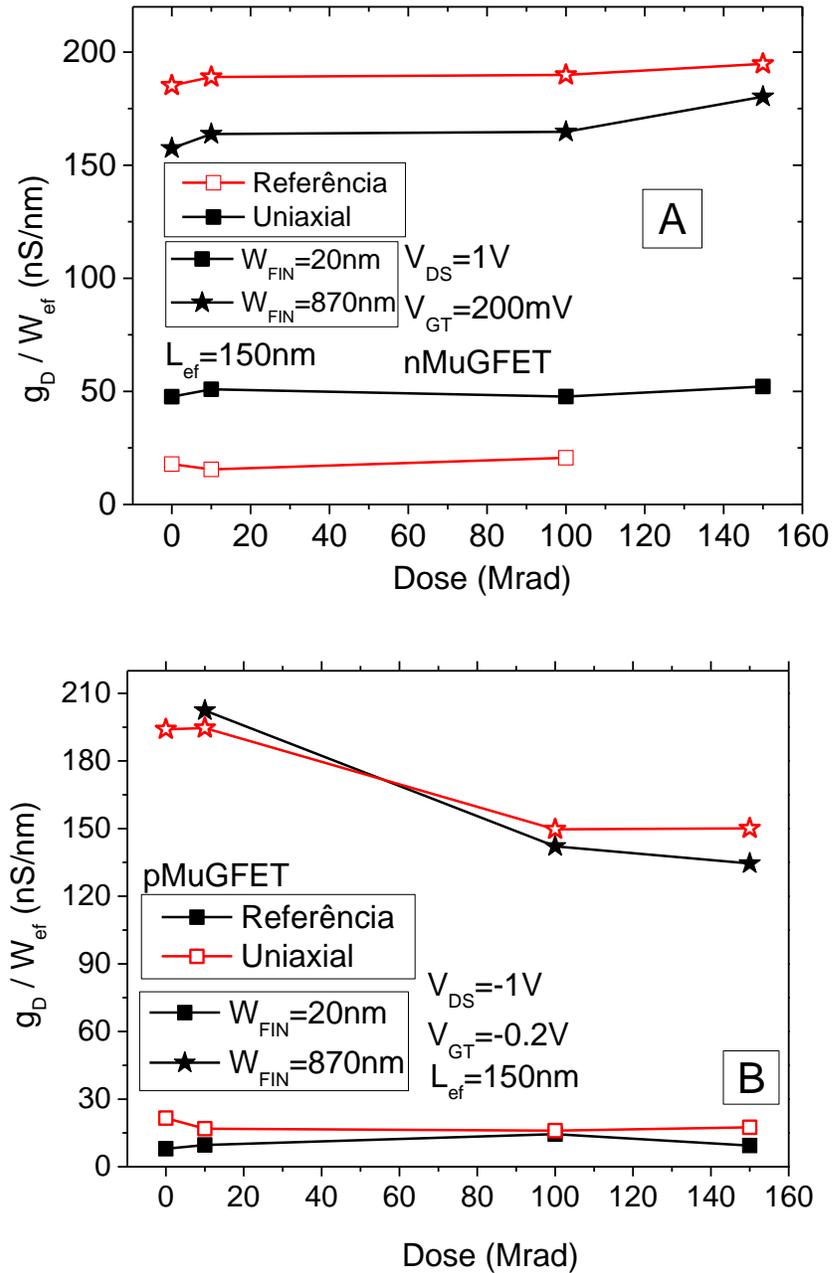
4.7. Condutância de saída (g_D)

A Figura 26 mostra a condutância de saída em função da dose de radiação para dispositivos com e sem tensionamento mecânico, com W_{FIN} de 20 e 870nm para dispositivos canal n(A) e p(B).

Nos dispositivos com canal n a condutância de saída praticamente não foi alterada pela radiação, mostrando apenas uma pequena degradação causada pela dose total ionizante. A redução da mobilidade causada pela radiação faz com que o valor de g_D seja degradado, enquanto que o aumento da corrente de fuga aumenta o valor de g_D . A radiação tanto reduz a mobilidade quanto aumenta a corrente de fuga, causando uma competição de efeitos. Neste caso, não é possível se observar grandes variações na condutância de saída.

Como os dispositivos com canal p apresentaram uma melhora em relação à condução referente à segunda interface, a degradação da condutância de saída se refere apenas à diminuição da mobilidade.

Figura 26 Condutância de saída por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação.



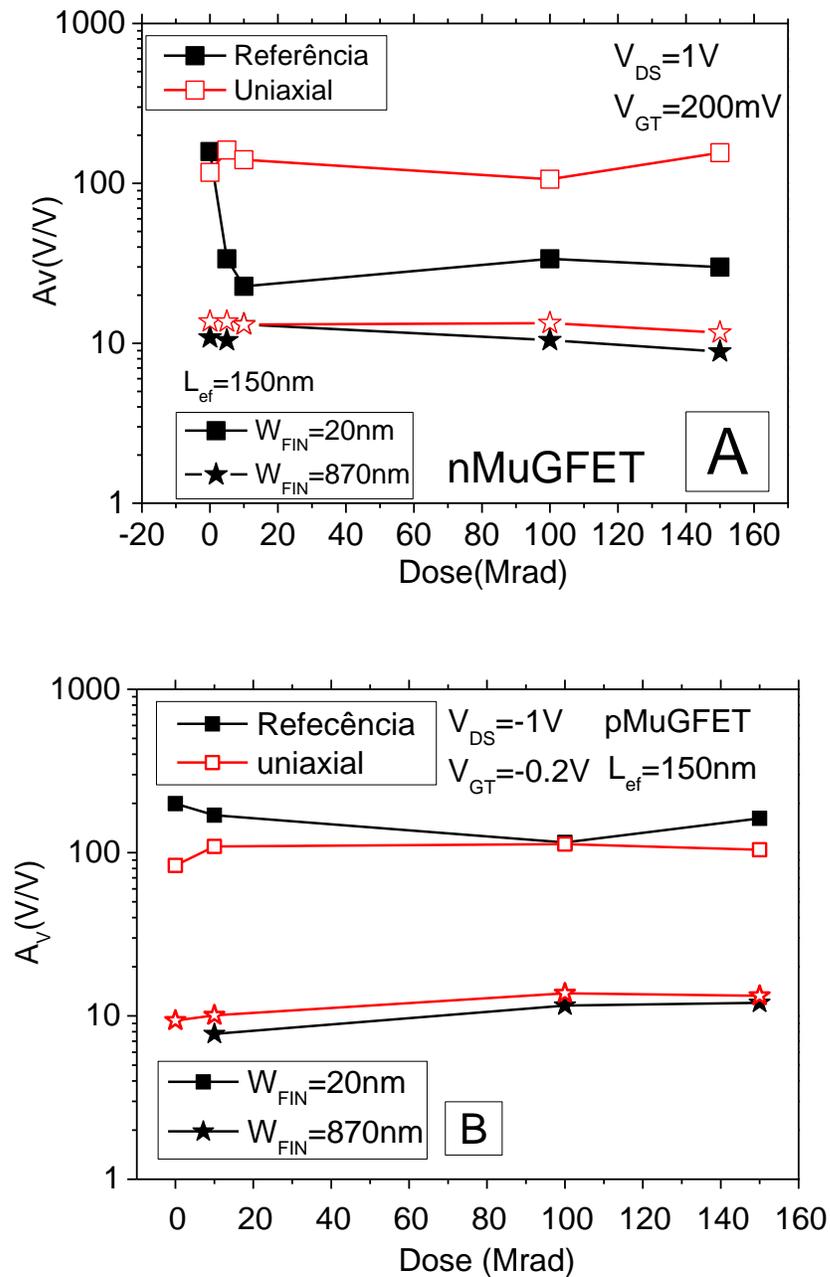
Fonte: Autor

4.8. Ganho intrínseco de tensão (A_v)

A Figura 27 mostra o ganho intrínseco de tensão em função da dose de radiação para dispositivos com e sem tensionamento mecânico com W_{FIN} de 20 e 870nm para dispositivos canal n(A) e p(B).

Não foi observada grande variação do ganho intrínseco de corrente após a radiação. Como a radiação tende a aumentar o valor de g_D e diminuir o valor de g_m , o ganho de tensão acaba não sofrendo grandes variações, uma vez que ele é proporcional a g_m/g_D .

Figura 27 Ganho intrínseco de corrente por dose de radiação de raios X para dispositivos de referência e com tensionamento, antes e após radiação.

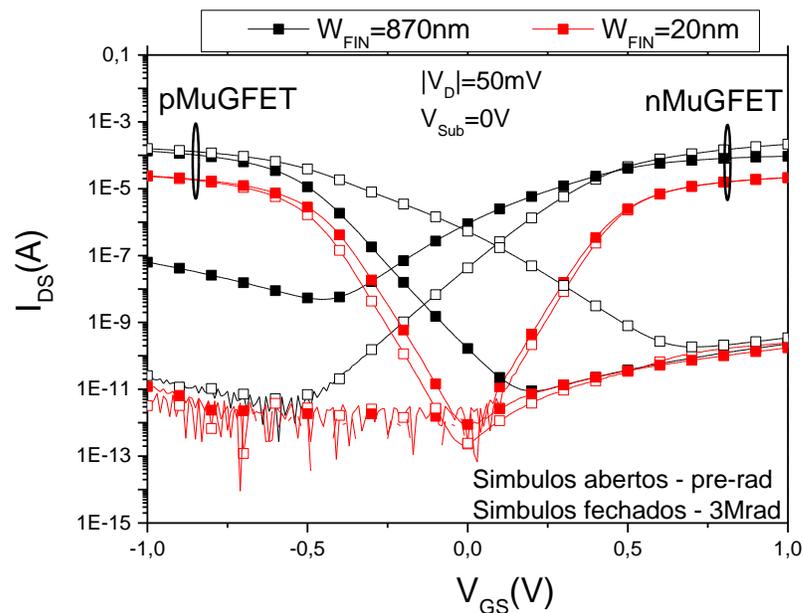


5. ANÁLISE DOS RESULTADOS APÓS A SEGUNDA SÉRIE DE RADIAÇÃO

A fim de melhor entender os efeitos da radiação nos dispositivos, foram realizadas novas rodadas de radiações utilizando um novo conjunto de amostras. As novas exposições seguiram o mesmo procedimento, porém utilizando uma distância entre amostra e feixe de 4cm e uma taxa de 300rad/s, com o objetivo de fazer os dispositivos terem a mesma dose total acumulada, porém passando mais tempo sendo expostos à radiação. Esta variação causou um grande impacto nos resultados, aumentando consideravelmente os efeitos causados pela radiação. Ao realizar este procedimento, a dose total acumulada foi de 3Mrad.

A Figura 28 mostra a degradação da região de sublimiar, para os dispositivos com canal n, causada pelas cargas positivas formadas pela radiação de raios X. As cargas positivas formadas reduzem a tensão de limiar da segunda interface, causando um aumento na condução pela segunda interface.

Figura 28 Corrente de dreno pela tensão de porta para dispositivos canal n e p, antes e depois da radiação.



Fonte: Autor

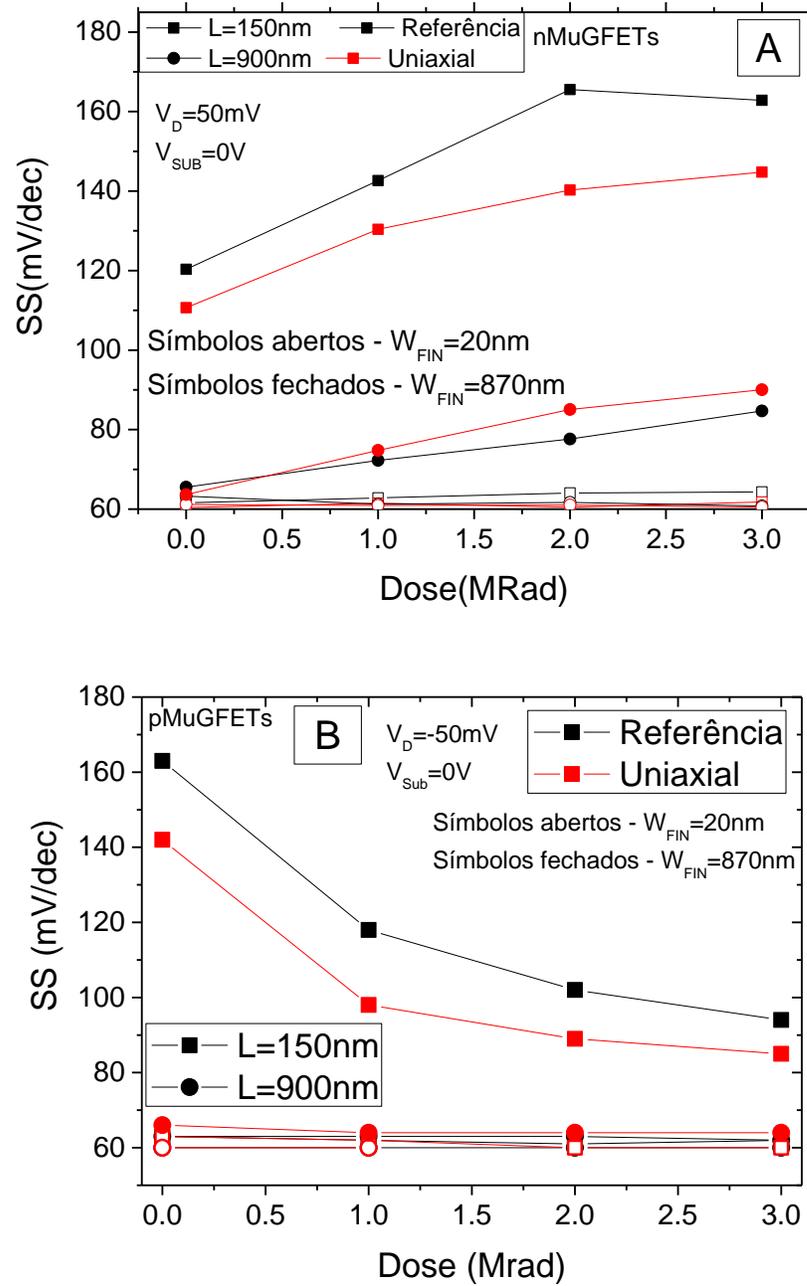
Analisando os dispositivos com canal p dois diferentes tipos de comportamento podem ser observados. Para dispositivos largos ($W=870\text{nm}$) uma diminuição na corrente de dreno na região de sublimiar. Essa diminuição é causada devido à redução da tensão de limiar da segunda interface diminuindo assim a condução através da segunda interface. Para os dispositivos estreitos ($W=20\text{nm}$), uma pequena variação na região de sublimiar pode ser observada. Em dispositivos estreitos, a influência da segunda interface é pequena, devido ao grande acoplamento, não causando grandes variações na corrente de dreno. Porém a radiação causa um aumento nas cargas de armadilha de interface, causando uma pequena variação na corrente de dreno.

A Figura 29 mostra a inclinação de sublimiar para ambos os dispositivos. Focando nos dispositivos nMuGFETs, a inclinação de sublimiar aumenta à medida em que a dose total ionizante aumenta. Com o aumento do W_{FIN} , o acoplamento entre as portas laterais diminui. Neste caso, as cargas geradas no óxido enterrado aumentam a corrente de fuga, aumentando a inclinação de sublimiar, mesmo para dispositivos mais longos ($L=900\text{nm}$). Se compararmos a inclinação de sublimiar desta rodada de radiação com a primeira, é possível observar que a variação ocorrida em ambas as rodadas foi bem parecida, o que mostra que o tempo maior tempo de exposição afetou significativamente a quantidade de cargas formadas no óxido enterrado. Além disso, quanto o tempo de exposição aumenta a quantidade de cargas formadas na interface também aumenta, piorando a inclinação de sublimiar.

Analisando os dispositivos pMuGFETs, é possível observar que todos os dispositivos sofrem uma redução na inclinação de sublimiar após a radiação. Os dispositivos pMuGFETs apresentavam uma corrente de fuga antes da radiação. Após a radiação a corrente de fuga diminui e a inclinação de sublimiar é reduzida. Mais uma vez é possível ver uma grande variação na inclinação de sublimiar se comparado com a primeira rodada de radiação.

Para os dispositivos que possuem pequena corrente de fuga ($w=20\text{nm}$), não é possível observar grandes variações na inclinação de limiar tanto para dispositivos com canal p como canal n.

Figura 29 Inclinação de sublimiar por dose de radiação de raio-x para dispositivos de referência e com tensionamento, antes e após radiação para transistores de canal n(A) e p(B).



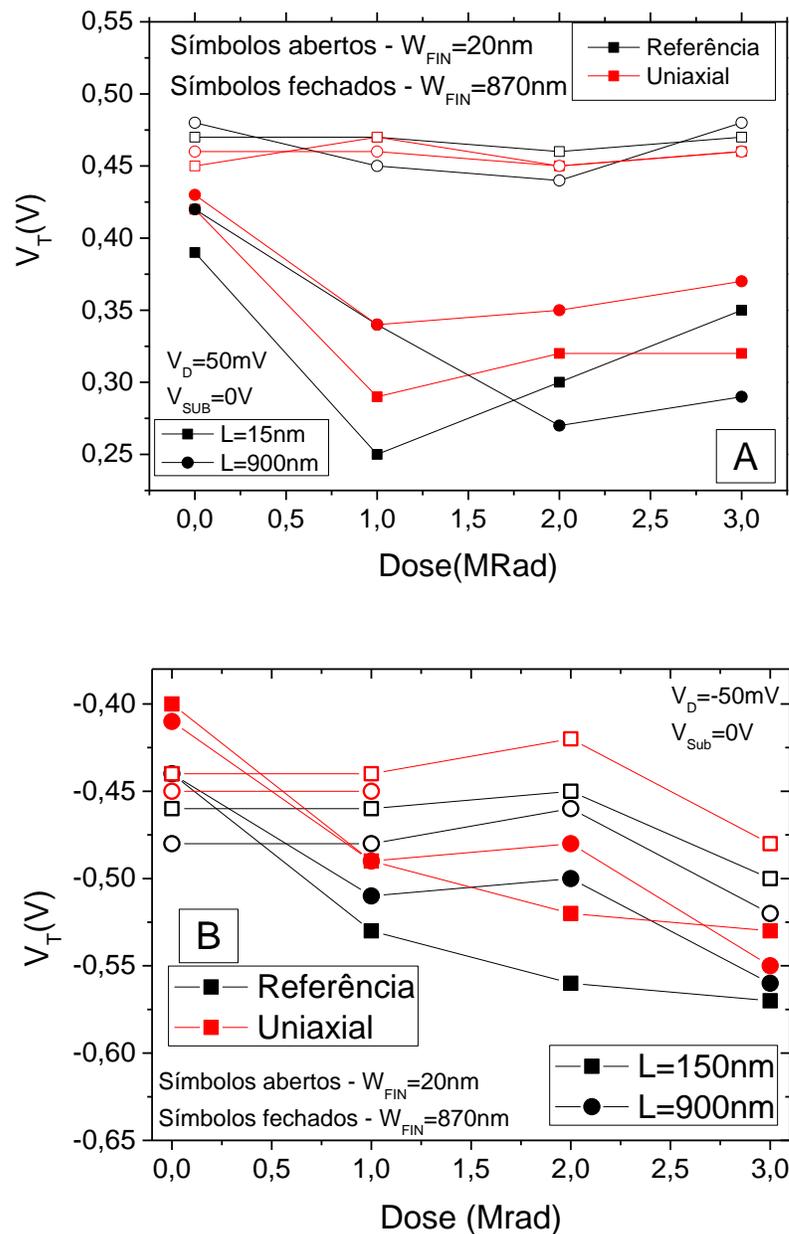
Fonte: Autor

Para dispositivos estreitos, o acoplamento das portas laterais é muito forte, tornando os dispositivos praticamente imunes aos efeitos da radiação. Além deste fator, a área afetada pela radiação é muito pequena, minimizando o efeito. Já para dispositivos largos,

o acoplamento lateral é prejudicado e a área afetada é maior, tornando o efeito da radiação mais pronunciado.

A Figura 30 mostra a tensão de limiar em função da dose de radiação, para dispositivos com e sem tensionamento mecânico, com W_{FIN} de 20 e 870nm para dispositivos com canal canal n(A) e p(B).

Figura 30 Tensão de limiar por dose de radiação de raios X para dispositivos de referência e com tensionamento uniaxial, antes e após radiação para transistores de canal n(A) e p(B).



Para a dose de 1Mrad, as cargas formadas no óxido enterrado alteram o potencial da segunda interface, reduzindo a tensão de limiar. Uma vez que os dispositivos são totalmente depletados, qualquer variação no potencial da segunda interface afeta diretamente a primeira, reduzindo a tensão de limiar dos dispositivos. Para a dose de 2Mrad, como a segunda interface já se encontrava na inversão, cargas formadas no óxido enterrado não causam variação no potencial e com isso não se observa mais uma variação na tensão de limiar.

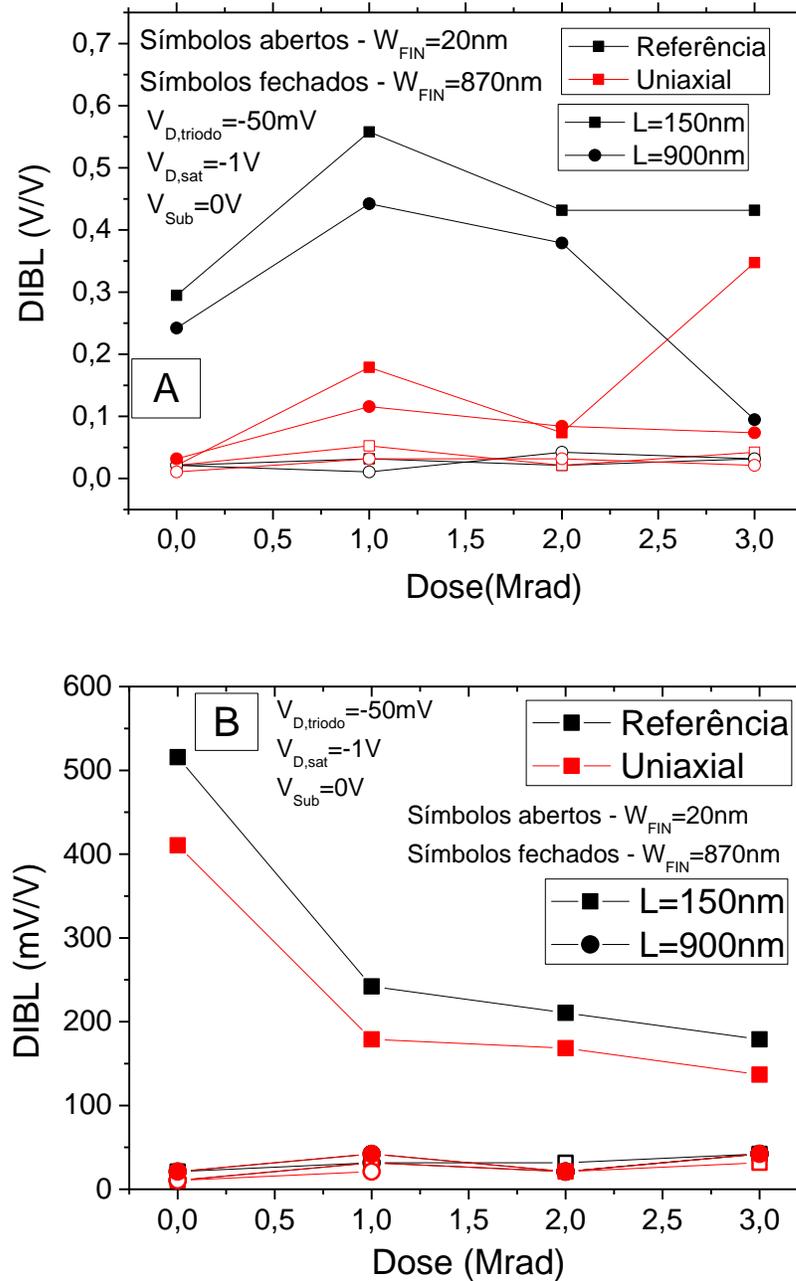
Uma das características da radiação de raios X é a formação de cargas de armadilha de interface que tendem a aumentar a tensão de limiar. Após 2Mrad, onde as cargas formadas no óxido enterrado não causam grande variação na tensão de limiar, o efeito das cargas de armadilha se torna mais pronunciado. Com 3Mrad a tensão de limiar aumentou devido as cargas formadas na interface, apesar da variação ter sido pequena.

Nos dispositivos pMuGFETs as cargas formadas na interface são predominantemente positivas, fazendo com que a tensão de limiar se torne mais negativa. Como as cargas no óxido enterrado e as cargas na interface fazem com que a tensão de limiar dos dispositivos diminua, não é possível ver o efeito de *rebound* visto nos dispositivos nMuGFETs.

A radiação também pode modificar a influência da tensão de dreno nas cargas do canal. A fim de estudar esse efeito, a curva do DIBL (abaixamento de barreira induzida pelo dreno) é mostrada na Figura 31.

É possível observar que para dispositivos com largura de canal pequena (20nm) não houve grande alteração no valor de DIBL, uma vez que estes dispositivos são mais imunes à radiação. Já nos dispositivos com maior largura de canal (870nm) é possível notar alguma alteração. Em ambos os casos a variação está relacionada com a tensão de limiar, uma vez que o DIBL é relaciona a tensão de limiar e a tensão de dreno. Nos dispositivos com canal p, é possível que a redução do DIBL esteja relacionada com a redução da corrente parasitária referente à segunda interface.

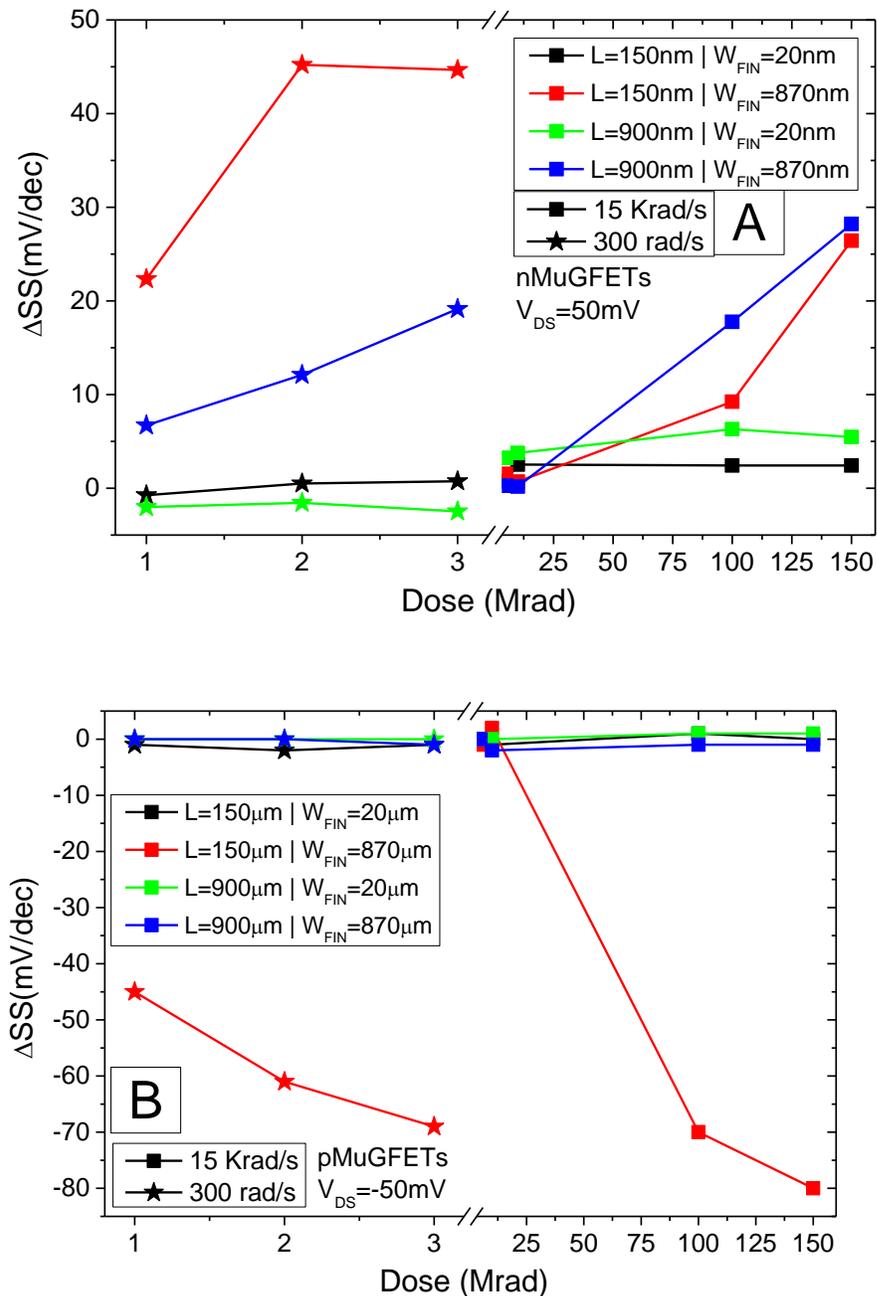
Figura 31 DIBL em função da dose de radiação de raios-X, em nMuGFETs (A) e pMuGFETs(B), para dispositivos tensionados e não tensionados.



Fonte: Autor

Através da análise da segunda rodada de radiação foi possível observar e comprovar os mesmos efeitos vistos na primeira rodada, porém com uma dose de radiação menor. Isso ocorre provavelmente devido ao tempo de exposição, uma vez que os dispositivos passam mais tempo sob radiação a chance de cargas serem formadas é maior.

A figura 32 compara a inclinação de limiar das rodadas de radiação. Em todos os casos é possível observar que os dispositivos com pequenas dimensões sofreram pouca variação com a radiação devido ao forte acoplamento vertical. Já os dispositivos grandes uma grande variação pode ser observada devido à formação de cargas. A exposição com maior tempo apresentou maior influência nas características dos dispositivos, apesar de ter sido utilizada uma dose total ionizante cerca de cinquenta vezes menor.



6. CONCLUSÕES E TRABALHOS FUTUROS

Através de medidas experimentais, foi possível observar os efeitos que a radiação de raios X causa nos MuGFETs. Como conclusões tem-se que as cargas criadas pela radiação influenciam diretamente tanto a primeira quanto à segunda interfaces. Apesar da variação na tensão de limiar da primeira interface não ter sido muito significativa, a variação na tensão de limiar referente à segunda interface foi grande, devido ao fato do óxido enterrado ser espesso e assim, formando uma maior quantidade de cargas. A radiação aumentou a corrente de dreno parasitária pela segunda interface de maneira significativa nos transistores nMuGFETs causando degradação nos dispositivos. Nos dispositivos pMuGFETs a radiação causou uma redução da corrente parasitária, melhorando seu desempenho. A corrente parasitária criada pela segunda interface pode causar interpretações errôneas dos resultados, como por exemplo, justificar que a queda de g_m foi apenas pela diminuição da mobilidade.

Nos dispositivos tipo n foi possível observar um aumento de até 40 mV/dec na inclinação de sublimiar, em quanto que nos dispositivos tipo p houve uma diminuição de até 80 mV/dec.

O aumento da distância entre a amostra e o feixe faz com que o tempo de exposição aumente a fim de se ter uma dose total acumulada igual. Comparando as duas séries de radiação, foi possível notar que quanto mais tempo os dispositivos são submetidos à radiação, maiores são as variações nos parâmetros dos dispositivos. Ao se utilizar uma taxa menor, foi possível observar variações semelhantes as vistas anteriormente (até 150Mrad), porém utilizando uma dose total acumulada de apenas 3Mrad.

Como trabalhos futuros, realizar um estudo utilizando exposições com a presença de radiação. Esse procedimento aumenta significativamente os efeitos causados pela radiação, reduzindo a taxa de recombinação. Outro estudo importante é referente à taxa de dose, como foi visto neste trabalho, ao se variar a taxa de dose os efeitos causado pela radiação podem se tornar mais efetivos, causando grande influencia no MuGFETs.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] CHANG, L., et al. **Moore's law lives on CMOS transistor**. IEEE Circuits and Devices Magazine, 2003. v.19, n.1.
- [2] COLINGE, J. P. **Silicon-On-Insulator Technology. Materials to VLSI**, 3 ed., Boston (MS): Kluwer Academic Publishers, 2004.
- [3] HISAMOTO, D.; KAGA, T.; KAWAMOTO, Y.; TAKEDA, E.; **A fully depleted lean channel transistor (DELTA) - A novel vertical ultra-thin SOI MOSFET**, Technical Digest of IEDM, p. 833-836, 1989.
- [4] Xuejue Huang ; Wen-Chin Lee ; Charles Kuo ; Hisamoto, D. ; Leland Chang ; Kedzierski, J. ; Anderson, E. ; Takeuchi, H.; Yang-Kyu Choi ; Asano, K. ; Subramanian, V. ; Tsu-Jae King ; Bokor, J. ; Chenming Hu "**Sub 50-nm FinFET: PMOS**", **Electron Devices Meeting**, 1999. IEDM '99. Technical Digest. International, p 67 - 70, 1999.
- [5] HISAMOTO, D.; WEN-CHIN, L.; KEDZIERSKI, J.; TAKEUCHI, H. *et al.*; **FinFET – A self-aligned double-gate MOSFET scalable to 20 nm**, IEEE Transactions on Electron Devices, v. 47, n. 12, p. 2320-2325, 2000.
- [6] Collaert, N., et al. **Multi-gate devices for the 32 nm technology node and beyond: Challenges for Selective Epitaxial Growth**, Thin Solid Films, v. 517, p. 101-104, 2008.
- [7] LAUER, I.; ANTONIADIS, D.; **Enhancement of electron mobility in ultrathin-body silicon-on-insulator MOSFETs with uniaxial strain**, IEEE Electron Device Letters, v. 26, n. 5, p. 314-316, 2005
- [8] . TROUTMAN, R. R. **Latch-up in CMOS technology: the problem and its cure**. Kluwer Academic Publisher, 1986.
- [9] Stanley, T. D., **The State-of-the-art in SOI Technology**, IEEE Transactions on Nuclear Science, v. 35, n. 6, 1988.
- [10] Hammad, M. Y., Schroder, D. K., **Analytical Modeling of the Partially-Depleted SOI MOSFET**, IEEE Transactions on Electron Devices, v. 48, n. 2, p. 252-258, 2001.

- [11] DOYLE, B. S.; DATTA, S.; DOCZY, M.; HARELAND, S. *et al.*; **High performance fully-depleted tri-gate CMOS transistors**, IEEE Electron Device Letters, v. 24, n. 4, p. 263-263, 2003.
- [12] LANDGRAF, E.; RÖSNER, W.; STÄDELE, M.; DREESJORNFELD, L. *et al.*; **Influence of crystal orientation and body doping on trigate transistor performance**, Solid-State Electronics, v. 50, n. 1, p. 38-43, 2006.
- [13] COLINGE, J. P.; **Novel gate concepts for MOS devices**, Proceedings of ESSDERC, p. 45-49, 2004.
- [14] Colinge, J.P., et al. **Threshold voltage and subthreshold slope of multiple-gate SOI MOSFETs**, IEEE Electron Device Letters, v. 24, n. 8, p. 515-517, 2003.
- [15] COLINGE, J.P. **Silicon-On-Insulator Technology: Materials to VLSI**. 3rd Ed. Massachusetts: Kluwer Academic Publishers, 2004.
- [16] LIM, H. K.; FOSSUM, J. G. **Threshold voltage of thin-film Silicon-on-insulator (SOI) MOSFET's**. IEEE Electron Device letters, v. 30, n. 10, p. 1244-1251, 1983.
- [17] COLINGE, J. P.; COLINGE, C. A.; **Physics of Semiconductor Devices**, 1st Ed., Massachusetts, Kluwer Academic Publishers, p. 436, 2002.
- [18] BREWS, J. R.; **Subthreshold behavior of uniformly and nonuniformly doped longchannel MOSFET**, IEEE Transactions on Electron Devices, v. 26, n. 9, p. 1282-1291, 1979.
- [19] AKARVARDAR, K.; MERCHA, A.; CRISTOLOVEANU, S.; GENTIL, P. et al., **A Two-Dimensional Model for Interface Coupling in Triple-Gate Transistors**, IEEE Transactions on Electron Devices, v. 54, n. 4, p.767-775, 2007.
- [20] W. L.Warren, M. R. Shaneyfelt, D. M. Fleetwood, J. R. Schwank, P. S.Winokur, and R. A. B. Devine, **"Microscopic nature of border traps in MOS devices,"** IEEE Trans. Nucl. Sci., v.41, n.6, p. 1817–1827,December 1994.

- [21] P. S. Winokur, "**Radiation-induced interface traps,**" in **Ionizing Radiation Effects in MOS Devices and Circuits**, T. P. Ma and P. V. Dressendorfer, Eds. New York: Wiley, p. 193–255, 1989.
- [22] P. J. McWhorter, P. S. Winokur, and R. A. Pastorek, "**Donor/acceptor nature of radiation-induced interface traps,**" IEEE Trans. Nucl. Sci., v.35, n.6, p. 1154–1159, December 1988.
- [23] Y. Y. Kim and P. M. Lenahan, "**Electron-spin resonance study of radiation-induced paramagnetic defects in oxides grown on (100) silicon substrates,**" J. Appl. Phys., v. 64, n.7, p. 3551–3557, Oct. 1988.
- [24] SCHWANK, J. R.; SHANEYFELT, M. R.; FLEETWOOD, D. M.; FELIX, J. A.; DODD, P. E.; PAILLET, P.; FERLET-CARVOIS V. **Radiation Effects in MOS Oxides.** IEEE Transactions on Nuclear Science, v.55, n.4, p. 1883, 2008.
- [25] J.A.Martino,P.G.D.Agopian,N.Collaert,E.Simoen,C.Claeys,"**Transconductance Ramp Effect in High-k Triple Gate sSOI nFinFETs**", 2009.
- [26] Terao, A., et al. **Measurement of threshold voltages of thin-film accumulation-mode PMOS/SOI transistors**, IEEE Electron Device Letters, v. 12, n. 12, p. 682-684, 1991.
- [27] Wong, H. S., et al. **Modeling of transconductance degradation and extraction of threshold voltage in thin oxide MOSFET's**, Solid-State Electronics, v. 30, n. 9, p. 953-958, 1987.
- [28] Park, J., e Colinge, J. P. **Multiple-Gate SOI MOSFETs: Device Design Guidelines**, IEEE Transactions on Electron Devices, v. 49, p. 2222, 2002.
- [29] GHITANI, H. **DIBL coefficient in short channel NMOS transistors.** 16th National Radio Science Conference, NRSC'99, Cairo, Egypt, 1999.
- [30] SAMUDRA, G., RAJENDRAN, K. **Scaling parameter dependent drain induced barrier lowering effect in double-gate SOI MOSFET.** Japanese Journal of Applied Physics, v. 38, p. 349-352, 1999.

- [31] SANTOS, S. D. **INFLUÊNCIA DA TENSÃO MECÂNICA NO ABAIXAMENTO DE BARREIRA INDUZIDO PELO DRENO (DIBL) EM FINFETs DE PORTA TRIPLA**. 2010. 97 f. Dissertação - Laboratório de sistemas Integráveis, Universidade de São Paulo – USP São Paulo, 2010.
- [32] STREETMAN B.G, BANERJEE S. Solid State Eletronic Devices, 5. ed. Prentice Hall, 2000.
- [33] LERAY, J. L.; DUPONT-NIVET, E.; MUSSEAU, O.; COIC, Y.M.; UMBERT,A.; LALANDE, P.; PERE, J.F.; AUBERTON-HERVE, A.J.; BRUEL, M.; JAUSSAUD, C.; MARGAIL, J.; GIFFARD, B.; TRUCHE, R.; MARTIN, F. **From substrate to VLSI: investigation of hardened SIMOX without epitaxy, for dose, dose rate and SEU phenomena**.IEEE Transactions. on Nuclear Science, v. 35. p. 1355, 1988.
- [34] DAVIS, G.E.; HITE, L.R.; BLAKE, T.G.W.; CHEN, C.-E.; LAM, H.W.; DEMOYER, R. **Transient Radiation Effects in SOI Memories**. IEEE Trans. on Nuclear Science, v. 32, p. 4432, 1985.
- [35] S. Duzellier Aerospace Science and Technology, (2005), p. 93–99

Publicações

Teixeira, F F; Bordallo, C C M; Silveira, M A G; Agopian, P G D; Martino, J A; Simoen, E; Claeys C. Radiation Effect on Standard and Strained Triple-Gate SOI FinFETs Parasitic Conduction. In: Microelectronics Technology and Devices SBMicro 2013

Bordallo, C. C. M; Teixeira, F. F; Silveira, M. A. G; Agopian, P. G. D; Simoen, E; Claeys, C; Martino, J. A. Influence of X-ray radiation on standard and uniaxial strained triple-gate SOI FinFETs. In: Radiation Effects on Components and Systems 2013

Teixeira, F F; Agopian, P G D; Silveira, M A G; Simoen, E; Claeys, C; Martino, J A. The X-Ray irradiation effect on the back interface of SOI MuGFET devices. In: SEMINATEC 2014 - IX Workshop on Semiconductors and Micro & Nano Technology, 2014, São Paulo. Proceedings of SEMINATEC 2014 - VIII Workshop on Semiconductors and Micro & Nano Technology, 2014.

Bordallo, C. C. M; Teixeira, F. F; Silveira, M. A. G; Agopian, P. G. D; Martino, J. A; Simoen, E; Claeys, C. The effect of X-Ray Radiation on DIBL for Standard and Strained Triple-Gate SOI MuGFETs. In: International Caribbean Conference on Devices, Circuits and Systems - ICCDCS 2014