

RICARDO SOUZA FIGUEREDO

Metodologia de projeto integrada para filtro LCL (modo comum e diferencial) e controlador de corrente aplicada à inversores fotovoltaicos monofásicos sem transformador conectados à rede elétrica

Tese apresentada à Escola Politécnica da
Universidade de São Paulo para obtenção do
título de Doutor em Ciências

SÃO PAULO

2024

RICARDO SOUZA FIGUEREDO

Metodologia de projeto integrada para filtro LCL (modo comum e diferencial) e controlador de corrente aplicada à inversores fotovoltaicos monofásicos sem transformador conectados à rede elétrica

Versão Corrigida

Tese apresentada à Escola Politécnica da
Universidade de São Paulo para obtenção do
título de Doutor em Ciências

Área de concentração:
Sistemas de Potência

Orientador:
Prof. Dr. Lourenço Matakas Junior

Co-orientador:
Prof. Dr. Wilson Komatsu

SÃO PAULO

2024

Autorizo a reprodução e divulgação total ou parcial deste trabalho, por qualquer meio convencional ou eletrônico, para fins de estudo e pesquisa, desde que citada a fonte.

Este exemplar foi revisado e corrigido em relação à versão original, sob responsabilidade única do autor e com a anuência de seu orientador.

São Paulo, _____ de _____ de _____

Assinatura do autor: _____

Assinatura do orientador: _____

Catálogo-na-publicação

Figueredo, Ricardo Souza

Metodologia de projeto integrada para filtro LCL (modo comum e diferencial) e controlador de corrente aplicada à inversores fotovoltaicos monofásicos sem transformador conectados à rede elétrica / R. S. Figueredo - versão corr. -- São Paulo, 2024.

402 p.

Tese (Doutorado) - Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Energia e Automação Elétricas.

1.ELETRÔNICA DE POTÊNCIA 2.CONVERSORES ELÉTRICOS
3.CONTROLE DIGITAL 4.FILTROS ELÉTRICOS I.Universidade de São Paulo.
Escola Politécnica. Departamento de Engenharia de Energia e Automação Elétricas II.t.

FIGUEREDO, R. S. Metodologia de projeto integrada para filtro LCL (modo comum e diferencial) e controlador de corrente aplicada à inversores fotovoltaicos monofásicos sem transformador conectados à rede elétrica. São Paulo. 2024. 402 p. (Doutorado) Escola Politécnica, Universidade de São Paulo, São Paulo, 2024.

Aprovado em: 20/02/2024

Banca Examinadora

Prof. Dr. Lourenço Matakas Junior (Presidente)

Instituição: EP – USP

Julgamento: Aprovado

Prof. Dr. Bruno Augusto Angélico

Instituição: EP - USP

Julgamento: Aprovado

Prof. Dr. Leandro Michels

Instituição: UFSM - Externo

Julgamento: Aprovado

Prof. Dr. Heverton Augusto Pereira

Instituição: UFV - Externo

Julgamento: Aprovado

Prof. Dr. Allan Fagner Cupertino

Instituição: UFJF - Externo

Julgamento: Aprovado

A Deus

A minha família

A†Ω

AGRADECIMENTOS

A Deus por tudo.

Aos meus pais, Aurino e Marilene, meus irmãos, Santiago e Valquiria, por todo o apoio, incentivo e compreensão ao longo dessa jornada.

Aos Professores Lourenço Matakas Junior e Wilson Komatsu pela oportunidade de realizar este trabalho, pelo apoio, orientação, correções e sugestões.

Aos Professores e colegas do Laboratório de Eletrônica de Potência da Escola Politécnica da USP (LEP-EPUSP) pelas contribuições diretas e indiretas para o desenvolvimento deste trabalho.

Aos Professores Leandro Michels e Heverton Augusto Pereira pela participação na banca de qualificação, pela revisão do texto, pelas correções e sugestões.

A empresa PHB Eletrônica, aos Engenheiros Ildo Bet e Paulo Gaidzinski, pelo apoio e colaboração que tornaram possível a realização deste trabalho.

Aos colegas da PHB Eletrônica, em especial a Li Fan Ho, Rogério, Edison, Adriano e Alex pelo apoio, troca de informações, experiências e aprendizado ao longo dos últimos 23 anos.

Agradeço a todos que contribuíram, direta ou indiretamente, para a realização deste trabalho e não foram mencionados nominalmente.

RESUMO

Inversores monofásicos sem transformador, utilizados em sistemas fotovoltaicos conectados à rede (SFCR), devem cumprir um conjunto de requisitos normativos, onde se destaca o limite para o valor eficaz da corrente residual de modo comum, que tem impacto na escolha da topologia e modulação do inversor. Esta tese aborda soluções para garantir a conformidade com esse requisito, propondo um filtro integrado de modo comum e diferencial para o inversor com topologia em ponte completa, utilizando modulação por largura de pulso (PWM) unipolar. A configuração do filtro proposto é denominada FB-CM4 e foi desenvolvida a partir da estrutura do filtro LCL. O filtro FB-CM4 é analisado detalhadamente, com a modelagem dos circuitos de modo comum e diferencial. A partir dessa análise, é desenvolvido um procedimento de projeto conjunto para os componentes do filtro e para o controlador de corrente, que emprega a realimentação da corrente do indutor do lado do inversor e amortecimento ativo da ressonância de modo diferencial. O procedimento de projeto proposto, uma das principais contribuições desta tese, considera os limites de estabilidade da malha de controle de corrente e a atenuação requerida para a corrente residual de modo comum, bem como a variação das frequências de ressonância e antirressonância do filtro causada pela variação de parâmetros. Na aplicação do filtro FB-CM4 com inversor em ponte completa, são utilizadas as estratégias de modulação PWM unipolar contínua (PWM-UC) e descontínua (PWM-UD). Nesta tese, mostra-se que a modulação PWM-UD em conjunto com a realimentação da corrente do indutor do lado do inversor pode causar instabilidade na malha de controle de corrente. A análise e proposição de duas soluções para esse problema são contribuições desta tese. Para validar a metodologia de projeto proposta, são apresentadas análises de sensibilidade para a variação de parâmetros, bem como resultados de simulações e experimentais. Conclui-se que a topologia em ponte completa com modulação PWM unipolar e filtro FB-CM4, projetado de acordo com a metodologia proposta nesta tese, é uma alternativa viável para toda a faixa de potência dos inversores monofásicos.

Palavras-chave: Eletrônica de potência. Inversores sem transformador. Sistema fotovoltaico conectado à rede. Corrente de fuga. Filtro LCL. Filtro integrado de modo comum e diferencial. Controle de corrente. Modulação PWM. Amortecimento ativo.

ABSTRACT

Transformerless inverters, used in grid-connected photovoltaic systems, must comply with a set of regulatory requirements, which highlights the limit for the rms value of the common mode residual current, which has an impact on the choice of topology and modulation of the inverter. This thesis addresses solutions to ensure compliance with this requirement, proposing an integrated common and differential mode filter for single-phase inverters with full bridge topology, using unipolar pulse width modulation (PWM). The proposed filter configuration is named FB-CM4 and was developed based on the LCL filter structure. The FB-CM4 filter is analyzed in detail, with the modeling of the common and differential mode circuits. From this analysis, a joint design procedure for the filter components and current controller is developed, which employs inverter-side inductor current feedback and active damping of differential mode resonance. The proposed design procedure, one of the main contributions of this thesis, considers the stability limits of the current control loop and the attenuation required for the common mode residual current, as well as the variation of the filter's resonance and anti-resonance frequencies caused by parameter variation. The FB-CM4 filter is used with a full-bridge inverter, employing continuous (PWM-UC) and discontinuous (PWM-UD) unipolar PWM modulation strategies. In this thesis, it is shown that PWM-UD modulation in conjunction with inverter-side inductor current feedback can cause instability in the current control loop. The analysis and proposition of two solutions to this problem are contributions of this thesis. To validate the proposed design methodology, sensitivity analysis for parameter variation, simulation and experimental results are presented. It is concluded that the full bridge topology with unipolar PWM modulation and FB-CM4 filter, designed according to the methodology proposed in this thesis, is a viable alternative for the entire power range of single-phase inverters.

Keywords: Power electronics. Transformerless inverters. Grid-connected photovoltaic system. Leakage current. LCL filter. Integrated common and differential mode filter. Current control. PWM modulation. Active damping.

LISTA DE FIGURAS

Figura 2.1 – Ilustração da seção transversal de um módulo fotovoltaico	71
Figura 2.2 – Inversor sem transformador para SFCR com RCMU	72
Figura 2.3 – Inversor sem transformador para SFCR – circuito equivalente de modo comum	73
Figura 2.4 – Classificação dos inversores sem transformador para SCFR baseada nas características da corrente de fuga	78
Figura 2.5 – Classificação dos inversores sem transformador para SCFR baseada na tensão do barramento CC	84
Figura 2.6 – Classificação dos inversores sem transformador para SCFR baseada nas características da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV	85
Figura 2.7 – Circuito simplificado de inversor sem transformador para SFCR indicando a tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV	86
Figura 2.8 – Formas de onda da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV nas topologias da classe <i>Full-bridge</i> : (v_g ; $V_{C_{pv,p}}$; $V_{C_{pv,n}}$)	87
Figura 2.9 – Forma de onda da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV nas topologias da classe <i>Half-Bridge</i> : (v_g ; $V_{C_{pv,p}}$; $V_{C_{pv,n}}$)	88
Figura 2.10 – Forma de onda da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV nas topologias da classe <i>Common-ground</i> : (v_g ; $V_{C_{pv,p}}$; $V_{C_{pv,n}}$)	89
Figura 2.11 – Proposta de classificação dos inversores sem transformador para SCFR considerando topologias e filtros de modo comum (contribuição deste trabalho em destaque nos blocos em cinza).....	89

Figura 3.1 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LCL (FB-CM1).....	93
Figura 3.2 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LLCL (FB-CM2).....	94
Figura 3.3 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LCL sem indutores L_{2A} e L_{2B} (FB-CM3)	94
Figura 3.4 – Filtro integrado de modo comum e diferencial proposto (FB-CM4).....	95
Figura 3.5 – Inversor ponte completa com filtro integrado de modo comum e diferencial (FB-CM3A).....	98
Figura 3.6 – Inversor em ponte completa com filtro FB-CM4: circuito equivalente de modo diferencial.....	101
Figura 3.7 – Inversor em ponte completa com filtro FB-CM4: circuito equivalente de modo comum	104
Figura 3.8 – Filtro FB-CM4: Diagrama de Bode da função de transferência $G_{iLkg}(s)$ com variação de R_{gnd}	107
Figura 3.9 – Filtro FB-CM4: Diagrama de Bode das funções transferência $G_{iLkg}(s)$, $G_{iL1,cm}(s)$ e $G_{iCcm}(s)$	108
Figura 3.10 – Inversor em ponte completa com filtro FB-CM4: sensores do sistema de controle	110
Figura 3.11 – Inversor em ponte completa com filtro FB-CM4: diagrama de blocos do sistema de controle.....	111
Figura 3.12 – Modulador para a estratégia PWM unipolar contínua (PWM-UC).....	113
Figura 3.13 – Modulador para a estratégia PWM unipolar descontínua (PWM-UD)	113
Figura 3.14 – Modulação PWM-UC ($f_{sw}=1,2$ kHz) – Formas de onda: v_m ; $v_{m,n}$; $v_{c,bp}$; $v_{inv,dm}$; $v_{inv,cm}$	115

Figura 3.15 – Modulação PWM-UC ($f_{sw} = 1,2$ kHz) – espectro da tensão de modo diferencial ($V_{inv,dm}$)	115
Figura 3.16 – Modulação PWM-UC ($f_{sw} = 1,2$ kHz) – espectro da tensão de modo comum ($V_{inv,cm}$)	115
Figura 3.17 – Modulação PWM-UD ($f_{sw} = 1,2$ kHz) – Formas de onda: v_m ; $v_{m,n}$; $v_{c,bp}$; $V_{inv,dm}$; $V_{inv,cm}$	116
Figura 3.18 – Modulação PWM-UD ($f_{sw} = 1,2$ kHz) – espectro da tensão de modo diferencial ($V_{inv,dm}$)	116
Figura 3.19 – Modulação PWM-UD ($f_{sw} = 1,2$ kHz) – espectro da tensão de modo comum ($V_{inv,cm}$)	116
Figura 3.20 – Diagrama de Bode típico das funções de transferência $G_{ci}(s)$ e $G_{iL1}(s)$	117
Figura 3.21 – Diagrama de Bode típico da função de transferência $G_{iLkg}(s)$	120
Figura 3.22 – Fluxograma do procedimento de projeto dos componentes do filtro FB-CM4 ou LCL	126
Figura 3.23 – Diagrama de inversor para SFCR com capacitores Y do lado CC	136
Figura 4.1 – Diagrama de blocos do sistema de controle no domínio da frequência	149
Figura 4.2 – Diagrama de blocos simplificado do sistema de controle no domínio da frequência	150
Figura 4.3 – Circuito simplificado do filtro FPB-VC	151
Figura 4.4 – Circuito simplificado do filtro FPB-IL1A	152
Figura 4.5 – Diagrama de Bode das funções de transferência $G_{FPB-VC}(s)$ e $G_{FPB-IL1A}(s)$	153

Figura 4.6 – Resposta em frequência do controlador de corrente $G_{Ci}(z)$ com ($K_{\phi h} = 1$ em vermelho) e ($K_{\phi h} < 1$ em azul tracejado).....	155
Figura 4.7 – Diagrama de blocos simplificado do sistema de controle no domínio da frequência (PWM-UC).....	157
Figura 4.8 – Diagrama de Bode da função de transferência de malha aberta do projeto de 1,5 kVA com PWM-UC.....	160
Figura 4.9 – Diagrama de Bode da função de transferência de malha aberta do projeto de 10 kVA com PWM-UC.....	163
Figura 4.10 – Diagrama de blocos simplificado do sistema de controle no domínio da frequência (PWM-UD).....	166
Figura 4.11 – Diagrama de Bode da função de transferência de malha aberta do projeto de 1,5 kVA com PWM-UD.....	170
Figura 4.12 – Diagrama de Bode da função de transferência de malha aberta do projeto de 10 kVA com PWM-UD.....	173
Figura 4.13 – Diagrama da estrutura da seção 4.2 e suas subseções.....	178
Figura 4.14 – Diagrama da estrutura das seções 4.2.1, 4.2.1.1, 4.2.1.2 e 4.2.1.3 com 16 casos de simulação considerando C_{pv} e R_{gnd} constantes.....	179
Figura 4.15 – Formas de onda de simulação (FB-CM4, $S_{max} = 1,5$ kVA; PWM-UC; LCL_{min}): v_{pac} , i_{gA} , i_{L1} , i_{Ccm} , i_{Lkg} e v_{Cpv}	182
Figura 4.16 – Formas de onda de simulação (FB-CM4, $S_{max} = 1,5$ kVA; PWM-UD; LCL_{min}): v_{pac} , i_{gA} , i_{L1} , i_{Ccm} , i_{Lkg} e v_{Cpv}	184
Figura 4.17 – Diagrama da estrutura da seção 4.2.2.1 com 80 casos de simulação considerando R_{gnd} constante e a variação de C_{pv}	190
Figura 4.18 – Resultados de simulação (FB-CM4; $S_{max} = 1,5$ kVA; $R_{gnd} = 5 \Omega$; PWM-UC e PWM-UD) – $I_{Lkg,rms}$ com variação de C_{pv}	192

Figura 4.19 – Resultados de simulação (FB-CM4; $S_{max} = 10$ kVA; $R_{gnd} = 5 \Omega$; PWM-UC e PWM-UD) – $I_{Lkg,rms}$ com variação de C_{pv}	194
Figura 4.20 – Diagrama da estrutura da seção 4.2.2.2 com 224 casos de simulação considerando $C_{pv,min}$, $C_{pv,max}$ e a variação de R_{gnd}	195
Figura 4.21 – Resultados de simulação (FB-CM4; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; PWM-UC e PWM-UD) – $I_{Lkg,rms}$ com variação de R_{gnd}	197
Figura 4.22 – Resultados de simulação (FB-CM4; $S_{max} = 1,5$ kVA; $C_{pv} = 225$ nF; PWM-UC e PWM-UD) – $I_{Lkg,rms}$ com variação de R_{gnd}	198
Figura 4.23 – Resultados de simulação (FB-CM4; $S_{max} = 10$ kVA; $C_{pv} = 500$ nF; PWM-UC e PWM-UD) – $I_{Lkg,rms}$ com variação de R_{gnd}	200
Figura 4.24 – Resultados de simulação (FB-CM4; $S_{max} = 10$ kVA; $C_{pv} = 1500$ nF; PWM-UC e PWM-UD) – $I_{Lkg,rms}$ com variação de R_{gnd}	201
Figura 5.1 – Inversor HERIC com filtro LCL – sensores do sistema de controle.....	204
Figura 5.2 – Modulador PWM para inversor HERIC.....	204
Figura 5.3 – Diagrama da estrutura da seção 5.1 e suas subseções.....	208
Figura 5.4 – Formas de onda de simulação (HERIC; $S_{max} = 1,5$ kVA; LCL_{min}): v_{pac} , i_{gA} , i_{L1} , i_{Lkg} e v_{Cpv}	209
Figura 5.5 – Resultados de simulação (HERIC; $S_{max} = 10$ kVA; $R_{gnd} = 5 \Omega$): $I_{Lkg,rms}$ com variação de C_{pv}	213
Figura 5.6 – Resultados de simulação (HERIC; $S_{max} = 10$ kVA; $C_{pv} = 500$ nF e $C_{pv} = 1500$ nF): $I_{Lkg,rms}$ com variação de R_{gnd}	215
Figura 6.1 – Esquema elétrico simplificado do inversor utilizado na montagem experimental	216
Figura 6.2 – Foto do inversor com a identificação dos componentes do filtro FB-CM4	217

Figura 6.3 – Esquema elétrico da montagem experimental	219
Figura 6.4 – Fotos da bancada e do inversor utilizado nos ensaios experimentais.	220
Figura 6.5 – Formas de onda da montagem experimental, $L_g = 0$, regime permanente:	222
Figura 6.6 – Formas de onda da montagem experimental, $L_{g,max}$, regime permanente:	222
Figura 6.7 – Formas de onda da montagem experimental, $L_g = 0$, degrau na referência de corrente:.....	224
Figura 6.8 – Formas de onda da montagem experimental, $L_{g,max}$, degrau na referência de corrente:.....	224
Figura 6.9 – Resultado experimental: eficiência de conversão total (%)	227
Figura 6.10 – Resultado experimental: distorção harmônica total da corrente $THD_{i,40}$ (%)	227
Figura 6.11 – Resultado experimental: fator de potência FP	227
Figura 6.12 – Distorção total de demanda da corrente calculada a partir dos resultados experimentais $TDD_{i,40}(\%)$	230
Figura A.1 – Inversor em meia-ponte	261
Figura A.2 – Formas de onda da modulação PWM para inversor em meia-ponte: $v_{c,bp}$; v_m ; v_{S1} ; v_{S2}	262
Figura A.3 – Formas de onda do inversor em meia-ponte: v_g ; \dot{i}_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; \dot{i}_{Lkg}	263
Figura A.4 – Inversor NPC	264
Figura A.5 – Formas de onda da modulação PWM para inversor NPC: $v_{c,up}$; v_m ; $v_{m,n}$; v_{S1} ; v_{S2} ; v_{S3} ; v_{S4}	265

Figura A.6 – Formas de onda do inversor NPC: $v_g; i_{gA}; v_{Cpv,p}; v_{Cpv,n}; i_{Lkg}$.	266
Figura A.7 – Inversor Conergy NPC	267
Figura A.8 – Formas de onda da modulação PWM para inversor Conergy NPC: $v_{c,up}; v_m; v_{m,n}; v_{S1}; v_{S2}; v_{S3}; v_{S4}$.	268
Figura A.9 – Formas de onda do inversor Conergy NPC: $v_g; i_{gA}; v_{Cpv,p}; v_{Cpv,n}; i_{Lkg}$.	268
Figura A.10 – Inversor em ponte completa	269
Figura A.11 – Formas de onda da modulação PWM bipolar para inversor em ponte completa: $v_{c,bp}; v_m; v_{S1}; v_{S2}; v_{S3}; v_{S4}$.	270
Figura A.12 – Formas de onda do inversor em ponte completa com modulação PWM bipolar: $v_g; i_{gA}; v_{Cpv,p}; v_{Cpv,n}; i_{Lkg}$.	271
Figura A.13 – Formas de onda da modulação PWM-UC para inversor em ponte completa: $v_{c,bp}; v_m; v_{m,n}; v_{S1}; v_{S2}; v_{S3}; v_{S4}$.	272
Figura A.14 – Formas de onda do inversor em ponte completa com modulação PWM-UC: $v_g; i_{gA}; v_{Cpv,p}; v_{Cpv,n}; i_{Lkg}$.	273
Figura A.15 – Formas de onda da modulação PWM-UD para inversor em ponte completa: $v_{c,up}; v_m; v_{m,n}; v_{S1}; v_{S2}; v_{S3}; v_{S4}$.	274
Figura A.16 – Formas de onda do inversor em ponte completa com modulação PWM-UD: $v_g; i_{gA}; v_{Cpv,p}; v_{Cpv,n}; i_{Lkg}$.	275
Figura A.17 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LCL (FB-CM1)	276
Figura A.18 – Inversor em ponte completa com filtro FB-CM1: circuito equivalente de modo diferencial	277
Figura A.19 – Inversor em ponte completa com filtro FB-CM1: circuito equivalente de modo comum	278

Figura A.20 – Formas de onda do inversor em ponte completa com filtro FB-CM1 e modulação PWM-UC: $v_g; \dot{i}_{gA}; v_{Cpv,p}; v_{Cpv,n}; \dot{I}_{Lkg}$	280
Figura A.21 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LLCL (FB-CM2).....	281
Figura A.22 – Inversor em ponte completa com filtro FB-CM2: circuito equivalente de modo diferencial.....	281
Figura A.23 – Inversor em ponte completa com filtro FB-CM2: circuito equivalente de modo comum	282
Figura A.24 – Formas de onda do inversor em ponte completa com filtro FB-CM2 e modulação PWM-UD: $v_g; \dot{i}_{gA}; v_{Cpv,p}; v_{Cpv,n}; \dot{I}_{Lkg}$	284
Figura A.25 – Inversor ponte completa com filtro de modo comum integrado ao filtro LC (FB-CM3).....	284
Figura A.26 – Inversor ponte completa com filtro FB-CM3: circuito equivalente de modo diferencial.....	285
Figura A.27 – Inversor ponte completa com filtro FB-CM3: circuito equivalente de modo comum	286
Figura A.28 – Formas de onda do inversor ponte completa com filtro FB-CM3 e modulação PWM unipolar contínua: $v_g; \dot{i}_{gA}; v_{Cpv,p}; v_{Cpv,n}; \dot{I}_{Lkg}$	288
Figura A.29 – Topologia H5.....	289
Figura A.30 – Formas de onda da modulação PWM para topologia H5 com capacidade de provisão de potência reativa: $v_{c,up}; v_m; v_{m,n}; v_{S1}; v_{S2}; v_{S3}; v_{S4}; v_{S5}$	289
Figura A.31 – Formas de onda do inversor H5: $v_g; \dot{i}_{gA}; v_{Cpv,p}; v_{Cpv,n}; \dot{I}_{Lkg}$	290
Figura A.32 – Topologia HERIC	291
Figura A.33 – Formas de onda da modulação PWM para topologia HERIC com capacidade de provisão de potência reativa: $v_{c,up}; v_m; v_{m,n}; v_{S1}; v_{S2}; v_{S3}; v_{S4}; v_{S5}; v_{S6}$	291

Figura A.34 – Formas de onda do inversor HERIC: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg}	292
Figura A.35 – Inversor <i>Full-Bridge DC Bypass</i>	293
Figura A.36 – Formas de onda da modulação PWM para topologia FB-DCBP com capacidade de provisão de potência reativa: $v_{c,up}$; v_m ; $v_{m,n}$; v_{S1} ; v_{S2} ; v_{S3} ; v_{S4} ; v_{S5} ; v_{S6}	293
Figura A.37 – Formas de onda do inversor FB-DCBP: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg}	294
Figura A.38 – Inversor <i>Diode Clamping H-Bridge Zero Voltage Rectifier</i> (HB-ZVR-D)	295
Figura A.39 – Formas de onda da modulação PWM para topologia HB-ZVR-D: $v_{c,up}$; v_m ; $v_{m,n}$; v_{S1} ; v_{S2} ; v_{S3} ; v_{S4} ; v_{S5}	295
Figura A.40 – Formas de onda do inversor HB-ZVR-D: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg}	296
Figura A.41 – <i>Virtual DC-Bus Inverter</i> (VDCBI).....	297
Figura A.42 – Formas de onda da modulação unipolar SPWM para a topologia VDCBI: $v_{c,up}$; v_m ; $v_{m,n}$; v_{S1} ; v_{S2} ; v_{S3} ; v_{S4} ; v_{S5}	298
Figura A.43 – Formas de onda do inversor VDCBI: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg}	298
Figura B.1 – Inversor ponte completa com filtro FB-CM4: circuito equivalente de modo comum	301
Figura B.2 – Inversor com filtro FB-CM4 alimentado por fonte CC ideal no barramento CC.....	301
Figura B.3 – Inversor com filtro FB-CM4 alimentado por conversor CC-CC (topologia <i>boost</i>).....	302
Figura C.1 – Esquema elétrico do inversor com filtro FB-CM4: simulações das configurações da malha de controle de corrente para modulação PWM-UD.....	307
Figura C.2 – Diagrama da estrutura do Apêndice C e suas subseções	310

Figura C.3 – Diagrama de blocos da malha de corrente no domínio da frequência (realimentação de i_{L1A})	311
Figura C.4 – Diagrama de blocos da malha de controle de corrente com realimentação da corrente i_{L1A} (FB-CM4; PWM-UD)	311
Figura C.5 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; realimentação da corrente i_{L1A}): gráficos $I_{Lkg,rms}$ com variação de R_{gnd}	313
Figura C.6 – Formas de onda de simulação (6 ciclos da rede elétrica): v_{pac} , i_{gA} , i_{L1} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A}).	314
Figura C.7 – Formas de onda de simulação (1 ciclo da rede elétrica): i_{gA} , i_{L1A} , $i_{L1,dm}$, $i_{L1,cm}$ e i_{Lkg} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A})	315
Figura C.8 – Espectro: i_{gA} , i_{L1A} , $i_{L1,dm}$, $i_{L1,cm}$ e i_{Lkg} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A})	316
Figura C.9 – Detalhe do espectro (9 kHz – 11,1 kHz): $i_{L1,cm}$ e $i_{L1,dm}$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A})	317
Figura C.10 – Diagrama de blocos da malha de corrente no domínio da frequência (realimentação de $i_{L1,dm}$)	318
Figura C.11 – Diagrama de blocos da malha de controle de corrente com realimentação da corrente $i_{L1,dm}$ (FB-CM4; PWM-UD)	319
Figura C.12 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; realimentação da corrente $i_{L1,dm}$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd}	320

Figura C.13 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente $i_{L1,dm}$).....	321
Figura C.14 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 225$ nF; $R_{gnd} = 0,1 \Omega$; LCL_{max} ; $L_{g,max}$; realimentação da corrente $i_{L1,dm}$).....	322
Figura C.15 – Diagrama de blocos da malha de controle de corrente com realimentação da corrente i_{L1A} e filtro <i>notch</i> (FB-CM4; PWM-UD)	323
Figura C.16 – Diagrama de Bode da função de transferência do filtro <i>notch</i> $G_N(s)$	324
Figura C.17 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; realimentação da corrente i_{L1A} e filtro <i>notch</i>): gráficos $I_{Lkg,rms}$ com variação de R_{gnd}	327
Figura C.18 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1A} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A} com filtro <i>notch</i>).....	328
Figura C.19 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1A} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 225$ nF; $R_{gnd} = 0,1 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A} com filtro <i>notch</i>).....	329
Figura C.20 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; LCL_{min} ; $L_g = 0$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$	331
Figura C.21 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; LCL_{min} ; $L_{g,max}$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$	333
Figura C.22 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; LCL_{max} ; $L_g = 0$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$	335

Figura C.23 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; LCL_{max} ; $L_{g,max}$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A+notch}$	337
Figura I.1 – Inversor em ponte completa com filtro FB-CM4: circuito equivalente de modo comum	356
Figura K.1 – Inversor em ponte completa com filtro FB-CM4: esquema elétrico.....	362
Figura K.2 – Inversor em ponte completa com filtro FB-CM4: diagrama de blocos da malha de controle de corrente e PWM.....	362
Figura K.3 – Filtro FB-CM4 com PWM-UC– formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$.	365
Figura K.4 – Filtro FB-CM4 com PWM-UC (detalhe da ondulação de corrente no semiciclo positivo) –	366
Figura K.5 – Filtro FB-CM4 com PWM-UC (detalhe da ondulação de corrente no semiciclo negativo) – formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$	367
Figura K.6 – Ondulação de corrente Filtro FB-CM4 com PWM-UD – Formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$	367
Figura K.7 – Filtro FB-CM4 com PWM-UD (detalhe da ondulação de corrente no semiciclo positivo) – formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$	369
Figura K.8 – Filtro FB-CM4 com PWM-UD (detalhe da ondulação de corrente no semiciclo negativo) – formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$	369
Figura L.1 – Amplitude normalizada do primeiro grupo de componentes harmônicas da tensão de modo diferencial para PWM-UD ($mf \pm 1$) e PWM-UC ($2mf \pm 1$): $[V_{inv,dm}(\omega_{swh})/V_{bus}]$	376
Figura M.1 – Esquema elétrico do inversor em ponte completa com filtro integrado de modo comum e diferencial FB-CM4.....	378
Figura M.2 – Circuito equivalente de modo comum do filtro (FB-CM4): (a) circuito completo; (b) circuito simplificado	379

Figura M.3 – Diagrama de Bode da função de transferência $G_{iLkg}(s)$ obtido para $C_{pv} = \{5; 10; 25; 60; 120\}$ nF.....	380
Figura M.4 – Esquema elétrico do inversor em ponte completa com filtro FB-CM4 com a inclusão dos capacitores $C_{Y1,CC}$ e $C_{Y2,CC}$ no lado CC do inversor.....	384
Figura M.5 – Circuito equivalente de modo comum do filtro FB-CM4 com a inclusão dos capacitores $C_{Y1,CC}$ e $C_{Y2,CC}$ no lado CC do inversor: (a) circuito completo; (b) circuito simplificado.....	385
Figura M.6 – Indutância de modo comum $L_{3,cm}$ (% de L_b) com variação de C_{pv} [1,5; 2,5; 5; 10; 15; 25; 45; 60; 120] nF – casos: a) C_{pv} sem $C_{Y,CC,cm}$; b) $C_{pv} + (C_{Y,CC,cm} = 9,4$ nF); c) $C_{pv} + (C_{Y,CC,cm} = 18,8$ nF).....	387
Figura M.7 – Esquema elétrico do inversor em ponte completa com filtro FB-CM4 com a inclusão de filtro de EMI tipo π no lado CC do inversor.....	391

LISTA DE TABELAS

Tabela 1.1 – Geração distribuída solar FV no Brasil por classe de consumo	52
Tabela 2.1 – Limite para injeção de corrente CC na rede elétrica por inversores utilizados em SFCR	63
Tabela 2.2 – Exemplo de valores limites para a resistência de isolamento do arranjo fotovoltaico em relação à terra	67
Tabela 2.3 – Limites de tempo de resposta para variação súbita da corrente residual	69
Tabela 2.4 – Resumo dos resultados de simulação das topologias de inversor sem transformador para SFCR.....	91
Tabela 4.1 – Exemplos de projeto do filtro integrado de modo comum e diferencial FB-CM4	140
Tabela 4.2 – Valores máximos e mínimos das frequências $f_{0,dm}$, $f_{r,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$ (PWM-UC).....	143
Tabela 4.3 – Valores máximos e mínimos das frequências $f_{0,dm}$, $f_{r,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$ (PWM-UD).....	143
Tabela 4.4 – Valores dos componentes do filtro passa-baixa analógico FPB-VC...	152
Tabela 4.5 – Valores dos componentes do filtro passa-baixa analógico FPB-IL1A	153
Tabela 4.6 – Parâmetros do controlador de corrente para os exemplos de projeto do inversor com filtro FB-CM4 e PWM-UC	158
Tabela 4.7 – Valores máximos e mínimos dos componentes do filtro FB-CM4 (PWM-UC).....	159
Tabela 4.8 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 1,5 \text{ kVA}$; $L_{g,max}$; Casos 1 a 4).....	161

Tabela 4.9 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 1,5 \text{ kVA}$; $L_{g,min}$; Casos 5 a 8)	162
Tabela 4.10 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ (FB-CM4; PWM-UC; $S_{max} = 1,5 \text{ kVA}$).....	162
Tabela 4.11 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 10 \text{ kVA}$; $L_{g,max}$; Casos 1 a 4).....	164
Tabela 4.12 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 10 \text{ kVA}$; $L_{g,min}$; Casos 5 a 8)	164
Tabela 4.13 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$, e $f_{0,dm}$ (FB-CM4; PWM-UC; $S_{max} = 10 \text{ kVA}$).....	165
Tabela 4.14 – Parâmetros do controlador de corrente e do filtro <i>notch</i> para os exemplos de projeto do inversor com filtro FB-CM4 e PWM-UD	168
Tabela 4.15 – Valores máximos e mínimos dos componentes do filtro FB-CM4 (PWM-UD).....	170
Tabela 4.16 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD , $S_{max} = 1,5 \text{ kVA}$ e $L_{g,max}$	171
Tabela 4.17 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD , $S_{max} = 1,5 \text{ kVA}$ e $L_{g,min}$	172
Tabela 4.18 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$, e $f_{0,dm}$ (FB-CM4; PWM-UD; $S_{max} = 1,5 \text{ kVA}$).....	172
Tabela 4.19 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD, $S_{max} = 10 \text{ kVA}$ e $L_{g,max}$	174
Tabela 4.20 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD, $S_{max} = 10 \text{ kVA}$ e $L_{g,min}$	174
Tabela 4.21 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$, e $f_{0,dm}$ (FB-CM4; PWM-UD; $S_{max} = 10 \text{ kVA}$).....	175

Tabela 4.22 – Resultados de simulação (FB-CM4; $S_{max} = 1,5 \text{ kVA}$; PWM-UC): $I_{Lkg,rms}$, FP, $THD_{i,40}$, $THD_{i,50}$ e $I_{Ccm,rms}$	181
Tabela 4.23 – Resultados de simulação (FB-CM4; $S_{max} = 10 \text{ kVA}$; PWM-UC): $I_{Lkg,rms}$, FP, $THD_{i,40}$, $THD_{i,50}$ e $I_{Ccm,rms}$	182
Tabela 4.24 – Resultados de simulação (FB-CM4; $S_{max} = 1,5 \text{ kVA}$; PWM-UD): $I_{Lkg,rms}$, FP, $THD_{i,40}$, $THD_{i,50}$ e $I_{Ccm,rms}$	183
Tabela 4.25 – Resultados de simulação (FB-CM4, $S_{max} = 10 \text{ kVA}$; PWM-UD): $I_{Lkg,rms}$, FP, $THD_{i,40}$, $THD_{i,50}$, e $I_{Ccm,rms}$	183
Tabela 4.26 – Resultados de simulação inversor com filtro FB-CM4 – $THD_{i,40}$ (%)	185
Tabela 4.27 – Resultados de simulação inversor com filtro FB-CM4 – $THD_{i,50}$ (%)	185
Tabela 4.28 – Resultados de simulação inversor com filtro FB-CM4 – FP	186
Tabela 4.29 – Resultados de simulação inversor com filtro FB-CM4 – $I_{Lkg,rms}$ (mA)	187
Tabela 4.30 – Resultados de simulação inversor com filtro FB-CM4 – $I_{Ccm,rms}$ (A)...	188
Tabela 4.31 – Resultados de simulação (FB-CM4; PWM-UC; $S_{max} = 1,5 \text{ kVA}$; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}	191
Tabela 4.32 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5 \text{ kVA}$; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}	192
Tabela 4.33 – Resultados de simulação (FB-CM4; PWM-UC; $S_{max} = 10 \text{ kVA}$; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}	193
Tabela 4.34 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 10 \text{ kVA}$; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}	193
Tabela 4.35 – Resultados de simulação (FB-CM4; PWM-UC; $S_{max} = 1,5 \text{ kVA}$; $C_{pv,min}$; [$C_{pv,max}$]) – $I_{Lkg,rms}$ com variação de R_{gnd}	196
Tabela 4.36 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5 \text{ kVA}$; $C_{pv,min}$; [$C_{pv,max}$]) – $I_{Lkg,rms}$ com variação de R_{gnd}	197

Tabela 4.37 – Resultados de simulação (FB-CM4; PWM-UC ; $S_{max} = 10 \text{ kVA}$; $C_{pv,min}$; $[C_{pv,max}]$) – $I_{Lkg,rms}$ com variação de R_{gnd}	199
Tabela 4.38 – Resultados de simulação (FB-CM4; PWM-UD ; $S_{max} = 10 \text{ kVA}$; $C_{pv,min}$; $[C_{pv,max}]$) – $I_{Lkg,rms}$ com variação de R_{gnd}	199
Tabela 4.39 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 10 \text{ kVA}$) – casos com $I_{Lkg,rms}$ maior do que 300 mA	202
Tabela 5.1 – Exemplos de aplicação do procedimento de projeto proposto para filtro LCL somente de modo diferencial	206
Tabela 5.2 – Valores máximos e mínimos dos componentes do filtro LCL de modo diferencial.....	206
Tabela 5.3 – Resultados de simulação (HERIC; $S_{max} = 1,5 \text{ kVA}$): $I_{Lkg,rms}$, FP, THD _{i,50} e THD _{i,40}	210
Tabela 5.4 – Resultados de simulação (HERIC; $S_{max} = 10 \text{ kVA}$): $I_{Lkg,rms}$, FP, THD _{i,50} e THD _{i,40}	210
Tabela 5.5 – Resultados de simulação (HERIC; $S_{max} = 10 \text{ kVA}$; $R_{gnd} = 5 \Omega$): $I_{Lkg,rms}$ com variação de C_{pv}	212
Tabela 5.6 – Resultados de simulação (HERIC; $S_{max} = 10 \text{ kVA}$; $C_{pv,min}$; $[C_{pv,max}]$): $I_{Lkg,rms}$ com variação de R_{gnd}	214
Tabela 6.1 – Especificação dos indutores L_{1A} e L_{1B} do filtro FB-CM4 utilizados na montagem experimental.....	217
Tabela 6.2 – Especificação dos indutores L_{2A} e L_{2B} do filtro FB-CM4 utilizados na montagem experimental.....	218
Tabela 6.3 – Especificação do indutor de modo comum L_3 do filtro FB-CM4 utilizado na montagem experimental.....	218
Tabela 6.4 – Especificação dos capacitores C_1 , C_{2A} e C_{2B} do filtro FB-CM4 utilizados na montagem experimental com PWM-UC.....	219

Tabela 6.5 – Especificação dos capacitores C_1, C_{2A} e C_{2B} do filtro FB-CM4 utilizados na montagem experimental com PWM-UD.....	219
Tabela 6.6 – Resultados experimentais $P_{nom} = 1,5$ kW: $THD_{i,40}$, FP, $I_{Lkg,rms}$ e $I_{Ccm,rms}$	225
Tabela 6.7 – Resultados experimentais com variação da potência de saída: η_{total} , $THD_{i,40}$ e FP	226
Tabela 6.8 – Resultados experimentais com variação da potência de saída: $I_{l,rms}$, $THD_{i,40}$ e $TDD_{i,40}$	229
Tabela A.1 – Parâmetros utilizados nas simulações das topologias de inversores sem transformador.....	260
Tabela A.2 – Parâmetros utilizado na simulação do inversor em ponte completa com filtro FB-CM1	279
Tabela A.3 – Parâmetros utilizado na simulação do inversor ponte completa com filtro FB-CM2.....	283
Tabela A.4 – Parâmetros utilizado na simulação do inversor ponte completa com filtro FB-CM3.....	287
Tabela A.5 – Resumo dos resultados de simulação das topologias de inversor sem transformador para SFCR.....	299
Tabela B.1 – Resultados de simulação com conversor <i>boost</i> e com fonte CC ideal: inversor em ponte completa com filtro FB-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{min} , $L_g = 0$	303
Tabela B.2 – Resultados de simulação com conversor <i>boost</i> e com fonte CC ideal: inversor em ponte completa com filtro FM-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{min} , $L_{g,max}$	303

Tabela B.3 – Resultados de simulação com conversor <i>boost</i> e com fonte CC ideal: inversor em ponte completa com filtro FM-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{max} , $L_g = 0$	303
Tabela B.4 – Resultados de simulação com conversor <i>boost</i> e com fonte CC ideal: inversor em ponte completa com filtro FM-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{max} , $L_{g,max}$	303
Tabela C.1 – Variação das frequências de ressonância de modo comum do filtro FB-CM4 em função dos valores dos componentes do filtro, L_g e C_{pv} (PWM-UD; $S_{max} = 1,5$ kVA)	309
Tabela C.2 – Resultados de simulação: $I_{Lkg,rms}$ com variação de R_{gnd} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; realimentação da corrente i_{L1A}).....	313
Tabela C.3 – Resultados de simulação: $I_{Lkg,rms}$ com variação de R_{gnd} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; realimentação da corrente $i_{L1,dm}$)	320
Tabela C.4 – Resultados de simulação – $I_{Lkg,rms}$ com variação de R_{gnd} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; realimentação da corrente i_{L1A} e filtro <i>notch</i>)	327
Tabela C.5 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; LCL_{min} ; $L_g = 0$): $I_{Lkg,rms}$ com variação de R_{gnd}	331
Tabela C.6 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; LCL_{min} ; $L_{g,max}$): $I_{Lkg,rms}$ com variação de R_{gnd}	333
Tabela C.7 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; LCL_{max} ; $L_g = 0$): $I_{Lkg,rms}$ com variação de R_{gnd}	335
Tabela C.8 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; LCL_{max} ; $L_{g,max}$): $I_{Lkg,rms}$ com variação de R_{gnd}	337

Tabela K.1 – Parâmetros gerais e valores nominais dos componentes do filtro FB-CM4 considerados nas simulações	363
Tabela K.2 – Ondulação de corrente (Δi) e taxa de ondulação da corrente (R_{CR}) no indutor L_{1A}	366
Tabela K.3 – Ondulação de corrente (Δi) e taxa de ondulação da corrente (R_{CR}) no indutor L_{1A}	368
Tabela L.1 – Amplitude normalizada das componentes harmônicas para PWM-UC e PWM-UD $V_{inv,dm}(\omega_{swh})/V_{bus}$, obtido por simulação com m_f inteiro e sem <i>dead time</i>	376
Tabela M.1 – Resumo dos valores da capacitância parasita de módulos FV (C_{pv}) obtidos nas referências consultadas	383
Tabela M.2 – Indutância de modo comum $L_{3,cm}$ (% de L_b) com variação de C_{pv} [1,5; 2,5; 5; 10; 15; 25; 45; 60; 120] nF – casos: a) C_{pv} sem $C_{Y,CC,cm}$; b) $C_{pv} + (C_{Y,CC,cm} = 9,4 \text{ nF})$; c) $C_{pv} + (C_{Y,CC,cm} = 18,8 \text{ nF})$	387
Tabela N.1 – Dados de entrada para os exemplos de aplicação do procedimento de projeto dos filtros FB-CM4 e LCL	392
Tabela N.2 – Valores selecionados para os exemplos de aplicação do procedimento de projeto dos filtros FB-CM4 e LCL	393

LISTA DE ABREVIATURAS E SIGLAS

ABNT	Associação Brasileira de Normas Técnicas
ABSOLAR	Associação Brasileira de Energia Solar Fotovoltaica
A/D	Analógico/Digital
ANEEL	Agência Nacional de Energia Elétrica
AS	<i>Australian Standard</i>
AWG	<i>American Wire Gauge</i>
CA	Corrente Alternada
CC	Corrente Contínua
CCF	<i>Converter-side Current Feedback</i>
CEI	<i>Comitato Elettrotecnico Italiano</i>
CGH	Central Geradora Hidrelétrica
CGU	Central Geradora Undi-elétrica
CM	<i>Common Mode</i>
CVFF	<i>Capacitor Voltage Feedforward</i>
DCR	<i>Direct Current Resistance</i>
DER	<i>Distributed Energy Resource</i>
DIN	<i>Deutsche Institut für Normung</i>
DSP	<i>Digital Signal Processor</i>
EMC	<i>Electromagnetic Compatibility</i>
EMI	<i>Electromagnetic Interference</i>
ENA	<i>Energy Networks Association</i>
EOL	Central Geradora Eólica
EREC	<i>Engineering Recommendation</i>
EUT	<i>Equipment Under Test</i>
FB	<i>Full-Bridge</i>
FB-DCBP	<i>Full-Bridge DC Bypass</i>
FB-ZVR-D	<i>Diode Clamping Full-Bridge Zero Voltage Rectifier</i>
FPB	Filtro Passa-Baixa
FV	Fotovoltaico
GCF	<i>Grid-side Current Feedback</i>
GD	Geração Distribuída

HB-ZVR-D	<i>Diode Clamping H-Bridge Zero Voltage State Rectifier</i>
HERIC	<i>Highly Efficient and Reliable Inverter Concept</i>
IEA	<i>International Energy Agency</i>
IEC	<i>International Electrotechnical Commission</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
IEV	<i>International Electrotechnical Vocabulary</i>
INMETRO	Instituto Nacional de Metrologia, Qualidade e Tecnologia
IRENA	<i>International Renewable Energy Agency</i>
LCL	Indutor Capacitor Indutor
LLCL	Indutor Indutor Capacitor Indutor
MPPT	<i>Maximum Power Point Tracking</i>
NBR	Norma Brasileira
NPC	<i>Neutral Point Clamped</i>
NZS	<i>New Zealand Standards</i>
PAC	Ponto de Acoplamento Comum
PCH	Pequena Central Hidrelétrica
PLL	<i>Phase Locked Loop</i>
PMP	Ponto de Máxima Potência
PV	<i>Photovoltaic</i>
PVPS	<i>Photovoltaic Power Systems Programme</i>
PWM	<i>Pulse Width Modulation</i>
RCD	<i>Residual Current Device</i>
RCMU	<i>Residual Current Monitoring Unit</i>
RMS	<i>Root Mean Square</i>
RSE	Resistência Série Equivalente
SC-TPVI	<i>Solidly Clamped Transformerless PV Inverters</i>
SFCR	Sistema Fotovoltaico Conectado à Rede
SIGA	Sistema de Informações de Geração da ANEEL
SPMP	Seguimento do Ponto de Máxima Potência
SPWM	<i>Sinusoidal Pulse Width Modulation</i>
STC	<i>Standard Test Conditions</i>
TC	<i>Technical Committees</i>
TDD	<i>Total Demand Distortion</i>

THD	<i>Total Harmonic Distortion</i>
TRD	<i>Total Rated-current Distortion</i>
PWM-UC	<i>Pulse Width Modulation - Unipolar Contínua</i>
PWM-UD	<i>Pulse Width Modulation - Unipolar Descontínua</i>
UFV	Central Geradora Solar Fotovoltaica
UHE	Usina Hidrelétrica
UL	<i>Underwriters Laboratories</i>
UTE	Usina Termelétrica
UTN	Usina Termonuclear
VDCBI	<i>Virtual DC-Bus Inverter</i>
VDE	<i>Verband der Elektrotechnik Elektronik Informationstechnik</i>
ZS-TPVI	<i>Zero State Transformerless PV Inverters</i>
ZSD-TPVI	<i>Zero State Decoupled Transformerless PV Inverters</i>
ZSH-TPVI	<i>Zero State Hybrid Transformerless PV Inverters</i>
ZSMC-TPVI	<i>Zero State Midpoint Clamped Transformerless PV Inverters</i>

LISTA DE SÍMBOLOS

A_L	Fator de indutância
B_{max}	Valor máximo da densidade de fluxo magnético
$C_k (k = 1,2 \dots)$	Capacitores
$C_{dk} (k = 1,2 \dots)$	Capacitores de amortecimento
C_b	Capacitância de base
C_{bus1}, C_{bus2}	Capacitores do barramento CC
C_{dc_s}	Capacitores utilizados no barramento CC para formação de ponto médio para a circulação da corrente de modo comum
$C_{dc_s,cm}$	Capacitância equivalente de modo comum dos capacitores C_{dc_s}
C_{dm}	Capacitância equivalente de modo diferencial
$C_{dm,avg}$	Valor médio da capacitância equivalente de modo diferencial
$C_{dm,max}$	Valor máximo da capacitância equivalente de modo diferencial
$C_{dm,min}$	Valor mínimo da capacitância equivalente de modo diferencial
$C_{dm,max,pu}$	Valor máximo da capacitância de modo diferencial do filtro em valores por unidade
$C_{dm,max,pu,limit,inf}$	Limite inferior para o valor que pode ser selecionado para $C_{dm,max,pu}$
C_{2A}	Capacitor de filtro que atua nos circuitos de modo comum e diferencial conectado na fase A
C_{2B}	Capacitor de filtro que atua nos circuitos de modo comum e diferencial conectado na fase B
$C_{1,nom}$	Valor nominal do capacitor C_1
$C_{2(A,B),nom}$	Valor nominal dos capacitores C_{2A} e C_{2B}
$C_{2,cm}$	Capacitância de modo comum dos capacitores C_{2A} e C_{2B}

$C_{cm2,min}$	Valor mínimo da capacitância equivalente resultante da associação em série de C_{pv} e $C_{2,cm}$
C_{pv}	Capacitância parasita equivalente do arranjo fotovoltaico
$C_{pv,p}$	Capacitância parasita entre o terminal positivo do arranjo FV e o aterramento da estrutura do arranjo FV
$C_{pv,n}$	Capacitância parasita entre o terminal negativo do arranjo FV e o aterramento da estrutura do arranjo FV
$C_{pv,min}$	Valor mínimo da capacitância parasita do arranjo fotovoltaico
$C_{pv,max}$	Valor máximo da capacitância parasita do arranjo fotovoltaico
C_{tol+}	Coefficientes de tolerância positivo das capacitâncias C_1 , C_{2A} e C_{2B}
C_{tol-}	coeficientes de tolerância negativo das capacitâncias C_1 , C_{2A} e C_{2B}
$C_{Yk,CC} (k = 1,2 \dots)$	Capacitância equivalente de modo comum dos capacitores classe Y no lado CC do inversor
$C_{(1,2),FPB,IL1A}$	Capacitores de cada um dos 2 estágios do filtro passa-baixa FPB-IL1A
$C_{(1,2,3),FPB,VC}$	Capacitores de cada um dos 3 estágios do filtro passa-baixa FPB-VC
$D_k (k = 1,2 \dots)$	Diodos
$\Delta_{iL1,dm,pp,max}$	Valor de pico a pico máximo da ondulação de corrente de modo diferencial nos indutores L_{1A} e L_{1B}
$\Delta_{iL1A,pp,max}$	Valor de pico a pico máximo da ondulação de corrente no indutor L_{1A}
$\Delta_{iL1B,pp,max}$	Valor de pico a pico máximo da ondulação de corrente no indutor L_{1B}
$\Delta_{iL1A,cm,pp,max}$	Valor de pico a pico máximo da ondulação de corrente de modo comum no indutor L_{1A}
$\Delta_{iL1B,cm,pp,max}$	Valor de pico a pico máximo da ondulação de corrente de modo comum no indutor L_{1B}

f_c	frequência de cruzamento de ganho
$f_{c(1,2),FPB,IL1A}$	Frequência de corte de cada um dos 2 estágios do filtro passa-baixa FPB-IL1A
$f_{c(1,2,3),FPB,VC}$	Frequência de corte de cada um dos 3 estágios do filtro passa-baixa FPB-VC
f_g	Frequência fundamental da rede elétrica
$f_{modulador}$	Frequência do sinal modulador do PWM
f_{n1}	Frequência de antirressonância do primeiro estágio do filtro <i>notch</i>
f_{n2}	Frequência de antirressonância do segundo estágio do filtro <i>notch</i>
$f_{0,dm}$	Frequência de antirressonância de modo diferencial
$f_{0,dm,min}$	Valor mínimo para a variação da frequência de antirressonância de modo diferencial $f_{0,dm}$
$f_{0,dm,min,n}$	Valor mínimo da frequência de antirressonância de modo diferencial nominal considerando os componentes do filtro com valores nominais
$f_{0,dm,min,tol}$	Coeficiente de tolerância para a variação da frequência de antirressonância de modo diferencial
$f_{0,dm,min,limit,inf}$	Limite inferior para o valor mínimo da frequência de antirressonância $f_{0,dm,min}$ que pode ser selecionado pelo projetista
$f_{0,dm,min,limit,sup}$	Limite superior para o valor mínimo da frequência de antirressonância $f_{0,dm,min}$ que pode ser selecionado pelo projetista
$f_{portadora}$	Frequência da portadora triangular do modulador PWM
$f_{r,cm1}$	Frequência de ressonância do primeiro estágio do circuito de modo comum
$f_{r,cm1,max,limit,inf}$	Limite inferior que pode ser selecionado pelo projetista para o valor máximo da primeira frequência de ressonância de modo comum $f_{r,cm1,max}$

$f_{r,cm1,max,limit,sup}$	Limite superior que pode ser selecionado pelo projetista para o valor máximo da primeira frequência de ressonância de modo comum $f_{r,cm1,max}$
$f_{r,cm1,max,limit,inf (maximo)}$	Valor máximo que o limite inferior para seleção de $f_{r,cm1,max}$ pode atingir em função da frequência de amostragem do sistema de controle digital.
$f_{r,cm2}$	Frequência de ressonância do segundo estágio do circuito de modo comum
$f_{r,cm2,max}$	Limite máximo para a variação da segunda frequência de ressonância de modo comum $f_{r,cm2}$
$f_{r,dm}$	Frequência de ressonância de modo diferencial
$f_{r,dm,max}$	Limite máximo para a variação da frequência de ressonância de modo diferencial $f_{r,dm}$
$f_{r,dm,max,n}$	Valor máximo da frequência de ressonância de modo diferencial considerando os componentes do filtro com valores nominais
$f_{r,dm,max,tol}$	Coeficiente de tolerância para a variação da frequência de ressonância de modo diferencial
f_s	Frequência de amostragem
f_{sw}	Frequência de chaveamento
f_{swh}	Frequência da componente harmônica dominante da tensão de modo diferencial produzida pelo inversor
FP	Fator de potência
G_{ci}	Controlador de corrente
$G_{ci}(s)$	Função de transferência do controlador de corrente
$G_{ci}(z)$	Função de transferência do controlador de corrente discretizada
$G_d(s)$	Função de transferência que modela o atraso do sistema de controle e PWM digital
$G_{ig}(s)$	Função de transferência da tensão $v_{inv,dm}$ para a corrente $i_{g,dm}$

$G_{iL1}(s)$	Função de transferência da tensão $v_{inv,dm}$ para a corrente $i_{L1,dm}$
$G_{iLkg}(s)$	Função de transferência da tensão $v_{inv,cm}$ para a corrente i_{Lkg}
GM	Margem de ganho
$G_N(s)$	Função de transferência do filtro <i>notch</i>
$G_{vc}(s)$	Função de transferência da tensão $v_{inv,dm}$ para a tensão v_c
$G_{FPB-vc}(s)$	Função de transferência do filtro passa-baixa da amostra da tensão do capacitor do filtro (v_c)
$G_{FPB-iL1A}(s)$	Função de transferência do filtro passa-baixa da amostra da corrente do indutor L_{1A} (i_{L1A})
$G_{OL,PWM-UC}(s)$	Função de transferência de malha aberta do sistema de controle utilizado com a modulação PWM-UC
$G_{OL,PWM-UD}(s)$	Função de transferência de malha aberta do sistema de controle utilizado com a modulação PWM-UD
$G_{PDFF,PWM-UC}(s)$	Função de transferência de malha aberta da tensão de saída do controlador de corrente (v_{ci}) para a corrente realimentada ($i_{L1A,f}$) (com modulação PWM-UC)
$G_{PDFF,PWM-UD}(s)$	Função de transferência de malha aberta da tensão de saída do controlador de corrente (v_{ci}) para a corrente realimentada ($i_{L1A,f}$) (com modulação PWM-UD)
h	Ordem harmônica
$h_{max,Gci}$	Maior ordem harmônica dos compensadores ressonantes do controlador de corrente G_{ci}
i_{cm}	Corrente de modo comum total do inversor
i_{Ccm}	Corrente instantânea de modo comum nos capacitores C_{2A} e C_{2B}
i_{err}	Erro de corrente instantâneo obtido por meio da subtração entre o sinal de referência e o sinal de realimentação

$I_{Ccm,rms}$	Valor eficaz da corrente que circula pelos capacitores de modo comum (C_{2A} e C_{2B}) do filtro FB-CM4
$I_{g,pk}$	Valor de pico da componente fundamental da corrente injetada na rede elétrica
$I_{g,pk,max}$	Valor de pico máximo da componente fundamental da corrente injetada na rede elétrica
$i_{g,dm}$	Corrente instantânea de modo diferencial na rede elétrica
i_{L1A}	Corrente instantânea no indutor L_{1A}
$i_{L1A,f}$	Corrente instantânea do indutor L_{1A} filtrada pelo filtro passa-baixa FPB-IL1A
$i_{L1A,cm}$	Corrente instantânea de modo comum nos indutores L_{1A}
$i_{L1,cm}$	Corrente instantânea de modo comum nos indutores L_{1A} e L_{1B}
$i_{L1,dm}$	Corrente instantânea de modo diferencial nos indutores L_{1A} e L_{1B}
$I_{L1,pk}^*$	Valor de pico do sinal de referência da malha de controle de corrente do inversor
$i_{L1,ref}^*$	Valor instantâneo do sinal de referência da malha de controle de corrente do inversor
i_{Lkg}	Corrente instantânea de fuga de modo comum
$I_{Lkg,rms}$	Valor eficaz da corrente de fuga
$I_{LD,rms}$	Valor eficaz nominal da corrente do inversor para SFCR utilizado no cálculo de TDD_i
$I_{1,rms}$	Valor rms da componente fundamental da corrente
k_n	Coeficiente de amortecimento do filtro <i>notch</i>
K_{Ih}	Ganho integral de cada compensador ressonante do controlador de corrente
K_{ϕ_h}	Ganho para ajuste do ângulo de avanço de fase ϕ_h de cada compensador ressonante do controlador de corrente
K_p	Ganho proporcional do controlador de corrente

K_{PWM}	Constante relacionada com a estratégia de modulação PWM, ($K_{PWM} = 8$) para PWM-UC e ($K_{PWM} = 4$) para PWM-UD
$L_k (k = 1,2 \dots)$	Indutores
$L_{1,2,tol+}$	Coefficientes de tolerância positivo das indutâncias L_{1A} , L_{1B} , L_{2A} e L_{2B}
$L_{1,2,tol-}$	Coefficientes de tolerância negativo das indutâncias L_{1A} , L_{1B} , L_{2A} e L_{2B}
$L_{3,tol+}$	Coefficientes de tolerância positivo da indutância L_3
$L_{3,tol-}$	Coefficientes de tolerância negativo da indutância L_3
$L_{1(A,B),nom}$	Valor nominal dos indutores L_{1A} e L_{1B}
L_{1A}	Indutor de filtro da fase A do lado do inversor
L_{1B}	Indutor de filtro da fase B do lado do inversor
L_{2A}	Indutor de filtro da fase A do lado da rede elétrica
L_{2B}	Indutor de filtro da fase B do lado da rede elétrica
L_{3A}, L_{3B} e L_{3C}	Indutores de modo comum utilizados na montagem experimental
L_f	Indutor do circuito LC com frequência de ressonância igual a frequência de chaveamento do inversor utilizado no filtro LLCL
L_{gA}	Indutância série equivalente da fase A da rede elétrica
L_{gB}	Indutância série equivalente da fase B da rede elétrica
L_b	Indutância de base do inversor
$L_{T,dm,LLCL}$	Soma das indutâncias de modo diferencial do filtro
$L_{1,cm}$	Indutância equivalente de modo comum dos indutores L_{1A} e L_{1B}
$L_{1,dm}$	Indutância equivalente de modo diferencial dos indutores L_{1A} e L_{1B}
$L_{2,cm}$	Indutância equivalente de modo comum dos indutores L_{2A} e L_{2B}
$L_{2,dm}$	Indutância equivalente de modo diferencial dos indutores L_{2A} e L_{2B}

$L_{2,dm,min1}$	Valor mínimo requerido para indutância equivalente de modo diferencial dos indutores L_{2A} e L_{2B} , considerando o critério das frequências de ressonância e antirressonância
$L_{2,dm,min1,n}$	Valor mínimo requerido para $L_{2,dm,min1}$ considerando os valores nominais dos componentes do filtro
$L_{2,dm,min2}$	Valor mínimo requerido para a indutância equivalente de modo diferencial dos indutores L_{2A} e L_{2B} , considerando o critério da atenuação das componentes harmônicas da corrente injetada na rede elétrica ($h \geq 35$)
$L_{3,cm}$	Indutância de modo comum do indutor L_3
$L_{3,cm,min}$	Valor mínimo da indutância de modo comum $L_{3,cm}$
$L_{3,Lkg}$	Indutância de dispersão do indutor de modo comum L_3
LCL_{min}	Indutores e capacitores do filtro com valores mínimos, de acordo com seus coeficientes de tolerância.
LCL_{max}	Indutores e capacitores do filtro com valores máximos, de acordo com seus coeficientes de tolerância.
L_g	Indutância da rede elétrica
$L_{g,max}$	Valor máximo da indutância da rede elétrica
$L_{g,cm}$	Indutância equivalente de modo comum das indutâncias L_{gA} e L_{gB}
$L_{g,dm}$	Indutância equivalente de modo diferencial das indutâncias L_{gA} e L_{gB}
$L_{g,dm,max}$	Valor máximo da indutância de modo diferencial da rede elétrica
$L_{g,min,exp}$	Indutância da rede elétrica estimada no ponto de conexão do inversor na montagem experimental
$L_{gA,min,exp}$	Indutância na fase A da rede elétrica estimada no ponto de conexão do inversor na montagem experimental
$L_{gB,min,exp}$	Indutância na fase B da rede elétrica estimada no ponto de conexão do inversor na montagem experimental

$L_{g,max,exp}$	Indutância total da rede elétrica para a condição de rede elétrica fraca da montagem experimental
$L_{T,dm,LCL}$	Indutância total de modo diferencial (soma de todas as indutâncias de modo diferencial)
$L_{T,dm,min}$	Valor mínimo da soma das indutâncias de modo diferencial do filtro, que é necessário para atender os requisitos de atenuação das componentes harmônicas da corrente injetada na rede elétrica ($h \geq 35$)
M	Índice de modulação de amplitude do PWM
m_f	Índice de modulação de frequência do PWM
NCY	Número de capacitores Y conectados do lado CC do inversor
N_{esp}	Número de espiras
Nh	Maior ordem harmônica considerada no cálculo da THD_i e da TDD_i
η_{total}	Eficiência total de conversão
P	Potência ativa
P_{max}	Potência ativa máxima
PM	Margem de fase
$R_{(1,2),FPB,IL1A}$	Resistores de cada um dos 2 estágios do filtro passa-baixa FPB-IL1A
$R_{(1,2,3),FPB,VC}$	Resistores de cada um dos 3 estágios do filtro passa-baixa FPB-VC
RCR	Taxa de ondulação da corrente (do inglês <i>Ripple Current Ratio</i>)
$RCR_{iL1,dm}$	Taxa de ondulação da corrente de modo diferencial nos indutores L_{1A} e L_{1B}
$RCR_{iL1A,cm}$	Taxa de ondulação da corrente de modo comum no indutor L_{1A}
$RCR_{iL1B,cm}$	Taxa de ondulação da corrente de modo comum no indutor L_{1B}
RCR_{iL1A}	Taxa de ondulação da corrente total no indutor L_{1A}

$R_{CR_{iL1B}}$	Taxa de ondulação da corrente total no indutor L_{1B}
$R_{dk} (k = 1,2 \dots)$	Resistores de amortecimento
R_{iso}	resistência de isolamento do inversor para SFCR
$R_{iso,min}$	Valor mínimo permitido para a resistência de isolamento do inversor para SFCR
R_{gnd}	Resistência do circuito de aterramento
R_{LgA}	Resistência equivalente da fase A da rede elétrica
R_{LgB}	Resistência equivalente da fase B da rede elétrica
SCR	Relação de curto-circuito (do inglês <i>Short Circuit Ratio</i>)
SCR_{min}	Valor mínimo da relação de curto-circuito no ponto de acoplamento comum
S_{max}	Potência aparente máxima do inversor
$S_k (k = 1,2 \dots)$	Chaves semicondutoras de potência
S_{base}	Potência de base do inversor
TDD_i	Distorção de demanda total da corrente
$TDD_{i,40}$	Distorção de demanda total da corrente calculada considerando até a 40ª componente harmônica
t_{dead}	Tempo morto do PWM (do inglês <i>dead time</i>)
THD_i	Distorção harmônica total da corrente
$THD_{i,40}$	Distorção harmônica total da corrente calculada considerando até a 40ª componente harmônica
$THD_{i,50}$	Distorção harmônica total da corrente calculada considerando até a 50ª componente harmônica
T_s	Período de amostragem
T_{sw}	Período de chaveamento
v_{\parallel}	Tensão instantânea senoidal em fase com a tensão do ponto de acoplamento comum (v_{pac}) e com amplitude unitária
v_{\perp}	Tensão instantânea senoidal em quadratura com a tensão do ponto de acoplamento comum (v_{pac}) e com amplitude unitária
V_{base}	Tensão de base

V_{bus}	Tensão média do barramento CC
v_{bus}	Tensão instantânea do barramento CC
v_c	Tensão instantânea sobre a capacitância equivalente de modo diferencial do filtro C_{dm} (tensão sobre o capacitor C_1 do filtro FB-CM4)
$v_{c,f}$	Tensão instantânea sobre a capacitância equivalente de modo diferencial C_{dm} , filtrada pelo filtro passa-baixa FPB-VC
v_{ci}	Tensão instantânea de saída do controlador de corrente G_{ci}
$v_{cm,tot}$	Tensão instantânea equivalente de modo comum total do circuito (soma das contribuições das tensões de modo comum produzidas pelo inversor e pela rede elétrica)
$v_{Cpv,p}$	Tensão instantânea sobre a capacitância parasita $C_{pv,p}$
$v_{Cpv,n}$	Tensão instantânea sobre a capacitância parasita $C_{pv,n}$
v_g	Tensão instantânea da rede elétrica
$v_{g,cm}$	Tensão instantânea de modo comum produzida pela rede elétrica
$v_{g,cm,tot}$	Tensão instantânea de modo comum total produzida pela rede elétrica
$v_{g,dm}$	Tensão instantânea de modo diferencial produzida pela rede elétrica
$V_{g,pk}$	Valor de pico da tensão da rede elétrica
$V_{g,rms}$	Valor eficaz da tensão da rede elétrica
$v_{inv,cm}$	Tensão instantânea de modo comum produzida pelo inversor
$v_{inv,cm,tot}$	Tensão instantânea de modo comum total produzida pelo inversor
$v_{inv,dm}$	Tensão instantânea de modo diferencial produzida pelo inversor
$V_{inv,dm}(\omega_{swh})$	Amplitude da componente harmônica dominante da tensão de modo diferencial produzida pelo inversor

v_m	Tensão instantânea do sinal modulador
$v_{m,n}$	Tensão instantânea do sinal modulador defasado de 180° em relação ao sinal v_m
$v_{c,bp}$	Tensão instantânea da portadora triangular bipolar
$v_{c,up}$	Tensão instantânea da portadora triangular unipolar
$V_{c,pk}$	Valor de pico da portadora triangular
$V_{m,pk}$	Valor de pico do sinal modulador
$V_{max,pv}$	Tensão CC máxima de entrada do inversor para SFCR
v_{pac}	Tensão instantânea no ponto de acoplamento comum
$V_{pac,rms}$	Tensão eficaz no ponto de acoplamento comum
$v_{Sk} (k = 1,2 \dots)$	Tensão instantânea do sinal de comando das chaves semicondutoras de potência $S_k (k = 1,2 \dots)$
$v_{senoidal\ ideal}$	Fonte senoidal ideal sincronizada com a tensão v_{pac}
$\omega_{c(1,2),FPB,IL1A}$	Frequência angular de corte de cada um dos 2 estágios do filtro passa-baixa FPB-IL1A
$\omega_{c(1,2,3),FPB,VC}$	Frequência angular de corte de cada um dos 3 estágios do filtro passa-baixa FPB-VC
ω_g	Frequência angular da rede elétrica
ω_{n1}	Frequência angular de antirressonância do primeiro estágio do filtro <i>notch</i>
ω_{n2}	Frequência angular de antirressonância do segundo estágio do filtro <i>notch</i>
$\omega_{r,dm}$	Frequência angular de ressonância de modo diferencial
$\omega_{r,dm,max,c}$	Valor máximo da frequência angular de ressonância de modo diferencial corrigido pelo coeficiente de tolerância $f_{r,dm,max,tol}$
$\omega_{r,dm,max,n}$	Valor máximo da frequência angular de ressonância de modo diferencial considerando os componentes do filtro com valores nominais
$\omega_{0,dm}$	Frequência angular de antirressonância de modo diferencial

$\omega_{0,dm,min,c}$	Valor mínimo da frequência angular de antirressonância de modo diferencial corrigido pelo coeficiente de tolerância $f_{0,dm,min,tol}$
$\omega_{0,dm,min,n}$	Valor mínimo da frequência angular de antirressonância de modo diferencial nominal considerando os componentes do filtro com valores nominais
$\omega_{0,dm,min,n,limit,sup}$	Limite superior que o projetista deve respeitar para a seleção da frequência angular de antirressonância ($\omega_{0,dm,min,n}$), considerando os valores nominais dos componentes do filtro
ω_{swh}	Frequência angular da componente harmônica dominante da tensão de modo diferencial produzida pelo inversor
ϕ_h	Ângulo de avanço de fase de cada compensador ressonante do controlador de corrente
θ	Ângulo de fase de tensão de modo diferencial no ponto de acoplamento comum

SUMÁRIO

AGRADECIMENTOS	IV
RESUMO	V
ABSTRACT	VI
LISTA DE FIGURAS	VII
LISTA DE TABELAS	XX
LISTA DE ABREVIATURAS E SIGLAS	XXVII
LISTA DE SÍMBOLOS	XXX
SUMÁRIO	XLIII
1 INTRODUÇÃO	50
1.1 MOTIVAÇÃO E OBJETIVOS.....	53
1.2 CONTRIBUIÇÕES E PUBLICAÇÕES DO AUTOR.....	57
1.3 ESTRUTURA DO TRABALHO.....	59
2 INVERSORES MONOFÁSICOS SEM TRANSFORMADOR PARA SISTEMAS FOTOVOLTAICOS CONECTADOS À REDE ELÉTRICA	61
2.1 REQUISITOS NORMATIVOS PARA INVERSORES SEM TRANSFORMADOR APLICADOS EM SFCR.....	62
2.1.1 Injeção de corrente CC na rede elétrica	62
2.1.2 Detecção de resistência de isolamento do arranjo fotovoltaico	65
2.1.3 Detecção de corrente residual do arranjo fotovoltaico	67
2.2 CORRENTE DE FUGA DE MODO COMUM EM INVERSORES SEM TRANSFORMADOR PARA SFCR.....	71
2.3 TOPOLOGIAS DE INVERSORES SEM TRANSFORMADOR APLICADOS EM SFCR.....	77
2.3.1 Classificações de topologias de inversores sem transformador para SFCR	77

2.3.2	Considerações gerais sobre a revisão das topologias de inversores sem transformador para SFCR	90
3	PROPOSTA DE FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL PARA INVERSOR EM PONTE COMPLETA.....	93
3.1	APRESENTAÇÃO DO FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL PARA INVERSOR EM PONTE COMPLETA PROPOSTO (FB-CM4).....	95
3.1.1	Breve histórico do desenvolvimento do filtro FB-CM4	97
3.2	MODELAGEM DO FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4.....	101
3.2.1	Circuito equivalente de modo diferencial	101
3.2.2	Circuito equivalente de modo comum.....	104
3.3	PROCEDIMENTO DE PROJETO PARA O FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4.....	109
3.3.1	Considerações gerais sobre o procedimento de projeto proposto para o filtro FB-CM4	109
3.3.1.1	Considerações sobre a modulação PWM unipolar.....	113
3.3.1.2	Considerações sobre o filtro de modo diferencial.....	117
3.3.1.3	Considerações sobre o filtro de modo comum	120
3.3.2	Procedimento passo a passo para o dimensionamento dos componentes dos filtros FB-CM4 e LCL	123
3.3.2.1	Parte 1 – projeto do filtro de modo diferencial	127
3.3.2.2	Parte 2 – projeto do filtro de modo comum e dimensionamento dos capacitores	133
4	EXEMPLO DE APLICAÇÃO DO PROCEDIMENTO DE PROJETO PARA O FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4	138
4.1	SISTEMA DE CONTROLE DO INVERSOR COM FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4	145
4.1.1	Considerações gerais sobre controladores de corrente para filtros LCL	145

4.1.2	Considerações gerais sobre o projeto do sistema de controle de corrente do inversor em ponte completa com filtro FB-CM4	149
4.1.3	Projeto do sistema de controle de corrente do inversor em ponte completa com filtro FB-CM4 (PWM-UC)	157
4.1.4	Resposta em frequência da malha de controle de corrente do inversor em ponte completa com filtro FB-CM4 (PWM-UC) – Análise da sensibilidade	159
4.1.4.1	Resposta em frequência da malha de controle de corrente (FB-CM4; 1,5 kVA; PWM-UC).....	160
4.1.4.2	Resposta em frequência da malha de controle de corrente (FB-CM4; 10 kVA; PWM-UC).....	163
4.1.5	Projeto do sistema de controle do inversor em ponte completa com filtro FB-CM4 (PWM-UD)	166
4.1.6	Resposta em frequência da malha de controle de corrente do inversor em ponte completa com filtro FB-CM4 (PWM-UD) – Análise da sensibilidade	169
4.1.6.1	Resposta em frequência da malha de controle de corrente (FB-CM4; 1,5 kVA; PWM-UD).....	170
4.1.6.2	Resposta em frequência da malha de controle de corrente (FB-CM4; 10 kVA; PWM-UD).....	173
4.2	SIMULAÇÃO DO INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4	176
4.2.1	Simulação do inversor em ponte completa com filtro FB-CM4 (C_{pv} e R_{gnd} constantes).....	179
4.2.1.1	Resultados de simulação do inversor em ponte completa com filtro FB-CM4 e PWM-UC (C_{pv} e R_{gnd} constantes)	181
4.2.1.2	Resultados de simulação do inversor em ponte completa com filtro FB-CM4 e PWM-UD (C_{pv} e R_{gnd} constantes)	183
4.2.1.3	Análise dos resultados de simulação do inversor em ponte completa com filtro FB-CM4 (C_{pv} e R_{gnd} constantes).....	184
4.2.2	Simulação do inversor em ponte completa com filtro FB-CM4 (impacto da variação de C_{pv} e R_{gnd} na corrente de fuga i_{Lkg})	189

4.2.2.1	Simulação do inversor em ponte completa com filtro FB-CM4 (variação de C_{pv})	189
4.2.2.2	Simulação do inversor em ponte completa com filtro FB-CM4 (variação de R_{gnd}).....	195
4.2.2.3	Análise dos resultados de simulação do inversor em ponte completa com filtro FB-CM4 (variação de C_{pv} e R_{gnd}).....	202
5	EXEMPLO DE APLICAÇÃO DO PROCEDIMENTO DE PROJETO PARA O FILTRO LCL DE MODO DIFERENCIAL	204
5.1	SIMULAÇÃO DO INVERSOR HERIC COM FILTRO LCL DE MODO DIFERENCIAL	207
5.1.1	Resultados de simulação do inversor HERIC com filtro LCL de modo diferencial (C_{pv} e R_{gnd} constantes)	209
5.1.2	Simulação do inversor HERIC com filtro LCL de modo diferencial (impacto da variação de C_{pv} e R_{gnd} na corrente de fuga i_{Lkg})	211
5.1.2.1	Simulação do inversor HERIC com filtro LCL de modo diferencial (variação de C_{pv})	211
5.1.2.2	Simulação do inversor HERIC com filtro LCL de modo diferencial (variação de R_{gnd}).....	213
6	MONTAGEM EXPERIMENTAL DO INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4.....	216
6.1	RESULTADOS EXPERIMENTAIS DO INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4	222
7	CONSIDERAÇÕES FINAIS.....	231
	REFERÊNCIAS.....	235
	APÊNDICES	259
	APÊNDICE A – ANÁLISE DE ALGUMAS TOPOLOGIAS DE INVERSORES SEM TRANSFORMADOR PARA SFCR	260
A.1	INVERSOR EM MEIA-PONTE (<i>HALF-BRIDGE</i>)	261
A.1.1	Topologias derivadas da estrutura em meia ponte.....	263
A.1.1.1	Topologia NPC.....	264

A.1.1.2 Topologia Conergy NPC	266
A.2 INVERSOR EM PONTE COMPLETA (<i>FULL-BRIDGE</i>)	269
A.2.1 Estratégias de modulação para inversor em ponte completa .269	
A.2.1.1 Modulação PWM bipolar	270
A.2.1.2 Modulação PWM unipolar contínua (PWM-UC).....	272
A.2.1.3 Modulação PWM unipolar descontínua (PWM-UD).....	274
A.2.2 Inversor em ponte completa com filtro de modo comum	276
A.2.2.1 Filtro integrado de modo comum e diferencial FB-CM1	276
A.2.2.2 Filtro integrado de modo comum e diferencial FB-CM2	280
A.2.2.3 Filtro integrado de modo comum e diferencial FB-CM3	284
A.2.3 Topologias derivadas da estrutura em ponte completa	288
A.2.3.1 Topologia H5.....	288
A.2.3.2 Topologia HERIC	290
A.2.3.3 Topologia Full-Bridge DC Bypass	292
A.2.3.4 Topologia Diode Clamping H-Bridge Zero Voltage State Rectifier .	294
A.3 TOPOLOGIAS COM CONDUTOR NEUTRO DA REDE ELÉTRICA CONECTADO AO TERMINAL NEGATIVO DO ARRANJO FOTOVOLTAICO (<i>COMMON-GROUND</i>).....	296
A.3.1 Topologia Virtual DC-Bus Inverter.....	297
A.4 RESUMO DOS RESULTADOS DE SIMULAÇÃO DAS TOPOLOGIAS DE INVERSOR SEM TRANSFORMADOR PARA SFCR.....	299
APÊNDICE B – SIMULAÇÃO DO INVERSOR COM FILTRO FB-CM4 PARA VALIDAÇÃO DO CIRCUITO EQUIVALENTE DE MODO COMUM	301
APÊNDICE C – ESTRATÉGIAS DE CONTROLE PARA O INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4 E PWM-UD	305
C.1 CONTROLADOR DE CORRENTE COM REALIMENTAÇÃO DA CORRENTE I_{L1A}	311
C.2 CONTROLADOR DE CORRENTE COM REALIMENTAÇÃO DA CORRENTE DE MODO DIFERENCIAL $I_{L1,DM}$	318
C.3 CONTROLADOR DE CORRENTE COM REALIMENTAÇÃO DA CORRENTE I_{L1A} E FILTRO <i>NOTCH</i>	323
C.4 ANÁLISE DOS RESULTADOS OBTIDOS COM AS TRÊS CONFIGURAÇÕES DA MALHA DE CONTROLE DE CORRENTE APLICADAS AO INVERSOR COM FILTRO FB-CM4 E PWM-UD	330

C.4.1	Comparação dos resultados obtidos com LCL_{min} e $L_g = 0$	330
C.4.2	Comparação dos resultados obtidos com LCL_{min} e $L_{g,max}$	332
C.4.3	Comparação dos resultados obtidos com LCL_{max} e $L_g = 0$	334
C.4.4	Comparação dos resultados obtidos com LCL_{max} e $L_{g,max}$	336
C.4.5	Conclusão da análise das configurações da malha de controle de corrente do inversor com filtro FB-CM4 e PWM-UD	338
APÊNDICE D – DESENVOLVIMENTO DA EQUAÇÃO DO COEFICIENTE DE TOLERÂNCIA DA FREQUÊNCIA DE RESSONÂNCIA DE MODO DIFERENCIAL		
$(f_{r,dm,max,tol})$	339
APÊNDICE E – DESENVOLVIMENTO DA EQUAÇÃO DO COEFICIENTE DE TOLERÂNCIA DA FREQUÊNCIA DE ANTIRRESSONÂNCIA DE MODO DIFERENCIAL		
$(f_{0,dm,min,tol})$	341
APÊNDICE F – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE SUPERIOR PARA A SELEÇÃO DA FREQUÊNCIA DE ANTIRRESSONÂNCIA DE MODO DIFERENCIAL		
$(f_{0,dm,min,limit,sup})$	344
APÊNDICE G – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE INFERIOR PARA A SELEÇÃO DA FREQUÊNCIA DE ANTIRRESSONÂNCIA DE MODO DIFERENCIAL		
$(f_{0,dm,min,limit,inf})$	348
APÊNDICE H – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O VALOR MÍNIMO DA INDUTÂNCIA DE MODO DIFERENCIAL DO LADO DA REDE ELÉTRICA PARA RESPEITAR AS FREQUÊNCIAS DE RESSONÂNCIA E ANTIRRESSONÂNCIA		
$(L_{2,dm,min1})$	352
APÊNDICE I – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE INFERIOR PARA A SELEÇÃO DA PRIMEIRA FREQUÊNCIA DE RESSONÂNCIA DE MODO COMUM		
$(f_{r,cm1,max,limit,inf})$	356
APÊNDICE J – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE SUPERIOR PARA A SELEÇÃO DA PRIMEIRA FREQUÊNCIA DE RESSONÂNCIA DE MODO COMUM		
$(f_{r,cm1,max,limit,sup})$	359
APÊNDICE K – ANÁLISE DA ONDULAÇÃO DE CORRENTE NOS INDUTORES L_{1A} E L_{1B}		
	362
APÊNDICE L – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O VALOR MÍNIMO DA INDUTÂNCIA DE MODO DIFERENCIAL DO LADO DA REDE ELÉTRICA PARA ATENDER A ATENUAÇÃO DE HARMÔNICOS		
$(L_{2,dm,min2})$	371

APÊNDICE M – CONSIDERAÇÕES SOBRE O PROJETO DO FILTRO DE MODO COMUM COM VALORES BAIXOS DE CAPACITÂNCIA PARASITA DOS MÓDULOS FV	378
M.1 CONTEXTUALIZAÇÃO E ANÁLISE DO IMPACTO DO VALOR DA CAPACITÂNCIA PARASITA DOS MÓDULOS FV NO PROJETO DO FILTRO FB-CM4	378
M.2 PROPOSTA DE INCLUSÃO DE CAPACITORES Y NO LADO CC DO INVERSOR PARA REDUZIR A INDUTÂNCIA DE MODO COMUM DO FILTRO FB-CM4	384
APÊNDICE N – SCRIPT MATLAB PARA APLICAÇÃO DO PROCEDIMENTO DE PROJETO DOS FILTROS FB-CM4 E LCL	392

1 INTRODUÇÃO

No Brasil a resolução normativa da ANEEL N° 482 de 17 de abril de 2012 (ANEEL, 2012), estabeleceu as condições gerais para o acesso de microgeração e minigeração distribuída aos sistemas de distribuição de energia elétrica e o sistema de compensação de energia elétrica.

A resolução N°482 passou por revisões e foi modificada pelas resoluções normativas N° 517 de 11 de dezembro de 2012, N° 687 de 24 de novembro de 2015 e N° 786 de 17 de outubro de 2017. A resolução normativa N° 1059 de 7 de fevereiro de 2023, revogou a resolução N°482.

Além da resolução N°1059 da ANEEL, outro documento importante, que deve ser considerado no contexto da geração de energia elétrica, por meio de sistemas fotovoltaicos, é a portaria N° 140, de 21 de março de 2022, publicada pelo INMETRO. Essa portaria, estabelece o Regulamento Técnico da Qualidade e os Requisitos de Avaliação da Conformidade para Equipamentos de Geração, Condicionamento e Armazenamento de Energia Elétrica em Sistemas Fotovoltaicos (INMETRO, 2023).

Algumas definições estabelecidas na portaria N° 140 do INMETRO, são apresentadas a seguir:

- a) Microgeração distribuída de energia: central geradora de energia elétrica, com potência instalada, em corrente alternada, menor ou igual a 75 kW (setenta e cinco quilowatts) e que utilize cogeração qualificada, conforme regulamentação da ANEEL, ou fontes renováveis de energia elétrica, conectada na rede de distribuição de energia elétrica por meio de instalações de unidades consumidoras.
- b) Gerador fotovoltaico: equipamento, dispositivo ou arranjo de geração, que utiliza o efeito fotovoltaico para converter a luz do sol em eletricidade, não incluindo os dispositivos de armazenamento de energia ou acondicionamento de potência, podendo corresponder a uma célula, a um módulo ou a um arranjo fotovoltaico;
- c) Célula fotovoltaica: dispositivo fotovoltaico elementar que realiza a conversão direta de radiação solar em energia elétrica;
- d) Módulo fotovoltaico: equipamento cuja unidade básica é formada por um conjunto de células fotovoltaicas interligadas eletricamente e encapsuladas, com o objetivo de gerar energia elétrica;

- e) Ponto de máxima potência (PMP): potência em um ponto da curva característica de um módulo fotovoltaico, em que o produto da corrente pela tensão é máximo, no quadrante de geração;
- f) Inversor de uso em sistemas fotovoltaicos conectados à rede: equipamento conversor estático, que converte a tensão e a corrente contínua do gerador fotovoltaico em tensão e corrente alternada, apropriada para utilização pela rede elétrica, operando como seguidor de rede (*grid following*), também denominado como inversor *on-grid*;
- g) Inversor central: inversor que converte a potência CC de vários arranjos fotovoltaicos em paralelo em um único rastreador de PMP, em potência CA compatível com a rede elétrica;
- h) Inversor *string*: inversor que converte a potência CC de um arranjo de painéis fotovoltaicos em potência CA compatível com a rede elétrica, sendo menor do que o inversor central uma vez que, para cada arranjo, é utilizado um inversor separado;
- i) Inversor *multi-string*: inversor que combina as características dos inversores “*string*” e “*central*” no mesmo equipamento, permitindo a conexão de diversos arranjos fotovoltaicos em paralelo no mesmo equipamento, mas trabalhando com cada arranjo de forma independente (múltiplos rastreadores do PMP);
- j) Microinversor: inversor que converte a potência CC de até quatro módulos fotovoltaicos em potência CA compatível com a rede elétrica.

A Associação Brasileira de Energia Solar Fotovoltaica (ABSOLAR) produz infográficos, atualizados periodicamente, que apresentam a potência instalada de geração solar fotovoltaica no Brasil. Os dados apresentados são divididos em dois grupos: geração distribuída (GD) e geração centralizada (UFV – Central geradora solar fotovoltaica) (ANEEL, 2020).

De acordo com a edição nº 60 do infográfico produzido pela ABSOLAR, em outubro de 2023, a potência instalada de geração solar fotovoltaica no Brasil totalizou 34,228 GW, sendo 23,843 GW ($\cong 70\%$) de geração distribuída e 10,385 GW ($\cong 30\%$) de geração centralizada (ABSOLAR, 2023).

De acordo com os dados da Tabela 1.1, a classe de consumo residencial lidera a geração distribuída solar fotovoltaica (FV) com 78,43% das instalações e 48,89% da potência instalada.

Tabela 1.1 – Geração distribuída solar FV no Brasil por classe de consumo

Classe de Consumo	Número de sistemas		Potência Instalada	
	Quantidade	(%)	(MW)	(%)
Residencial	1683350	78,434	11655,9	48,89
Comercial e Serviços	233193	10,865	6715,7	28,17
Rural	188592	8,787	3503,9	14,70
Industrial	34807	1,622	1683,0	7,06
Poder Público	5876	0,274	257,8	1,08
Serviço Público	264	0,012	23,0	0,10
Iluminação Pública	107	0,005	3,3	0,01
Total	2146189	100	23842,6	100

Fonte: (ABSOLAR, 2023)

O estudo apresentado nesta tese, se concentra nos inversores monofásicos sem transformador utilizados em sistemas fotovoltaicos conectados à rede elétrica (SFCR), que são predominantes na classe de consumo residencial.

1.1 MOTIVAÇÃO E OBJETIVOS

As principais motivações para a realização deste trabalho são a relevância do tema e a continuidade do trabalho, produzido pelo autor desta tese, apresentado na dissertação de mestrado intitulada “Corrente de fuga em inversores monofásicos sem transformador para conexão de sistemas fotovoltaicos à rede de distribuição de energia elétrica: análise e proposta de filtro passivo integrado de modo comum e diferencial” (FIGUEREDO, 2016).

A crescente inserção de geração distribuída utilizando fontes renováveis de energia vêm impulsionando a pesquisa e o desenvolvimento de inversores, que operam como interface de conexão com a rede elétrica (TEODORESCU; LISERRE; RODRÍGUEZ, 2011), (CHAKRABORTY; SIMÕES; KRAMER, 2013), (RASHID, 2015), (SHAYESTEGAN et al., 2018).

Alguns tópicos que têm se destacado nas publicações, que apresentam pesquisas sobre inversores para SFCR, são listados a seguir:

a) topologias para inversores sem transformador (TEODORESCU; LISERRE; RODRÍGUEZ, 2011), (KHAN et al., 2020), (XIAO; WANG, 2021);

b) filtros passivos de saída (JALILI; BERNET, 2009), (PEÑA-ALZOLA et al., 2014), (SANATKAR-CHAYJANI; MONFARED, 2016), (JAYALATH; HANIF, 2017), (PARK et al., 2017), (WU et al., 2017a), (XU et al., 2017), (SAID-ROMDHANE et al., 2017), (JAYALATH; HANIF, 2018), (BOLSI et al., 2022), (WU et al., 2022);

c) sistemas de controle (PARKER; MCGRATH; HOLMES, 2014), (XIN et al., 2017), (ZEB et al., 2018b), (BLAABJERG, 2018, p. 1), (LIU et al., 2018), (RUAN et al., 2018), (GIACOMINI et al., 2018).

Inversores sem transformador do tipo fonte de tensão, com filtro de saída do tipo LCL (indutor-capacitor-indutor), vêm sendo amplamente empregados para a obtenção de baixas perdas de conversão, redução de volume, peso e custo (RUAN et al., 2018), (BIERHOFF; SOLIMAN; ESPINOZA C, 2020), (KHAN et al., 2020), (XIAO; WANG, 2021), (XIAO, 2021), (BOLSI et al., 2021).

Os filtros LCL apresentam algumas vantagens, como menor volume e peso, quando comparados a filtros do tipo L (indutor), considerando a mesma atenuação de harmônicos, estratégia de modulação por largura de pulso (PWM – *Pulse Width Modulation*) e frequência de chaveamento. Por outro lado, os filtros LCL também

apresentam frequência de ressonância, que pode causar instabilidade do sistema de controle do inversor (WANG et al., 2003), (ERIKA TWINING; HOLMES, 2003), (LISERRE; BLAABJERG; HANSEN, 2005), (TANG; XIE; XU, 2013), (BÜYÜK et al., 2016), (WU et al., 2017b), (GOMES; CUPERTINO; PEREIRA, 2018), (RUAN et al., 2018).

A frequência de ressonância dos filtros LCL varia em função dos valores das indutâncias e capacitâncias do filtro e também da variação da indutância da rede elétrica no ponto de conexão do inversor (LISERRE; TEODORESCU; BLAABJERG, 2006).

Além dos desafios relacionados ao projeto do filtro passivo de saída e do sistema de controle para inversores sem transformador, que são utilizados como interface de conexão para SFCR, deve-se considerar o problema da circulação da corrente de fuga de modo comum pelas capacitâncias parasitas dos módulos fotovoltaicos (KEREKES, 2009), (ABU-RUB; MALINOWSKI; AL-HADDAD, 2014), (SMA, 2020).

As normas IEC 62109-2:2011 (IEC, 2011) e IEC 63112:2021 (IEC, 2021), estabelecem requisitos referentes aos limites permitidos para a corrente de fuga, que se aplicam aos inversores sem transformador para SFCR. Para atender esses requisitos é necessário utilizar topologias e estratégias de modulação PWM apropriadas ou filtros de modo comum devidamente projetados para limitar a corrente de fuga (TEODORESCU; LISERRE; RODRÍGUEZ, 2011), (DONG et al., 2012), (FIGUEREDO et al., 2013), (WU et al., 2014), (GIACOMINI et al., 2015), (FIGUEREDO, 2016).

O objetivo principal desta tese é o desenvolvimento de um procedimento de projeto para o filtro integrado de modo comum e diferencial, aplicado em inversores sem transformador para SFCR, empregando a topologia em ponte completa com modulação PWM unipolar (três níveis).

Os objetivos do filtro integrado de modo comum e diferencial são a atenuação das componentes harmônicas da corrente de modo diferencial e da corrente de fuga de modo comum produzidas pelo inversor. As principais componentes harmônicas consideradas estão localizadas em torno das frequências das tensões de modo comum e diferencial de saída do inversor, que estão relacionadas com a frequência de chaveamento do inversor e com a estratégia de modulação PWM empregada.

O filtro integrado de modo comum e diferencial discutido neste trabalho é um filtro de harmônicos, ele não é projetado para atender os requisitos de compatibilidade eletromagnética (EMC) e interferência eletromagnética (EMI).

Os requisitos de EMI são definidos na portaria N° 140, de 21 de março de 2022 (INMETRO, 2023) como requisitos técnicos para emissão de perturbação de radiofrequências. Os limites aplicáveis para a emissão de perturbação de radiofrequência dos inversores para SFCR são definidos na norma IEC 62920:2017 *“Photovoltaic power generating systems - EMC requirements and test methods for power conversion equipment”* (IEC, 2017).

A faixa de frequência considerada para a limitação da interferência eletromagnética conduzida vai de 150 kHz a 30 MHz (HELDWEIN, 2008), (IEC, 2017), (DOS SANTOS et al., 2021). Nessa faixa de frequência, o layout da placa de circuito impresso e os elementos parasitas dos capacitores e indutores desempenham um papel relevante no comportamento do filtro. Esse é um dos motivos pelo qual se costumam empregar estágios adicionais de filtro (filtro de EMI) dedicados especificamente para atender os requisitos de EMI conduzida (DONG, DONG, 2012), (BOILLAT; KRISMER; KOLAR, 2017), (JIANG; LIU, 2020).

As principais características do procedimento de projeto desenvolvido nesta tese são apresentadas a seguir. O procedimento:

- 1) pode ser aplicado para o projeto do filtro integrado de modo comum e diferencial, utilizado em inversores sem transformador para SFCR com topologia em ponte completa, empregando as estratégias de modulação PWM unipolar contínua (PWM-UC) e PWM unipolar descontínua (PWM-UD) (HOLMES; LIPO, 2003), (WU; HUANG; BLAABJERG, 2014), (WU et al., 2022).
- 2) também pode ser aplicado para o projeto do filtro LCL apenas de modo diferencial, utilizado em inversores sem transformador para SFCR com topologias que produzem baixa corrente de fuga, por exemplo: HERIC (SCHMIDT, H.; SIEDLE, C.; KETTERER, J., 2005) e H5 (VICTOR, M. et al., 2005).
- 3) é desenvolvido considerando-se: um controlador de corrente do tipo proporcional ressonante com múltiplos compensadores de harmônicos (terceira, quinta e sétima ordem) (YEPES et al., 2011); realimentação da corrente do indutor do lado do inversor; e amortecimento ativo da

ressonância de modo diferencial por meio da pré-alimentação (*feedforward*) da tensão do capacitor do filtro de saída (LI et al., 2018b).

- 4) considera as variações de parâmetros que afetam as frequências de ressonância e antirressonância do filtro, as tolerâncias dos indutores e capacitores do filtro, a variação da indutância da rede elétrica e a variação da capacitância parasita dos módulos fotovoltaicos.
- 5) considera conjuntamente as restrições impostas pelas frequências de ressonância e antirressonância do filtro e as restrições impostas pelo controlador de corrente.
- 6) foi desenvolvido considerando-se a realimentação da corrente do indutor do lado do inversor, mas também pode ser aplicado para a realimentação da corrente do indutor do lado da rede elétrica. No entanto, essa aplicação não foi desenvolvida neste trabalho.

1.2 CONTRIBUIÇÕES E PUBLICAÇÕES DO AUTOR

Os principais tópicos abordados neste trabalho são os inversores sem transformador para SFCR, o problema da corrente de fuga de modo comum e as soluções para limitar essa corrente de fuga, visando obter a conformidade com os requisitos normativos.

A solução que o autor vem pesquisando e desenvolvendo ao longo da sua trajetória na pós-graduação é baseada em filtros integrados de modo comum e diferencial. As publicações do autor sobre os tópicos mencionados são listadas a seguir:

- a) R. S. Figueredo, K. C. M. de Carvalho, N. R. N. Ama and L. Matakas, "*Leakage current minimization techniques for single-phase transformerless grid-connected PV inverters — An overview,*" 2013 *Brazilian Power Electronics Conference, Gramado, Brazil*, 2013, pp. 517-524, doi: 10.1109/COBEP.2013.6785164. (FIGUEREDO et al., 2013);
- b) R. S. Figueredo, K. C. M. de Carvalho and L. Matakas, "*Integrated common and differential mode filter applied to a single-phase transformerless PV microinverter with low leakage current,*" 2014 *International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA), Hiroshima, Japan*, 2014, pp. 2618-2625, doi: 10.1109/IPEC.2014.6869959. (FIGUEREDO; DE CARVALHO; MATAKAS, 2014);
- c) FIGUEREDO, Ricardo Souza. Corrente de fuga em inversores monofásicos sem transformador para conexão de sistemas fotovoltaicos à rede de distribuição de energia elétrica: análise e proposta de filtro passivo integrado de modo comum e diferencial. 2015. Dissertação (Mestrado em Sistemas de Potência) - Escola Politécnica, Universidade de São Paulo, São Paulo, 2015. doi:10.11606/D.3.2016.tde-20072016-092205. (FIGUEREDO, 2016);
- d) R. S. Figueredo and L. Matakas, "*Integrated Common and Differential Mode Filter With Capacitor-Voltage Feedforward Active Damping for Single-Phase Transformerless PV Inverters,*" in *IEEE Transactions on Power Electronics*, vol. 35, no. 7, pp. 7058-7072, July 2020, doi: 10.1109/TPEL.2019.2956184. (FIGUEREDO; MATAKAS, 2020).

As principais contribuições desta tese são listadas a seguir em ordem de importância:

- a) O desenvolvimento de uma metodologia de projeto conjunta para os componentes do filtro de harmônicos e para o controlador de corrente. A metodologia proposta é aplicável tanto para o filtro FB-CM4 (modo comum e diferencial) quanto para o filtro LCL (modo diferencial). No caso do filtro FB-CM4, utiliza-se o inversor em ponte completa e são consideradas duas estratégias de modulação (PWM-UC e PWM-UD). Essa metodologia de projeto considera um conjunto de restrições, destacando-se o limite de estabilidade da malha de controle de corrente com amortecimento ativo da ressonância de modo diferencial, o requisito de atenuação da corrente residual de modo comum e a variação de parâmetros (tolerâncias dos componentes do filtro; indutância da rede elétrica no PAC; e capacitância parasita dos módulos FV), ver seção 3.3;
- b) A análise e proposição de duas soluções para o problema de instabilidade da malha de controle de corrente, que pode ocorrer quando se utiliza a modulação PWM-UD com a realimentação da corrente do indutor do lado do inversor, ver Apêndice C;
- c) A proposta de extensão para a classificação das soluções disponíveis para a atenuação da corrente residual de modo comum (corrente de fuga) com a inclusão da subclasse dos inversores em ponte completa com filtro de modo comum projetado para reduzir a corrente de fuga, ver seção 2.3.1.

1.3 ESTRUTURA DO TRABALHO

No capítulo 1, são apresentadas algumas definições referentes à geração distribuída e aos sistemas fotovoltaicos de acordo com a portaria N° 140, de 21 de março de 2022, publicada pelo INMETRO e alguns dados sobre a geração solar fotovoltaica Brasil. Além disso, são apresentados as motivações, objetivos e uma lista de publicações do autor relacionadas com o tema do estudo apresentado nesta tese.

No capítulo 2, são discutidos os inversores sem transformador para SCFR, alguns requisitos normativos que se aplicam a esse tipo de inversor, os mecanismos de produção e as características da corrente de fuga de modo comum. Em seguida é apresentada uma revisão sobre classificações de topologias para inversores sem transformador e é proposta uma extensão da classificação de topologias de inversores para SCFR, por meio da inclusão dos inversores com topologia em ponte completa, que utilizam filtro de modo comum e diferencial para obter baixa corrente de fuga.

No capítulo 3, é proposta uma configuração de filtro integrado de modo comum e diferencial (denominado FB-CM4). Além disso, são apresentadas a modelagem do filtro proposto e o desenvolvimento de um procedimento de projeto, que pode ser aplicado para o projeto de filtro integrado de modo comum e diferencial e para o projeto de filtros LCL de modo diferencial.

No capítulo 4, são apresentados exemplos de aplicação do procedimento de projeto proposto para o inversor em ponte completa com filtro integrado de modo comum e diferencial FB-CM4. Além disso, são apresentados o projeto e análise do sistema de controle de corrente do inversor. Por fim, são apresentados resultados de simulação e análise do impacto da variação dos valores da resistência do circuito de aterramento e da capacitância parasita dos módulos fotovoltaicos.

No capítulo 5, são apresentados exemplos de aplicação do procedimento de projeto proposto para o inversor com topologia HERIC e filtro LCL de modo diferencial. Além disso, são apresentados resultados de simulação.

No capítulo 6, são apresentados os resultados experimentais obtidos com um inversor de potência aparente nominal de 1,5 kVA. O inversor utiliza a topologia ponte completa e filtro integrado de modo comum e diferencial FB-CM4, projetado de acordo com o procedimento proposto.

No capítulo 7, são apresentadas as considerações finais e algumas sugestões para o desenvolvimento de trabalhos futuros.

No Apêndice A, são apresentadas algumas topologias de inversores sem transformador para SFCR, que são representantes das classes de topologias discutidas no capítulo 2. Nesse apêndice são apresentadas as características gerais das topologias e resultados de simulação, que possibilitam uma análise comparativa da corrente de fuga produzida por cada uma das topologias apresentadas.

No Apêndice B, são apresentados resultados de simulação, que mostram a validade da modelagem do circuito de modo comum considerando a capacitância parasita total dos módulos fotovoltaicos representada de forma distribuída nos dois terminais do arranjo fotovoltaico ou de forma concentrada em apenas um dos terminais do arranjo fotovoltaico.

No Apêndice C, são discutidas 3 configurações da malha de controle de corrente aplicadas ao inversor em ponte completa com filtro integrado de modo comum e diferencial, empregando a estratégia de modulação PWM-UD (PWM unipolar descontínua). Por meio de simulações, demonstra-se a validade da inclusão de um filtro *notch* de dois estágios, na estrutura do controlador de corrente, como uma solução para viabilizar a operação estável do sistema de controle com realimentação da corrente do lado do inversor, utilizando apenas um sensor de corrente, quando se emprega a modulação PWM-UD.

Nos Apêndices listados a seguir (Apêndice D, Apêndice E, Apêndice F, Apêndice G, Apêndice H, Apêndice I, Apêndice J e Apêndice L), são apresentados os desenvolvimentos das equações utilizadas no procedimento de projeto proposto para o filtro integrado de modo comum e diferencial FB-CM4.

No Apêndice K, é apresentada uma análise da ondulação de corrente nos indutores do lado do inversor, considerando as duas estratégias de modulação PWM unipolar utilizadas neste trabalho, PWM-UC e PWM-UD.

No Apêndice M, é apresentada uma análise sobre o impacto do valor da capacitância parasita dos módulos fotovoltaicos no dimensionamento do filtro de modo comum. Além disso, é apresentada uma proposta para o dimensionamento do indutor de modo comum do filtro FB-CM4, proposto neste trabalho, considerando valores baixos de capacitância parasita.

No Apêndice N, é apresentado um programa, desenvolvido com o *software* MATLAB, para a aplicação do procedimento de projeto dos filtros FB-CM4 e LCL proposto nesta tese.

2 INVERSORES MONOFÁSICOS SEM TRANSFORMADOR PARA SISTEMAS FOTOVOLTAICOS CONECTADOS À REDE ELÉTRICA

A expansão da geração distribuída de energia elétrica utilizando geradores fotovoltaicos nos últimos anos, vem impulsionando a pesquisa e o desenvolvimento de inversores para sistemas fotovoltaicos conectados à rede. Entre os objetivos que orientam as pesquisas nessa área podem ser citados: o aumento da eficiência de conversão, o aumento da confiabilidade, a redução de custo, peso e volume dos inversores.

Na evolução histórica dos inversores para sistemas fotovoltaicos conectados à rede, a remoção do transformador, que é responsável pela isolação galvânica e, em alguns casos, pela adequação do nível de tensão entre o gerador fotovoltaico e a rede elétrica, tem um papel de destaque (RAHMAN; ZHONG, 1997), (CALAIS; AGELIDIS, 1998), (TAWARA; AOKI; KAWAGOE, 1999), (HAEBERLIN, 2001), (YOUNGSEOK JUNG et al., 2002), (KEREKES; TEODORESCU; BORUP, 2007), (GUBÍA et al., 2007), (GONZALEZ et al., 2007), (GONZALEZ et al., 2008), (ARAUJO; ZACHARIAS; MALLWITZ, 2010), (XIAO; XIE, 2010), (KEREKES et al., 2011), (XIAO et al., 2011), (YANG et al., 2012), (ZHANG et al., 2013), (KOUTROULIS; BLAABJERG, 2013), (GERARDO; RAYMUNDO; MIGUEL, 2015), (LI et al., 2015), (SHAYESTEGAN et al., 2018), (KHAN et al., 2020), (XIAO, 2021), (XIAO; WANG, 2021).

Os inversores sem transformador para SFCR, apresentam importantes vantagens, tais como menor peso, volume e custo, além de maior eficiência de conversão, quando comparados aos inversores isolados. No entanto, a ausência de isolação galvânica entre o gerador fotovoltaico e a rede elétrica, pode resultar em injeção de corrente contínua e corrente de fuga de modo comum na rede elétrica.

A injeção de corrente contínua na rede elétrica e a circulação de corrente de fuga de modo comum entre o arranjo fotovoltaico e a rede elétrica são indesejadas e devem ser limitadas de acordo com as normas aplicadas aos inversores para SFCR. Essas normas, estabelecem requisitos de segurança (IEC, 2011), (IEC, 2021), qualidade de energia e demais características dos inversores para SFCR, que desempenham a função de interface de conexão com a rede elétrica (ABNT, 2013), (IEC, 2004), (IEEE, 2008).

2.1 REQUISITOS NORMATIVOS PARA INVERSORES SEM TRANSFORMADOR APLICADOS EM SFCR

A utilização dos inversores sem transformador, como interface de conexão para sistemas fotovoltaicos conectados à rede elétrica, obteve maior aceitação do mercado a partir do desenvolvimento de normas que estabeleceram requisitos específicos para os inversores sem isolação galvânica (BURGER; KRANZER, 2009).

Entre os requisitos específicos para inversores sem transformador, pode-se destacar a detecção da resistência de isolamento do arranjo fotovoltaico, a detecção de corrente residual e o limite para injeção de corrente contínua na rede elétrica.

2.1.1 Injeção de corrente CC na rede elétrica

A exigência de limitação para a componente CC presente na corrente injetada pelos inversores para SFCR, sem transformador de baixa frequência, tem por objetivo preservar a qualidade de energia da rede elétrica e evitar efeitos prejudiciais para a operação de equipamentos elétricos, como transformadores e motores (IEEE, 2008), (YAN et al., 2015), (VUKOSAVIC; PERIC, 2017), (LONG et al., 2019c), (XIAO, 2021).

Algumas normas que estabelecem limites para injeção de corrente contínua na rede elétrica, por inversores para SFCR sem transformador de baixa frequência, são listadas a seguir:

- IEC 61727 Ed. 2.0 b:2004, *Photovoltaic (PV) Systems – Characteristics of The Utility Interface* (IEC, 2004);
- AS/NZS 4777.2:2020, *Grid connection of energy systems via inverters – Part 2: Inverter requirements* (TC EL-042, 2020);
- ABNT NBR 16149:2013, *Sistemas fotovoltaicos (FV) – Características da interface de conexão com a rede elétrica de distribuição* (ABNT, 2013);
- CEI 0-21:2016-07, *Reference technical rules for the connection of active and passive users to the LV electrical Utilities* (CEI, 2016);
- IEEE Std 1547-2018, *IEEE Standard for Interconnection and Interoperability of Distributed Energy Resources with Associated Electric Power Systems Interfaces* (IEEE, 2018);

- Engineering Recommendation (EREC) G99/1-6:2020, *Requirements for the connection of generation equipment in parallel with public distribution networks on or after 27 April 2019* (ENA, 2020).

A Tabela 2.1 apresenta os limites para injeção de corrente contínua estabelecidos por algumas normas. Esses limites variam entre 0,25% e 1% da corrente nominal de saída do inversor. A grande maioria das normas consultadas estabelece o limite de 0,5% da corrente nominal de saída.

Tabela 2.1 – Limite para injeção de corrente CC na rede elétrica por inversores utilizados em SFCR

Norma	Limite para injeção de corrente CC na rede elétrica (%) da corrente nominal de saída do inversor
IEC 61727 Ed. 2.0 b:2004	1%
AS/NZS 4777.2-2020	0,5%
ABNT NBR 16149:2013	0,5%
CEI 0-21:2016-07	0,5%
IEEE Std. 1547:2018	0,5%
(EREC) G99/1-6:2020	0,25%

Fonte: (IEC, 2004), (TC EL-042, 2020), (ABNT, 2013), (CEI, 2016), (IEEE, 2018), (ENA, 2020).

Além das normas citadas acima, que estabelecem limites para a injeção de corrente CC como um requisito de qualidade de energia, a norma DIN VDE V 0126–1–1:2006, estabelece como requisito de segurança, o monitoramento de corrente contínua e a interrupção da conexão com a rede elétrica em até 0,2 segundos, se a corrente contínua medida for maior do que 1 A. Esse requisito, tem por objetivo interromper a conexão com a rede elétrica em caso de falha do inversor (DIN, 2006).

A injeção de corrente CC por inversores sem transformador conectados à rede pode surgir devido a vários motivos, incluindo; características de comutação não ideais de semicondutores, como diferenças sutis na resistência de estado ligado e quedas de tensão, atrasos e assimetrias nos sinais de acionamento das chaves semicondutoras de potência, presença de componente CC na referência de corrente, não linearidade e tensão de *offset* em transdutores de corrente e circuitos de condicionamento de sinais, erro causado por conversor analógico/digital (A/D), presença de componente CC na tensão da rede elétrica (ZHANG; ARMSTRONG; ELGENDY, 2019), (LONG et al., 2019c).

Em (LONG et al., 2019c) é apresentada uma revisão abrangente da literatura sobre a injeção de componente CC na rede elétrica causada por inversores sem transformador para SFCR. Nessa referência, são discutidas: as causas da geração de componente CC na corrente injetada na rede elétrica; o impacto negativo da presença de componente CC na rede elétrica; e estratégias para detecção e supressão da injeção de corrente CC por inversores sem transformador.

Alguns efeitos negativos da injeção de componente CC na rede elétrica são listados a seguir (UNIVERSITY OF STRATHCLYDE, 2005), (AHFOCK; HEWITT, 2006), (IEEE, 2008), (BERBA; ATKINSON; ARMSTRONG, 2014):

- a) Transformadores – aumento da corrente de magnetização, distorção harmônica da corrente, aumento de perdas, sobreaquecimento, ruído audível, saturação e redução da vida útil;
- b) Cabos e eletrodos de aterramento – aceleração do processo de corrosão;
- c) Máquinas elétricas de corrente alternada – aumento de perdas, sobreaquecimento, torque pulsante, ruído audível.

Em (XIAO, 2021) as estratégias para supressão da injeção de corrente CC na rede elétrica por inversores sem transformador para SFCR são classificadas conforme os itens a seguir:

- a) detecção e controle em malha fechada – um dos maiores desafios dessas estratégias é a extração da componente CC presente na corrente injetada pelo inversor, que apresenta baixa amplitude quando comparada a componente CA dessa corrente.

Alguns autores utilizam sensores de corrente e técnicas de filtragem para extrair a componente CC da corrente injetada pelo inversor, (ARMSTRONG et al., 2006), (BAOCHENG et al., 2010), (AHMED; LI, 2012), (ABDELHAKIM et al., 2018), enquanto outros utilizam sensores de tensão para extrair sua componente CC e controlar indiretamente a componente CC da corrente injetada na rede (R. SHARMA, 2005), (AHFOCK, TONY L; BOWTELL, LESLIE, 2006), (HE; XU; CHEN, 2015), (CHEN et al., 2018), (ZHANG; ARMSTRONG; ELGENDY, 2019);

- b) bloqueio de componente CC por capacitor – um exemplo dessa estratégia é a topologia em meia ponte, que mantém um capacitor em série com a rede elétrica, em todas as etapas de operação, impedindo a presença de

componente CC na corrente injetada na rede elétrica (BERBA; ATKINSON; ARMSTRONG, 2014).

Em (GONZALEZ et al., 2008) uma versão modificada do inversor NPC, com a inclusão de capacitores adicionais, é proposta para garantir a presença de capacitor em série com a rede elétrica em todas as etapas de operação. A inclusão de capacitor adicional em série com a rede elétrica também é proposta em (BLEWITT et al., 2010). Além das propostas que consideram um capacitor físico no circuito, alguns autores propõem a inclusão de capacitor virtual no sistema de controle buscando obter o mesmo efeito do capacitor físico (GUO XIAOQIANG et al., 2008), (YAN et al., 2015), (LONG et al., 2019b);

- c) estratégias de controle adaptativo (métodos inteligentes) – Em (BO et al., 2018) e (LONG et al., 2019a) são propostos controladores adaptativos, que requerem elevados recursos computacionais, que têm como objetivo obter um desempenho melhor do que os controladores convencionais.

Na continuidade deste trabalho não serão apresentadas discussões mais aprofundadas sobre a questão da injeção de corrente CC na rede elétrica pelos inversores sem transformador para SFCR.

2.1.2 Detecção de resistência de isolamento do arranjo fotovoltaico

A portaria N° 140, de 21 de março de 2022, publicada pelo INMETRO, estabelece o requisito técnico para a detecção e interrupção diante a falhas de isolamento nas portas fotovoltaicas, de acordo com a norma IEC 62109-2:2011 (IEC, 2011). A norma IEC 62109-2:2011 apresenta a exigência de um sistema para o monitoramento da resistência de isolamento entre o arranjo fotovoltaico e à terra, que se aplica aos inversores sem transformador para SFCR. O monitoramento da resistência de isolamento tem por objetivo, reduzir os riscos de incêndio e choque elétrico.

Em um inversor não isolado, uma falha de isolamento do arranjo fotovoltaico em relação ao aterramento resultará em um fluxo de corrente potencialmente

perigoso, assim que o inversor se conectar à rede, devido ao neutro aterrado na rede elétrica. Portanto, em caso de falha de isolamento, o inversor não deve se conectar à rede elétrica (IEC, 2011).

As principais normas que estabelecem esses requisitos são listadas a seguir:

- DIN VDE V 0126–1–1:2006 – *Automatic disconnection device between a generator and the public low-voltage grid* (DIN, 2006);
- UL 1741, "*Certification Requirement Decision, Non-Isolated EPS Interactive PV Inverters Rated Less Than 30kVA*," ed, 26-April-2010 (FLICKER; JOHNSON, 2016);
- IEC 62109-2:2011, *Safety of power converters for use in photovoltaic power systems – Part 2: Particular requirements for inverters* (IEC, 2011);
- IEC 63112:2021, *Photovoltaic (PV) Arrays - Earth Fault Protection Equipment - Safety And Safety-Related Functionality* (IEC, 2021).

A norma IEC 62109-2:2011, estabelece que os inversores sem transformador para SFCR devem ser equipados com sistema para medição da resistência de isolamento entre as entradas de conexão do arranjo fotovoltaico e o aterramento ou, alternativamente, deve fornecer especificação, instruções de instalação e operação para um sistema de medição externo.

O inversor sempre deve realizar o teste de resistência de isolamento antes da conexão com a rede elétrica. O valor da resistência de isolamento não pode ser inferior a $R_{iso,min} = V_{max,pv}/30$ mA, onde R_{iso} é a resistência de isolamento, $R_{iso,min}$ é o valor mínimo permitido para a resistência de isolamento e $V_{max,pv}$ é a tensão CC máxima de entrada do inversor.

Se a resistência de isolamento for inferior a $R_{iso,min}$, o inversor deve indicar falha e não pode estabelecer a conexão com a rede elétrica.

Se a resistência de isolamento for superior a $R_{iso,min}$, o inversor pode estabelecer a conexão e injetar energia na rede elétrica.

A norma IEC 63112:2021, atualizou os requisitos previamente definidos pela norma IEC 62109-2:2011 e apresenta a Tabela 2.2, com exemplos de valores mínimos da resistência de isolamento em função da potência do arranjo fotovoltaico. Além disso, ela estabelece um valor mínimo absoluto normativo de 1 kΩ para a resistência de isolamento.

Tabela 2.2 – Exemplo de valores limites para a resistência de isolamento do arranjo fotovoltaico em relação à terra

Max PV array DC rating at STC (kW) Potência máxima do arranjo FV	$R_{iso,min}$ (kΩ) Limite mínimo para R_{iso}
≤ 20	30
> 20 and ≤ 30	20
> 30 and ≤ 50	15
> 50 and ≤ 100	10
> 100 and ≤ 200	7
> 200 and ≤ 400	4
> 400 and ≤ 500	2
> 500	1

Fonte: (IEC, 2021)

Um sistema para medição da resistência de isolamento, que pode ser aplicado em inversores sem transformador para SFCR, é proposto em (MULLER, BURKHARD, 2009). Alguns exemplos de medidores de resistência de isolamento, para uso externo ao inversor, são os medidores produzidos pelos fabricantes BENDER e TRAFIX (BENDER, 2018), (TRAFIX, 2020).

2.1.3 Detecção de corrente residual do arranjo fotovoltaico

A portaria N° 140, de 21 de março de 2022 (INMETRO, 2022), publicada pelo INMETRO, estabelece o requisito técnico para a detecção e interrupção de corrente residual excessiva na porta de conexão à rede, de acordo com a norma IEC 62109-2:2011 (IEC, 2011).

Antes de discutir o requisito normativo que diz respeito a corrente residual, são apresentadas a seguir algumas definições:

- a) Em (COTRIM, ADEMARO A.M.B, 2008) a corrente diferencial-residual de uma instalação ou de um setor de uma instalação é definida como a soma

dos valores instantâneos das correntes que percorrem todos os condutores vivos¹ do circuito considerado, em dado ponto;

- b) norma VDE V 0126-1-1:2006 (DIN, 2006): *fault (or residual) current - vector sum of instantaneous values of the currents flowing in the primary circuit of the residual (fault) current device (expressed as r. m. s.);*
- c) norma IEC 62109-1:2010 (IEC, 2010): *residual current – vector sum of the currents flowing in the normally current carrying conductors of a mains circuit, expressed as an r.m.s. value.*

Como pode ser visto na lista acima, a definição de corrente residual apresenta diferenças entre as referências listadas. No entanto, como a portaria INMETRO Nº 140, de 21 de março de 2022, refere-se a norma IEC 62109-2:2011, nesse contexto, deve-se considerar a definição apresentada na norma IEC 62109-1:2010².

A norma IEC 62109-2:2011 estabelece que os inversores sem transformador para SFCR devem ser equipados com sistema para monitoramento e proteção contra corrente residual excessiva (*array residual current detection*) (IEC, 2011).

O sistema de monitoramento da corrente residual devem medir a corrente RMS total (componentes CA e CC) com banda passante mínima de 2 kHz (INMETRO, 2023). O objetivo desse requisito também é a redução de riscos de incêndio e choque elétrico, como no caso da detecção da resistência de isolamento. No entanto, a detecção de resistência de isolamento é realizada antes da conexão do inversor à rede elétrica e a detecção de corrente residual é realizada durante a operação do inversor conectado à rede elétrica.

A proteção pode ser implementada por meio da instalação de um dispositivo de proteção a corrente diferencial-residual (RCD - *Residual Current Device*) de 30 mA, conectado entre o inversor e a rede elétrica, ou por meio de uma unidade de

¹ Condutores vivos são os condutores fase e neutro em circuitos de corrente alternada e os condutores positivo e negativo em circuitos de corrente contínua.

² A definição de corrente residual da norma IEC 62109-1:2010 é traduzida pelo autor desta tese como: corrente residual - soma vetorial das correntes que fluem nos condutores que transportam corrente de um circuito da rede elétrica, sob condições normais de operação, expressa como um valor RMS.

monitoramento de corrente residual (RCMU – *Residual Current Monitoring Unit*) (DIN, 2006) para a detecção de corrente residual contínua³ excessiva, variação súbita excessiva na corrente residual ou ambas, de acordo com os seguintes limites:

- a) corrente residual contínua (*continuous residual current*): O inversor deve se desconectar da rede em 0,3 segundos e indicar uma falha se a corrente residual contínua exceder:
- Valor eficaz máximo de 300 mA para inversores com potência nominal de saída ≤ 30 kVA;
 - Máximo de 10 mA por kVA de potência nominal de saída para inversores com classificação de potência nominal de saída > 30 kVA.
- b) variações súbitas da corrente residual (*residual current sudden change*): O inversor deve se desconectar da rede elétrica dentro do tempo especificado na Tabela 2.3 e indicar falha, se um aumento súbito do valor RMS da corrente residual for detectado excedendo os valores da Tabela 2.3.

Tabela 2.3 – Limites de tempo de resposta para variação súbita da corrente residual

Variação súbita da corrente residual (mA RMS)		Tempo máximo de desconexão (ms)
IEC 62109-2:2011 e VDE V 0126–1–1:2006	IEC 63112:2021	IEC 62109-2:2011, VDE V 0126–1–1:2006 e IEC 63112:2021
30		300
60		150
150	90	40

Fonte: (DIN, 2006), (IEC, 2011), (IEC, 2021)

Na Tabela 2.3, pode-se notar que as normas VDE V 0126–1–1:2006 e IEC 62109-1:2010 estabelecem os mesmos valores de variação súbita da corrente residual e os mesmos tempos de desconexão. A norma IEC 63112:2021 reduziu o

³ No termo, corrente residual contínua, que é traduzido do inglês *continuous residual current*, a palavra contínua diz respeito a uma corrente residual que não apresenta variação súbita do seu valor eficaz. A corrente de fuga que circula pelas capacitâncias parasitas dos módulos fotovoltaicos durante a operação normal de SFCRs, que utilizam inversores sem transformador é um exemplo de corrente residual contínua.

valor da variação súbita da corrente residual de 150 mA para 90 mA, mantendo o tempo máximo de desconexão em 40 ms.

Uma metodologia para o teste de conformidade da detecção e interrupção de corrente residual excessiva na porta de conexão à rede é apresentada em (BIZZI MORARI et al., 2023).

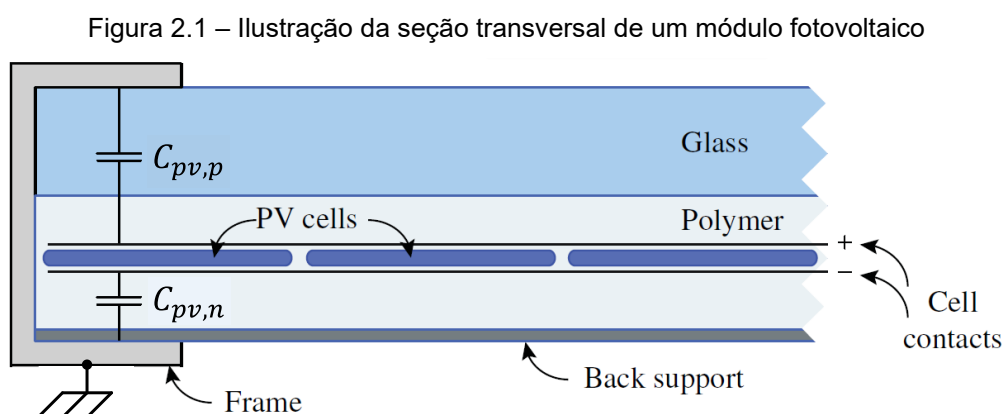
Nos inversores sem transformador utilizados em SFCR, a corrente de fuga de modo comum, que circula pelas capacitâncias parasitas dos módulos fotovoltaicos em condições normais de operação, pode ultrapassar os limites estabelecidos para a corrente residual e causar a desconexão do inversor da rede elétrica. Na próxima seção deste trabalho a corrente de fuga de modo comum será discutida em maiores detalhes.

2.2 CORRENTE DE FUGA DE MODO COMUM EM INVERSORES SEM TRANSFORMADOR PARA SFCR

Na seção 2.1.3, desta tese, foi apresentado o requisito técnico para a detecção e interrupção de corrente residual excessiva na porta de conexão à rede, que faz parte dos requisitos normativos aplicados aos inversores sem transformador utilizados em SFCR. Nessa seção, serão apresentadas algumas considerações gerais sobre o circuito equivalente de modo comum, que é utilizado na análise da produção da corrente de fuga e das estratégias empregadas para a sua redução.

As considerações apresentadas nessa seção são uma breve introdução ao tema, uma discussão mais detalhada pode ser encontrada na dissertação de mestrado, produzida pelo autor desta tese, intitulada “Corrente de fuga em inversores monofásicos sem transformador para conexão de sistemas fotovoltaicos à rede de distribuição de energia elétrica: análise e proposta de filtro passivo integrado de modo comum e diferencial” (FIGUEREDO, 2016).

A estrutura construtiva dos módulos fotovoltaicos possibilita a formação de capacitâncias parasitas (C_{pv}) entre as células fotovoltaicas, material polimérico, vidro e moldura como mostrado na Figura 2.1 (ABU-RUB; MALINOWSKI; AL-HADDAD, 2014).



Fonte: Adaptado de (ABU-RUB; MALINOWSKI; AL-HADDAD, 2014)

O valor da capacitância parasita dos módulos fotovoltaicos depende de diversos fatores como as condições ambientais (umidade e sujeira na superfície do módulo FV), tecnologia do módulo FV (silício cristalino, filmes finos), tipo de estrutura de fixação (telhado, laje, solo) e disposição geométrica (ângulo de inclinação,

distância em relação ao plano de terra) (KEREKES, 2009), (KANE; TAYLOR; MANSSON, 2022).

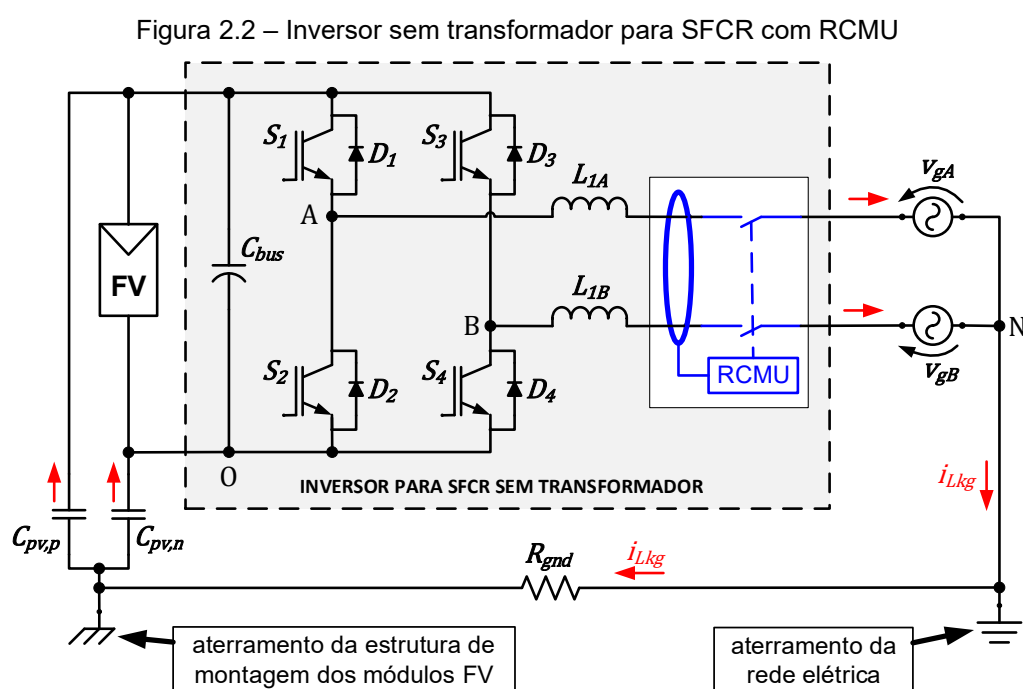
Na revisão da literatura, foram encontrados valores mínimos de C_{pv} a partir de 1,6nF/kWp (VENKATRAMANAN; JOHN, 2020) e valores máximos de até 150 nF/kWp (MYRZIK; CALAIS, 2003), considerando módulos FV de silício cristalino.

No Apêndice M são apresentadas algumas referências que reportam valores de C_{pv} , uma análise sobre o impacto do valor de C_{pv} no dimensionamento do filtro de modo comum e uma proposta para o dimensionamento do indutor de modo comum do filtro FB-CM4, considerando valores baixos de capacitância parasita.

Nos exemplos de aplicação do procedimento de projeto proposto neste trabalho, apresentados nos capítulos 4 e 5, a faixa de valores considerada para a capacitância parasita foi de 50 a 150 nF/kWp (MYRZIK; CALAIS, 2003). Com esses valores mais elevados de C_{pv} , a contribuição da tensão de modo comum produzida pela rede elétrica se torna mais significativa para o valor total da corrente de fuga.

Nas seções 4.2.2, 5.1.2.1 e no Apêndice C, são apresentados resultados de simulação que consideram o impacto da variação da capacitância parasita no valor da corrente de fuga.

A Figura 2.2 apresenta um inversor sem transformador para SFCR.



Fonte: Produção do próprio autor

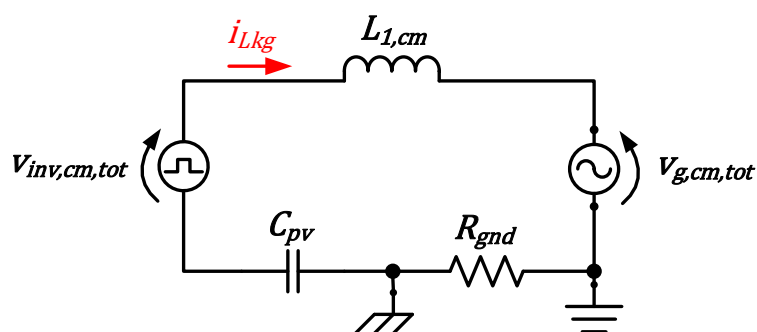
Na Figura 2.2, o bloco RCMU representa o circuito para detecção e proteção de corrente residual excessiva, R_{gnd} representa a resistência do circuito de aterramento⁴, $C_{pv,p}$ representa a capacitância parasita entre o terminal positivo e o aterramento da estrutura do arranjo FV e $C_{pv,n}$ representa a capacitância parasita entre o terminal negativo e o aterramento da estrutura do arranjo FV.

A operação do inversor sem transformador pode produzir tensão de modo comum alternada com componentes harmônicas de alta frequência, que por sua vez, pode resultar em elevada corrente de fuga (i_{Lkg}) de modo comum.

A circulação da corrente i_{Lkg} pelas capacitâncias parasitas do arranjo fotovoltaico, pelo circuito de aterramento e pelo inversor pode causar a atuação da unidade de monitoramento de corrente residual (RCMU) e a desconexão do inversor da rede elétrica.

Para analisar a corrente de fuga de modo comum é necessário obter o circuito equivalente de modo comum do inversor. A partir do circuito da Figura 2.2, obtém-se o circuito equivalente de modo comum apresentado na Figura 2.3.

Figura 2.3 – Inversor sem transformador para SFCR – circuito equivalente de modo comum



Fonte: Produção do próprio autor

⁴ A resistência R_{gnd} representa a resistência equivalente do circuito de aterramento, que considera a resistência de todos os elementos presentes entre a estrutura dos módulos fotovoltaicos e o ponto de aterramento do condutor neutro da rede elétrica. O valor da resistência R_{gnd} é incerto; por esse motivo, uma faixa de valores é considerada na análise de sensibilidade para a variação de R_{gnd} , que é apresentada nas simulações das seções 4.2, 5.1 e Apêndice C.

No circuito de modo comum da Figura 2.3, a fonte $v_{inv,cm,tot}$ representa a tensão de modo comum total produzida pelo inversor, a fonte $v_{g,cm,tot}$ representa a tensão de modo comum total produzida pela rede elétrica, R_{gnd} representa a resistência do circuito de aterramento, a indutância $L_{1,cm}$ dada pela equação (2.1), representa a indutância equivalente de modo comum do filtro indutivo simétrico formado pelos indutores L_{1A} e L_{1B} .

$$L_{1,cm} = (L_{1A} \cdot L_{1B}) / (L_{1A} + L_{1B}) \quad (2.1)$$

A capacitância C_{pv} , definida pela equação (2.2), representa a capacitância parasita total do arranjo fotovoltaico, cujo valor é a soma das capacitâncias $C_{pv,p}$ e $C_{pv,n}$ (GUBÍA et al., 2007).

$$C_{pv} = (C_{pv,p} + C_{pv,n}) \quad (2.2)$$

A impedância de modo comum do filtro de harmônicos depende da configuração do filtro de saída do inversor, nesse exemplo, que emprega um filtro indutivo simétrico, a impedância de modo comum do filtro está relacionada com a indutância de modo comum ($L_{1,cm}$).

As características da tensão $v_{inv,cm,tot}$, dada pela equação (2.3), dependem da topologia do inversor, da configuração do filtro de saída e da estratégia de modulação PWM empregada.

$$v_{inv,cm,tot} = -v_{inv,cm} - \frac{v_{inv,dm}(L_{1B} - L_{1A})}{2(L_{1B} + L_{1A})} \quad (2.3)$$

Quando o filtro de saída é simétrico ($L_{1A} = L_{1B}$), apenas a tensão de modo comum $v_{inv,cm}$, dada pela equação (2.4), contribui para a tensão $v_{inv,cm,tot}$.

$$v_{inv,cm} = (v_{AO} + v_{BO}) / 2 \quad (2.4)$$

Quando o filtro de saída é assimétrico ($L_{1B} = 0$) as tensões de modo comum $v_{inv,cm}$ e de modo diferencial $v_{inv,dm}$, dada pela equação (2.5), que são produzidas pelo inversor contribuem para a tensão $v_{inv,cm,tot}$.

$$v_{inv,dm} = v_{AO} - v_{BO} \quad (2.5)$$

As características da tensão $v_{g,cm,tot}$, dada pela equação (2.6), dependem do sistema de distribuição de energia elétrica e do ponto de conexão do inversor com a rede elétrica (conexão entre fases ou conexão entre fase e neutro).

$$v_{g,cm,tot} = v_{g,cm} + \frac{v_{g,dm}(L_{1B} - L_{1A})}{2(L_{1B} + L_{1A})} \quad (2.6)$$

Quando o filtro de saída é simétrico, apenas a tensão de modo comum $v_{g,cm}$, dada pela equação (2.7), contribui para $v_{g,cm,tot}$.

$$v_{g,cm} = (v_{gA} + v_{gB})/2 \quad (2.7)$$

O maior valor de tensão $v_{g,cm}$, é obtido quando a conexão do inversor é realizada entre fase e neutro da rede elétrica (por exemplo: tensão do ponto de conexão do inversor 220 V entre fase e neutro resulta em $v_{g,cm} = 110$ V (FIGUEREDO, 2016). Nas simulações e na montagem experimental apresentadas neste trabalho, a conexão do inversor entre fase e neutro é adotada, pois representa o pior caso para a corrente de fuga de modo comum.

Quando o filtro de saída é assimétrico as tensões de modo comum $v_{g,cm}$ e a tensão de modo diferencial $v_{g,dm}$, dada pela equação (2.8), que são produzidas pela rede elétrica contribuem para a tensão $v_{g,cm,tot}$.

$$v_{g,dm} = v_{gA} - v_{gB} \quad (2.8)$$

A tensão equivalente de modo comum total do circuito $v_{cm,tot}$, dada pela equação (2.9), é a soma das contribuições das tensões de modo comum produzidas pelo inversor e pela rede elétrica (FIGUEREDO et al., 2013), (FIGUEREDO, 2016).

$$v_{cm,tot} = v_{inv,cm,tot} + v_{g,cm,tot} \quad (2.9)$$

Considerando o circuito de modo comum da Figura 2.3, a fonte $v_{inv,cm,tot}$ fornece a maior contribuição para corrente de fuga de modo comum, quando são empregadas estratégias de modulação PWM de três níveis (PWM unipolar). Nesse caso, $v_{inv,cm,tot}$ apresenta componentes harmônicas de alta frequência, que podem causar corrente de fuga elevada. Considerações sobre a modulação PWM unipolar são apresentadas na seção 3.3.1.1, desta tese.

Uma discussão mais aprofundada sobre a análise da corrente de fuga de modo comum, desenvolvida pelo autor desta tese, pode ser encontrada em (FIGUEREDO et al., 2013), (FIGUEREDO, 2016).

2.3 TOPOLOGIAS DE INVERSORES SEM TRANSFORMADOR APLICADOS EM SFCR

Na seção 2.3.1 deste trabalho é apresentada uma revisão das propostas de classificação das topologias de inversores sem transformador utilizadas em SFCR, encontradas na literatura. Além disso, são apresentados diversos exemplos de topologias de inversores que pertencem às classes e subclasses discutidas.

Neste trabalho é proposta uma extensão da classificação apresentada em (XIAO, 2021), por meio da inclusão da subclasse dos inversores em ponte completa com filtro de modo comum projetado para a redução da corrente de fuga.

Algumas topologias de inversores sem transformador para SFCR, que exemplificam as classes e subclasses da classificação proposta neste trabalho, são apresentadas de forma comparativa com maiores detalhes e resultados de simulação no Apêndice A.

Na seção 2.3.2 são apresentadas considerações gerais sobre as topologias de inversores sem transformador para SFCR. Além disso, também é apresentada uma tabela com os valores de corrente de fuga obtidos por simulação para cada uma das topologias apresentadas no Apêndice A.

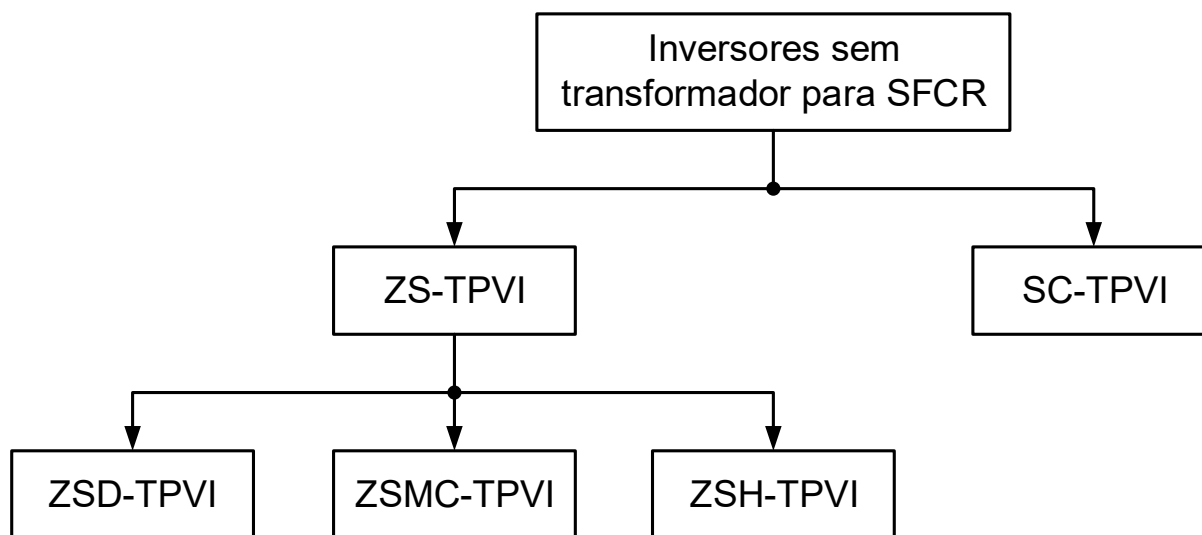
2.3.1 Classificações de topologias de inversores sem transformador para SFCR

Ao longo das últimas décadas, muitas pesquisas vêm sendo realizadas visando o desenvolvimento de inversores sem transformador para SFCR com elevada eficiência de conversão e baixa corrente de fuga, de acordo com os requisitos estabelecidos pelas normas de segurança (DIN, 2006), (IEC, 2011).

Em (TEODORESCU; TEODORESCU; LISERRE; RODRÍGUEZ, 2011; LISERRE; RODRÍGUEZ, 2011) e (ZEB et al., 2018a) são apresentadas topologias de inversores sem transformador baseadas nas topologias ponte completa e NPC. Nesses trabalhos são discutidas as características de cada topologia, estratégias de modulação, comportamento da corrente fuga, quantidade de semicondutores empregados, tensão requerida no barramento CC e eficiência de conversão.

Em (OZKAN; HAVA, 2015) é apresentada uma classificação das topologias de inversores sem transformador para SFCR baseada nas características da corrente de fuga. A classificação proposta em (OZKAN; HAVA, 2015) considera duas classes principais e algumas subclasses como apresentado na Figura 2.4.

Figura 2.4 – Classificação dos inversores sem transformador para SFCR baseada nas características da corrente de fuga



Fonte: Adaptado de (OZKAN; HAVA, 2015)

As classes e subclasses propostas em (OZKAN; HAVA, 2015) e apresentadas na Figura 2.4 são descritas a seguir:

- a) *ZS-TPVI (Zero State Transformerless PV Inverters)* – As topologias dessa classe se caracterizam pela desconexão entre o lado CC e o lado CA do inversor nos períodos em que o inversor aplica tensão nula entre seus terminais de saída, referido pelo autor como *Zero State*. O objetivo da desconexão entre os lados CC e CA é evitar a ocorrência de variação da tensão de modo comum, que acontece quando o inversor aplica tensão nula entre os seus terminais de saída. Essa variação da tensão de modo comum, em alta frequência, aplicada sobre as capacitâncias parasitas dos módulos fotovoltaicos é a principal causa da circulação de corrente de fuga elevada.

A classe ZS-TPVIs é dividida nas 3 três subclasses ZSD-TPVI, ZSMC-TPVI e ZSH-TPVI, descritas a seguir:

- *ZSD-TPVI (Zero State Decoupled Transformerless PV Inverters)* – As topologias dessa subclasse apresentam baixa corrente fuga devido a desconexão entre os lados CC e CA durante os períodos de aplicação de tensão nula nos terminais de saída do inversor.
As topologias H5 (VICTOR, M. et al., 2005) e HERIC (SCHMIDT, H.; SIEDLE, C.; KETTERER, J., 2005) são exemplos dessa subclasse de topologias (detalhes sobre essas topologias são apresentados no Apêndice A);
- *ZSMC-TPVI (Zero State Midpoint Clamped Transformerless PV Inverters)* – Durante os períodos de aplicação de tensão nula nos terminais de saída do inversor, as topologias dessa subclasse realizam a desconexão entre os lados CC e CA. Além disso, elas estabelecem a conexão entre a saída do inversor e o ponto médio do barramento CC.
As topologias *Full-Bridge DC Bypass* (FB-DCBP) (GONZALEZ SENOSIAIN, ROBERTO et al., 2006) e *Diode Clamping H-Bridge Zero Voltage State Rectifier* (HB-ZVR-D) (FREDDY et al., 2014) são exemplos dessa subclasse de topologias (detalhes sobre essas topologias são apresentados no Apêndice A);
- *ZSH-TPVI (Zero State Hybrid Transformerless PV Inverters)* – Durante os períodos de aplicação de tensão nula nos terminais de saída do inversor, as topologias dessa subclasse realizam a desconexão entre os lados CC e CA, mas a conexão com o ponto médio do barramento CC é estabelecida apenas durante meio-ciclo da tensão da rede elétrica.
A topologia *H-Bridge Zero Voltage State Rectifier* (HB-ZVR) (KEREKES, 2009), (KEREKES et al., 2011) é um exemplo dessa subclasse de topologias (detalhes sobre essa topologia são apresentados no Apêndice A).

- b) SC-TPVI (*Solidly Clamped Transformerless PV Inverters*) – As topologias dessa classe estabelecem uma conexão sólida⁵ entre os lados CA e CC do inversor e dessa forma mantêm uma tensão praticamente constante⁶ sobre a capacitância parasita dos módulos fotovoltaicos, que resulta em corrente de fuga desprezível.

As topologias NPC (NABAE; TAKAHASHI; AKAGI, 1981), (SARIDAKIS; KOUTROULIS; BLAABJERG, 2012) e Conergy NPC (KNAUP, PETER, 2007) são exemplos de dessa subclasse de topologias (detalhes sobre essas topologias são apresentados no Apêndice A).

Em (LI et al., 2015) é apresentada uma análise dos mecanismos de geração e supressão da corrente de fuga em inversores monofásicos sem transformador para SFCR. Além disso, esse trabalho também apresenta uma revisão e classificação de topologias para inversores sem transformador utilizados em SFCR. Nesse trabalho, as topologias são classificadas em 2 grupos principais e alguns subgrupos, os dois grupos principais são descritos a seguir:

- a) *Asymmetrical Inductor Based Group* – As topologias desse grupo utilizam filtro de harmônicos da corrente de saída do tipo assimétrico, com indutor em série com apenas um dos terminais de saída do inversor. A topologia meia-ponte é um exemplo de topologia desse grupo. Quando o filtro de harmônicos de saída é do tipo assimétrico, a tensão de modo comum total produzida pelo inversor, que é a fonte principal responsável pela corrente de fuga, é composta pela tensão de modo comum e pela tensão de modo diferencial produzidas pelo inversor;
- b) *Symmetrical Inductor Based Group* – As topologias desse grupo utilizam filtro de harmônicos da corrente de saída do tipo simétrico, que possui

⁵ Conexão sólida significa, nesse contexto, uma conexão permanente durante todas as etapas de operação do inversor.

⁶ A tensão de modo comum produzida pelo inversor é praticamente constante, desprezando-se a ondulação de tensão dos capacitores do barramento CC. A tensão de modo comum produzida pela rede elétrica é constante, quando o ponto médio do barramento CC do inversor é conectado ao condutor neutro da rede elétrica.

indutores em série com os dois terminais de saída do inversor. A topologia em ponte completa é um exemplo de topologia desse grupo. Quando o filtro de harmônicos de saída é do tipo simétrico, a tensão de modo comum total do inversor é composta apenas pela tensão de modo comum produzida pelo inversor.

Em (BARATER et al., 2016) é proposta uma classificação de topologias de inversores monofásicos sem transformador para SFCR, que considera a característica da tensão de modo comum aplicada sobre as capacitâncias parasitas dos módulos fotovoltaicos como critério de agrupamento das topologias. Nesse trabalho são definidas as três classes a seguir:

- a) *Sinusoidal Pole Voltage* – classe de topologias onde as capacitâncias parasitas dos módulos fotovoltaicos são submetidas a uma tensão de modo comum constituída por componente CC e componente CA senoidal na frequência da rede elétrica (ver Figura 2.8). A maioria das topologias dessa classe são derivadas da topologia em ponte completa;
- b) *Constant Pole Voltage* – classe de topologias onde as capacitâncias parasitas dos módulos fotovoltaicos são submetidas a uma tensão constituída por componente CC predominante e ondulação de tensão de baixa frequência com baixa amplitude (ver Figura 2.9). A maioria das topologias dessa classe são derivadas da topologia meia-ponte;
- c) *Grounded Pole Voltage* – classe de topologias onde as capacitâncias parasitas dos módulos fotovoltaicos são submetidas a tensão do barramento CC em um dos terminais do arranjo FV e a uma tensão nula no terminal do arranjo FV que é conectado diretamente ao condutor neutro da rede elétrica (ver Figura 2.10), tipicamente o terminal negativo do arranjo FV é conectado ao neutro da rede elétrica. As topologias dessa classe também são denominadas duplamente aterradas, pois os lados CA e CC do inversor são conectados ao condutor neutro da rede elétrica, que é aterrado.

Em (SHAYESTEGAN et al., 2018) é apresentada uma revisão, que classifica as topologias dos inversores sem transformador para SFCR de acordo com o número de transistores de potência empregados. Nessa revisão, são apresentadas topologias

de inversores monofásicos que empregam de 2 até 6 transistores de potência, a lista a seguir apresenta algumas topologias e seu respectivo número de transistores:

- a) 2 transistores – topologia meia-ponte (*Half-Bridge*) (SHEN; PENG, 2007);
- b) 3 transistores – topologia Conergy NPC com chave bidirecional implementada com ponte retificadora e IGBT (HASANZADEH; EDRINGTON; LEONARD, 2012);
- c) 4 transistores – topologia ponte completa (referida em inglês como *Full-Bridge* ou *H-Bridge*) (DONG et al., 2012) e topologia NPC (NABAE; TAKAHASHI; AKAGI, 1981), (SARIDAKIS; KOUTROULIS; BLAABJERG, 2012);
- d) 5 transistores – topologia H5 (VICTOR, M. et al., 2006);
- e) 6 transistores – topologia HERIC (SCHMIDT, H.; SIEDLE, C.; KETTERER, J., 2005).

Em (YUE et al., 2020a) e (YUE et al., 2020b), que é um artigo em duas partes, é proposta uma metodologia para a derivação de topologias de inversores monofásicos sem transformador para SFCR com baixa corrente de fuga, a partir da topologia em ponte completa (*Full-Bridge*) operando com modulação PWM unipolar.

Na primeira parte do trabalho (YUE et al., 2020a), o objetivo principal é a derivação de topologias de inversor sem transformador para SFCR com baixa corrente de fuga. A metodologia proposta visa a obtenção de todas as variações topológicas possíveis que atendam as quatro regras listadas a seguir:

Regra 1: todas as chaves semicondutoras conectadas aos terminais positivo e negativo do barramento CC devem permanecer desligadas durante as etapas de roda livre (do inglês *freewheeling*).

Regra 2: aplicação de curto-circuito entre os terminais de saída, por meio de chave semicondutora controlada e diodo, para a obtenção de tensão de saída nula.

Regra 3: implementação de baixo custo para atender a Regra 2. As chaves semicondutoras, que não estão conectadas aos terminais positivo e negativo do barramento CC, devem permanecer ligadas durante as etapas de roda livre para prover um percurso para a circulação de corrente.

Regra 4: combinar as etapas de roda livre com corrente de saída positiva e com corrente de saída negativa e eliminar componentes redundantes.

Na segunda parte do trabalho (YUE et al., 2020b) o objetivo principal é a derivação de topologias de inversor sem transformador para SFCR com corrente de fuga idealmente nula⁷. Para atingir esse objetivo, as topologias devem ser implementadas com ponto médio no barramento CC e devem estabelecer a conexão entre os terminais de saída do inversor e o ponto médio do barramento CC, por meio de chaves semicondutoras, durante as etapas de roda livre.

A metodologia proposta visa a obtenção de todas as variações topológicas possíveis que atendam as duas regras listadas a seguir:

Regra 1: para reduzir a quantidade de chaves semicondutoras no circuito de conexão dos terminais de saída do inversor ao ponto médio do barramento CC, as chaves semicondutoras que proveem o percurso para circulação da corrente nos períodos de roda livre com corrente de saída positiva e negativa devem ser mantidas ligadas simultaneamente durante os períodos de roda livre.

Regra 2: chaves semicondutoras devem ser adicionadas e conectadas ao circuito que provê o percurso para a circulação da corrente nos períodos de roda livre, de modo que os terminais de saída do inversor possam ser conectados ao ponto médio do barramento CC (grampeamento dos terminais de saída do inversor ao ponto médio do barramento CC).

Em (KHAN et al., 2020) é apresentada uma revisão, comparação e classificação das topologias de inversores monofásicos sem transformador para SFCR. A classificação proposta considera a tensão do barramento CC necessária para a conexão com a rede elétrica e define duas classes principais:

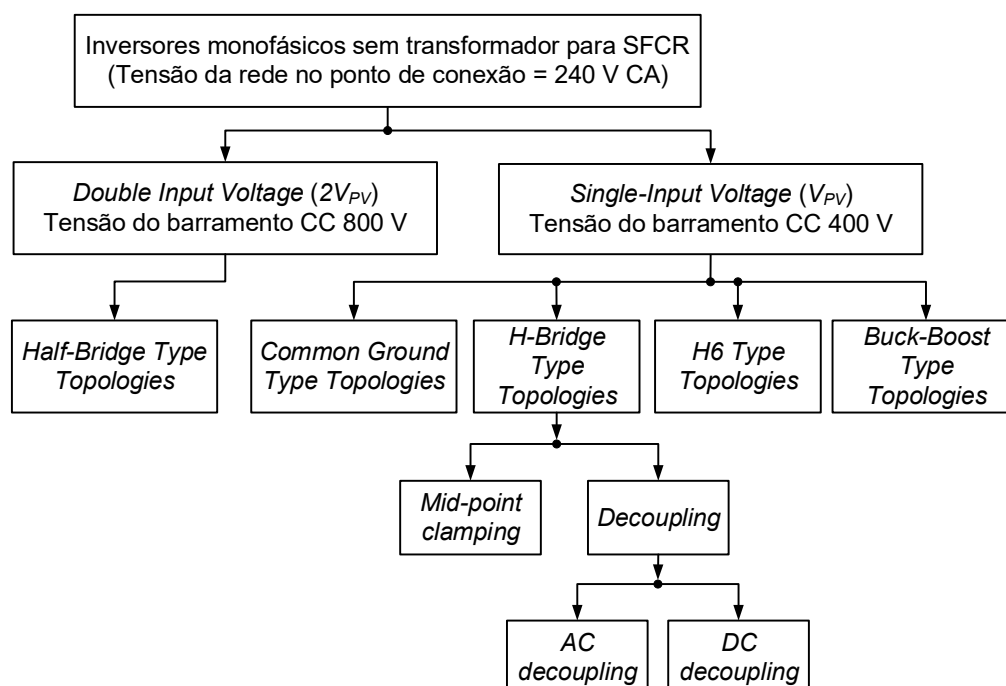
- a) *Single-Input Voltage (V_{PV}) Type Single-Phase Transformerless Inverter Topologies* – topologias que operam com tensão do barramento CC superior ao valor de pico da tensão da rede elétrica;

⁷ Nas implementações práticas, a corrente de fuga não é completamente anulada nas topologias derivadas da estrutura em ponte completa, que não proveem conexão direta entre o barramento CC e o condutor neutro da rede elétrica, principalmente, devido a presença da tensão de modo comum produzida pela rede elétrica.

- b) *Double Input Voltage ($2V_{PV}$) Type Single-Phase Transformerless Inverter Topologies* – topologias que operam com tensão do barramento CC superior ao dobro do valor de pico da tensão da rede elétrica.

A Figura 2.5 apresenta as classes e principais subclasses propostas em (KHAN et al., 2020).

Figura 2.5 – Classificação dos inversores sem transformador para SCFR baseada na tensão do barramento CC



Fonte: Adaptado de (KHAN et al., 2020)

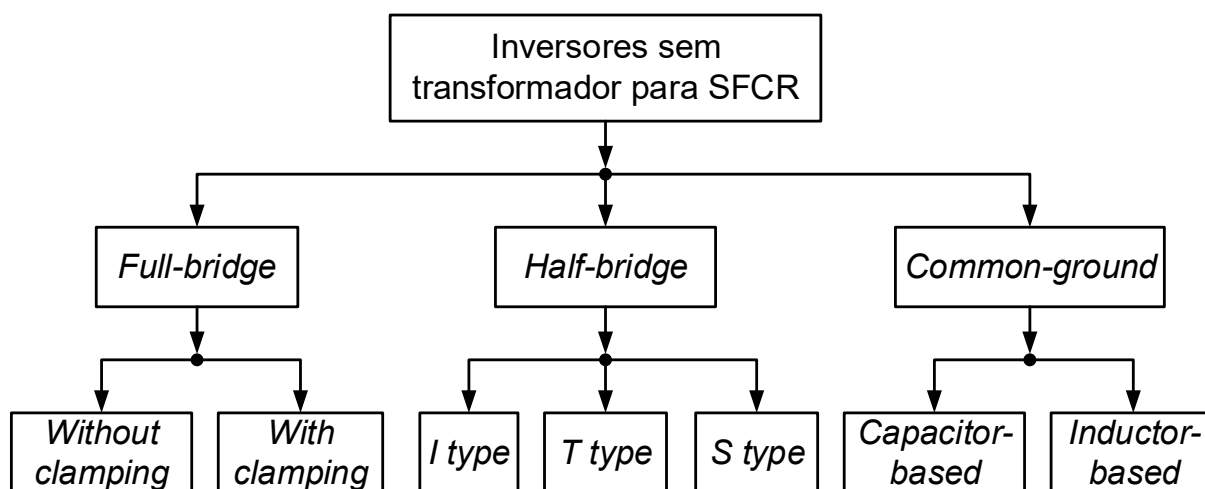
A partir de uma avaliação qualitativa das topologias da classe *Single-Input Voltage*, que operam com tensão do barramento CC de 400 V, os autores apresentam a topologia recomendada de cada subclasse, como listado a seguir:

- Common-Ground Type Topology*: Topologia *Flying Capacitor* proposta em (SIWAKOTI; BLAABJERG, 2018);
- H-Bridge Type Topology, Mid-Point Clamping*: Topologia *HERIC Active Clamping 2* proposta em (LI et al., 2015);
- H-Bridge Type Topology, AC-decoupling*: Topologia *HERIC* proposta na patente (SCHMIDT, H.; SIEDLE, C.; KETTERER, J., 2006);

- d) *H-Bridge Type Topology, DC-decoupling*: Topologia H5 proposta na patente (VICTOR, M. et al., 2005);
- e) *H6 Type Topology*: Topologia H6-1 proposta em (ISLAM; MEKHILEF, 2015);
- f) *Buck-Boost Type Topology*: Topologia *Aalborg Inverter* proposta em (WU; JI; BLAABJERG, 2015).

Em (XIAO, 2021) é apresentada uma revisão abrangente, comparação e classificação das topologias de inversores sem transformador para SFCR. A classificação é realizada considerando-se a característica da tensão de modo comum, que é aplicada sobre as capacitâncias parasitas do arranjo fotovoltaico, para cada classe de topologia considerada no estudo. A Figura 2.6 apresenta as classes e subclasses propostas.

Figura 2.6 – Classificação dos inversores sem transformador para SCFR baseada nas características da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV



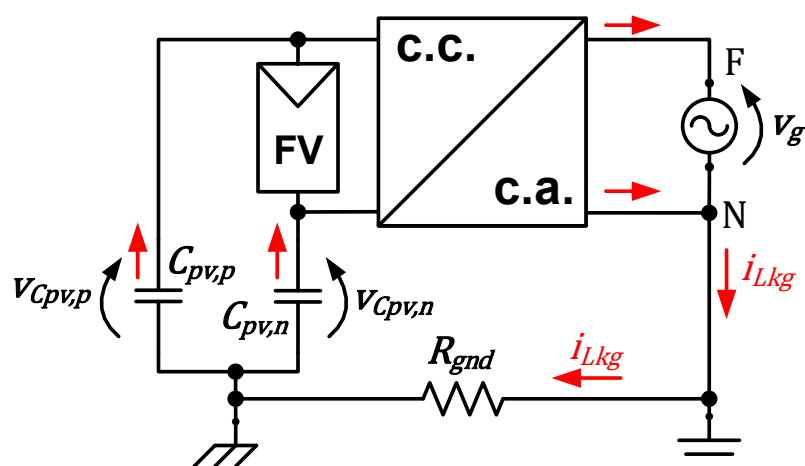
Fonte: Adaptado de (XIAO, 2021)

As características da tensão de modo comum, que é aplicada sobre as capacitâncias parasitas do arranjo fotovoltaico, desprezando-se a ondulação de tensão do barramento CC, podem ser resumidas da seguinte forma:

- Topologias da classe *Full-Bridge (Without Clamping e With Clamping)*: apresentam, tipicamente, tensão de modo comum com componente CC e componente CA na frequência da rede elétrica⁸;
- Topologias da classe *Half-Bridge (I type, T type e S type)*: apresentam tensão de modo comum, idealmente, constante com metade da tensão do barramento CC;
- Topologias da classe *Common-ground (Capacitor-based e Inductor-based)*: apresentam tensão de modo comum, idealmente, constante com amplitude nula na capacitância parasita do lado conectado ao condutor neutro da rede elétrica e com amplitude igual a tensão do barramento CC na capacitância parasita do lado sem conexão direta com o condutor neutro da rede elétrica.

A Figura 2.7 apresenta o circuito simplificado de um inversor sem transformador para SFCR, onde são indicadas as tensões de modo comum, que são aplicadas sobre as capacitâncias parasitas do arranjo fotovoltaico e o percurso da corrente de fuga.

Figura 2.7 – Circuito simplificado de inversor sem transformador para SFCR indicando a tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV



Fonte: Produção do próprio autor

⁸ No caso do sistema de distribuição de energia elétrica do tipo *split-phase* (tensão entre fase A e o neutro defasada de 180° em relação a tensão entre a fase B e o neutro), a tensão de modo comum produzida pela rede elétrica é, idealmente, nula. Portanto, para esse tipo de sistema de distribuição obtêm-se componente CA da tensão de modo comum, idealmente, nula. (FIGUEREDO, 2016).

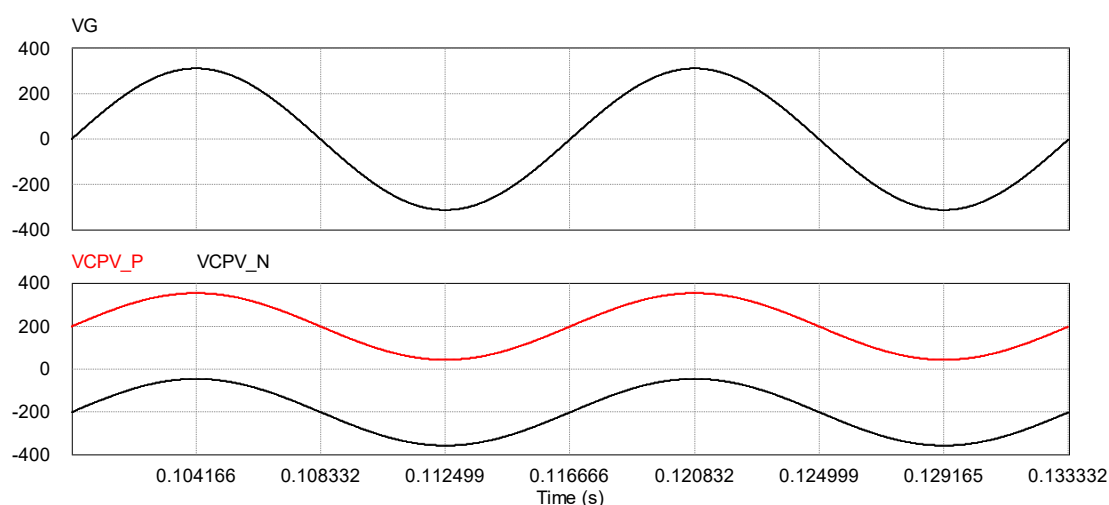
O circuito da Figura 2.7 é utilizado como referência para ilustrar os pontos de medição, onde são obtidas as formas de onda das tensões aplicadas sobre as capacitâncias parasitas apresentadas a seguir.

Considerando-se o circuito da Figura 2.7 onde o inversor está conectado entre os condutores fase e neutro da rede elétrica com tensão eficaz de 220 V, as formas de onda da tensão da rede elétrica v_g e das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico $v_{Cpv,p}$ e $v_{Cpv,n}$ para as classes de topologias *Full-Bridge*, *Half-Bridge* e *Common-ground* são obtidas por meio de simulação e apresentadas, respectivamente, na Figura 2.8, na Figura 2.9 e na Figura 2.10.

No caso das topologias da classe *Full-Bridge* e *Common-ground* foi considerada a tensão do barramento CC com valor médio de 400 V, para a topologia da classe *Half-Bridge* foi considerada a tensão do barramento CC com valor médio de 800 V. Os demais parâmetros utilizados nas simulações para a obtenção da Figura 2.8, Figura 2.9 e Figura 2.10 são apresentados no Apêndice A.

A Figura 2.8 apresenta as formas de onda obtidas por meio da simulação da topologia *Full-Bridge DC Bypass* (FB-DCBP) (GONZALEZ SENOSIAIN, ROBERTO et al., 2006), que é um exemplo de topologia da classe *Full-Bridge*. Uma análise mais detalhada dessa topologia e as condições de simulação são apresentadas no Apêndice A.

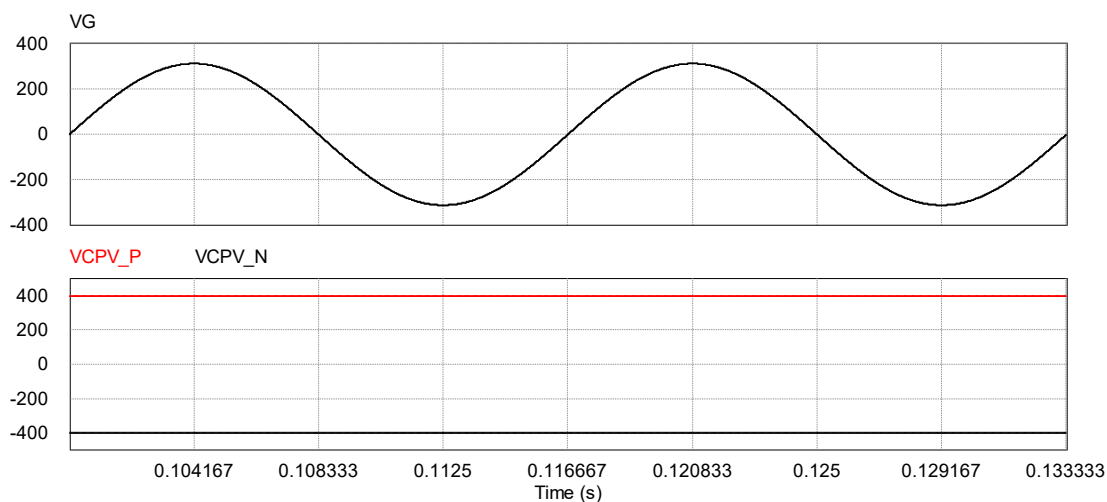
Figura 2.8 – Formas de onda da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV nas topologias da classe *Full-bridge*: (v_g ; $v_{Cpv,p}$; $v_{Cpv,n}$)



Fonte: Produção do próprio autor

A Figura 2.9 apresenta as formas de onda obtidas por meio da simulação do inversor com topologia em meia-ponte (XIAO; WANG, 2021), que é um exemplo de topologia da classe *Half-Bridge*. Uma análise mais detalhada dessa topologia e as condições de simulação são apresentadas no Apêndice A.

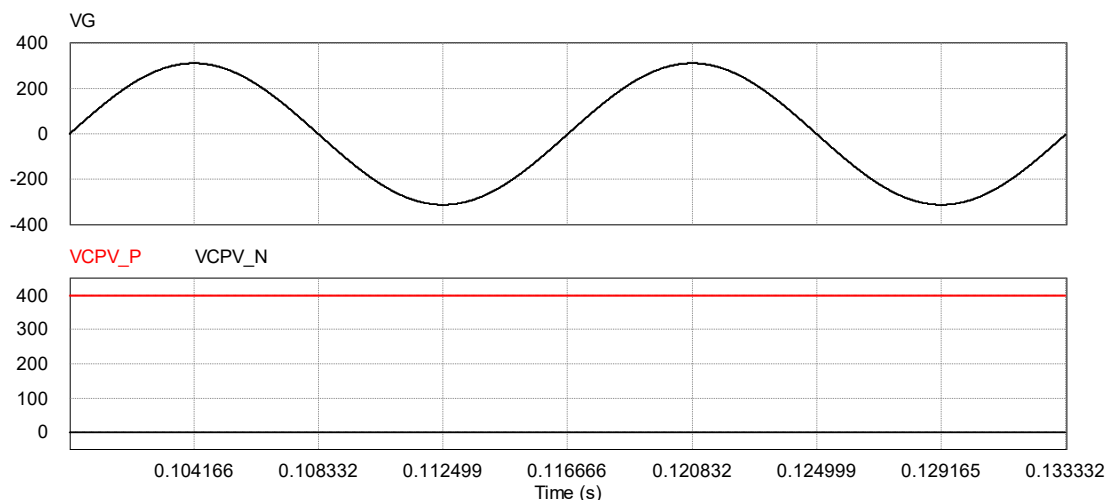
Figura 2.9 – Forma de onda da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV nas topologias da classe *Half-Bridge*: (v_g ; $v_{Cpv,p}$; $v_{Cpv,n}$)



Fonte: Produção do próprio autor

A Figura 2.10 apresenta as formas de onda obtidas por meio da simulação da topologia *Virtual DC-bus inverter* (GU et al., 2013), que é um exemplo de topologia da classe *Common-ground*. Uma análise mais detalhada dessa topologia e as condições de simulação são apresentadas no Apêndice A.

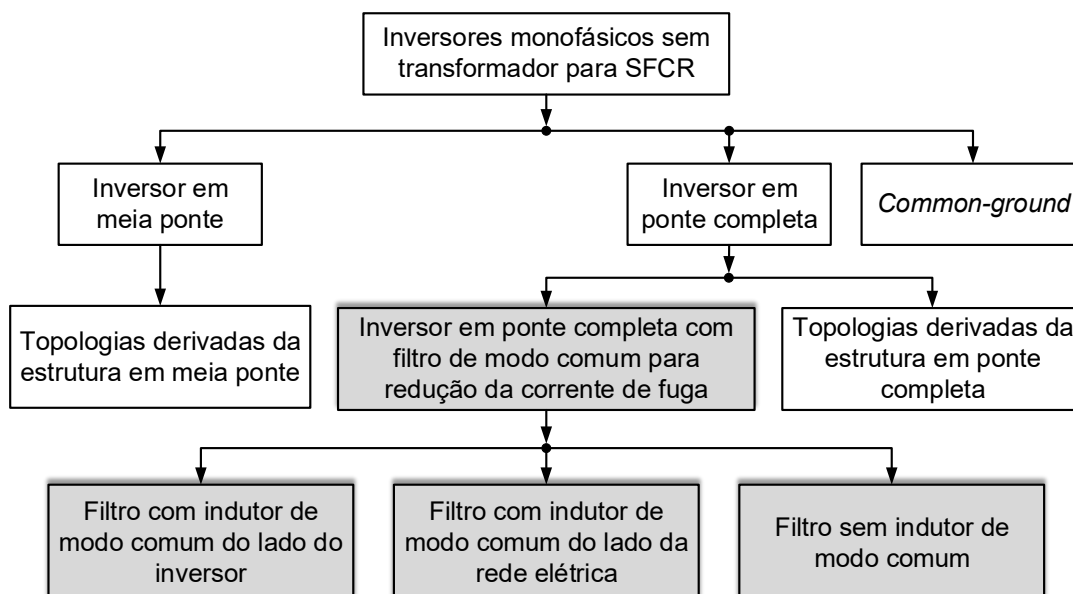
Figura 2.10 – Forma de onda da tensão de modo comum aplicada sobre as capacitâncias parasitas do arranjo FV nas topologias da classe *Common-ground*: (v_g ; $v_{Cpv,p}$; $v_{Cpv,n}$)



Fonte: Produção do próprio autor

Neste trabalho é proposta uma extensão da classificação apresentada em (XIAO, 2021) com a inclusão da subclasse dos inversores em ponte completa com filtro de modo comum para a redução da corrente de fuga, como apresentado na Figura 2.11. A contribuição proposta nesta tese para a extensão da classificação está em destaque nos blocos em cinza.

Figura 2.11 – Proposta de classificação dos inversores sem transformador para SCFR considerando topologias e filtros de modo comum (contribuição deste trabalho em destaque nos blocos em cinza)



Fonte: Produção do próprio autor - adaptado de (XIAO, 2021)

Considerando a proposta de classificação dos inversores sem transformador para SFCR apresentada na Figura 2.11, algumas topologias representativas de cada uma das classes são apresentadas no Apêndice A. Além disso, resultados de simulação das topologias selecionadas, obtidos por meio do software PSIM, também são apresentados no Apêndice A.

Na próxima seção deste trabalho são apresentados os principais resultados e as conclusões obtidas a partir da revisão das classificações e topologias de inversores sem transformador para SFCR.

2.3.2 Considerações gerais sobre a revisão das topologias de inversores sem transformador para SFCR

Considerando todas as referências analisadas na seção 2.3.1, que tratam das classificações e topologias de inversores sem transformador para SFCR, pode-se concluir que as principais estratégias para reduzir a corrente de fuga encontradas na literatura são baseadas em quatro estratégias principais:

- a) desconexão entre os lados CC e CA do inversor, durante os períodos de roda livre, por meio de chaves semicondutoras controladas (por exemplo, as topologias H5 e HERIC);
- b) desconexão entre os lados CC e CA do inversor e grampeamento da tensão de modo comum do inversor, durante os períodos de roda livre, por meio da conexão dos terminais de saída do inversor ao ponto médio do barramento CC (por exemplo, as topologias *Full-Bridge DC Bypass* e HB-ZVR-D);
- c) topologias com o condutor neutro da rede elétrica permanentemente conectado ao barramento CC do inversor (por exemplo, topologias das classes *Half-Bridge* e *Common-Ground*);
- d) filtros de modo comum projetados para atenuar a corrente de fuga, que apresenta as principais componentes harmônicas localizadas em torno da frequência de chaveamento do inversor (por exemplo, topologia ponte completa com filtros FB-CM1, FB-CM2 e FB-CM3 apresentados no Apêndice A).

A Tabela 2.4 apresenta a corrente de fuga obtida por simulação para cada uma das topologias de inversor sem transformador para SFCR, que são analisadas no Apêndice A.

Tabela 2.4 – Resumo dos resultados de simulação das topologias de inversor sem transformador para SFCR

Classe	Topologia	Corrente de fuga ($i_{Lkg,rms}$)
<i>Half-Bridge</i>	Meia ponte	$\cong 0$ mA
	NPC	$\cong 0$ mA
	Conergy NPC	$\cong 0$ mA
<i>Full-Bridge</i>	Ponte completa com PWM bipolar	6,69 mA
	Ponte completa com PWM unipolar contínua (PWM-UC)	2,78 A
	Ponte completa com PWM unipolar descontínua (PWM-UD)	1,56 A
	Ponte completa com filtro FB-CM1 (PWM-UC)	10,8 mA
	Ponte completa com filtro FB-CM2 (PWM-UD)	51,8 mA
	Ponte completa com filtro FB-CM3 (PWM-UC)	9,6 mA
	H5	23,62 mA
	HERIC	23,61 mA
	<i>Full-Bridge DC Bypass</i>	9,6 mA
	HB-ZVR-D	11,3 mA
<i>Common-Ground</i>	<i>Virtual DC-Bus</i>	$\cong 0$ mA

Os resultados apresentados na Tabela 2.4 mostram que, em relação ao valor RMS da corrente de fuga, as topologias das classes *Half-Bridge* e *Common-Ground* apresentam o melhor desempenho, com corrente de fuga praticamente nula.

Dentro da classe de topologias *Full-Bridge*, a Tabela 2.4 mostra que a topologia em ponte completa convencional com 4 chaves semicondutoras, também conhecida como *H-Bridge*, só atende os limites de corrente residual definidos pela norma IEC 62109-2:2011, quando a estratégia de modulação PWM bipolar é utilizada. No entanto, essa estratégia de modulação apresenta diversas desvantagens, que inviabilizam a sua utilização em produtos comerciais. Uma discussão mais detalhada sobre as estratégias de modulação para inversores em ponte completa sem transformador é apresentada em (FIGUEREDO, 2016) e no Apêndice A deste trabalho.

A Tabela 2.4 mostra que a topologia em ponte completa com as 3 configurações de filtro de modo comum analisadas no Apêndice A (FB-CM1, FB-CM2 e FB-CM3), apresentam corrente de fuga com valor RMS inferior ao limite de 300 mA definido pela norma IEC 62109-2:2011. A configuração de filtro FB-CM2, que não utiliza indutor de modo comum, apresentou a corrente de fuga mais elevada entre as 3 configurações analisadas.

Os resultados da Tabela 2.4 mostram que entre as topologias derivadas da estrutura em ponte completa, as topologias que realizam o grampeamento da tensão de modo comum, exemplificadas pelas topologias *Full-Bridge DC Bypass* e HB-ZVR-D, apresentam corrente de fuga menor do que as topologias que não realizam o grampeamento da tensão de comum.

Apesar do melhor resultado apresentado pelas topologias *Full-Bridge DC Bypass* e HB-ZVR-D, as topologias que não realizam o grampeamento da tensão de modo comum, exemplificadas pelas topologias H5 e HERIC, também apresentam corrente de fuga com valor RMS abaixo do limite (300 mA) definido pela norma IEC 62109-2:2011.

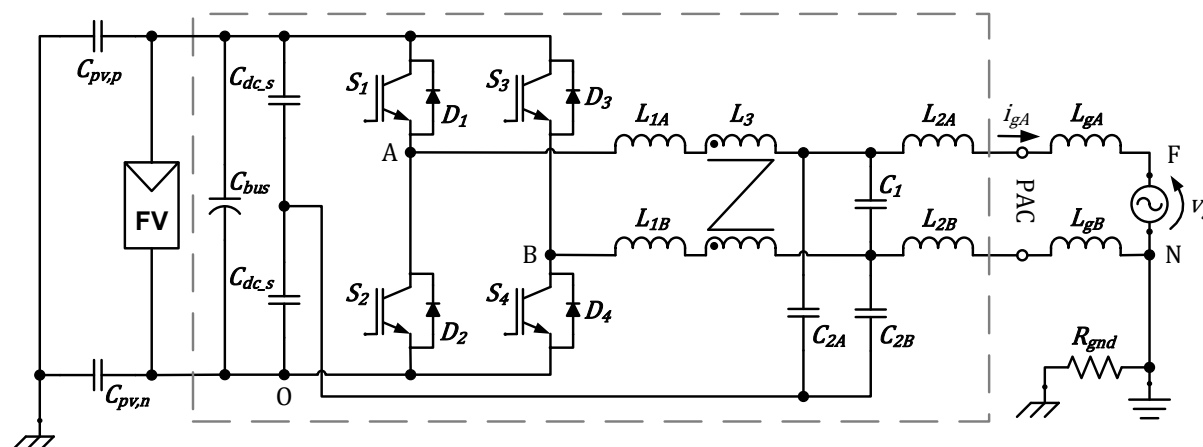
3 PROPOSTA DE FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL PARA INVERSOR EM PONTE COMPLETA

Na seção 2.3.1 deste trabalho foi proposta uma extensão da classificação de inversores sem transformador para SFCR apresentada em (XIAO, 2021), por meio da inclusão da subclasse dos inversores em ponte completa com filtro de modo comum para a redução da corrente de fuga (ver Figura 2.11 e seção A.2.2 do Apêndice A).

Na Figura 2.11, a subclasse dos inversores em ponte completa com filtro de modo comum para a redução da corrente de fuga apresenta 3 configurações:

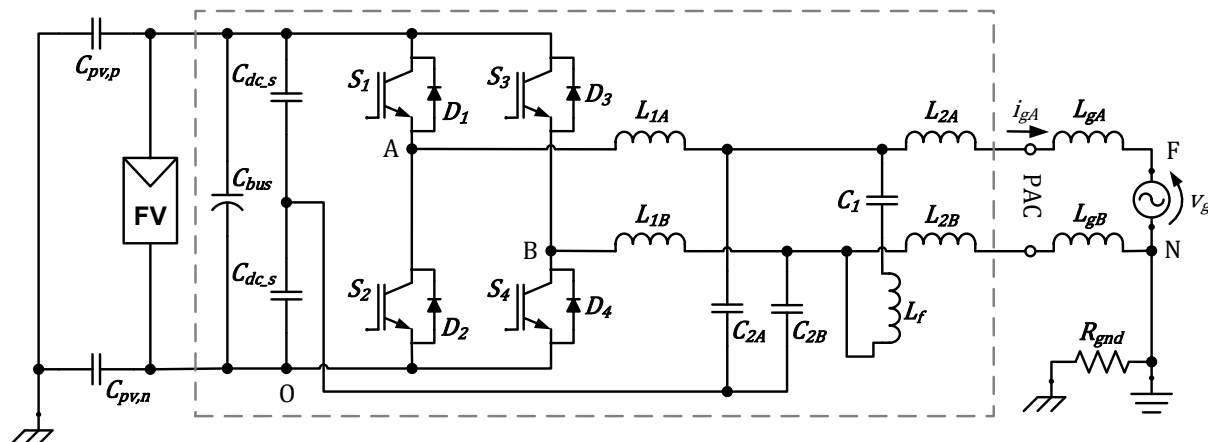
- Filtro com indutor de modo comum do lado do inversor – exemplificado com o filtro proposto em (DONG et al., 2012) e apresentado na Figura 3.1, que é denominado, neste trabalho, como FB-CM1.
- Filtro sem indutor de modo comum – exemplificado com o filtro proposto em (WU et al., 2014) e apresentado na Figura 3.2, que é denominado, neste trabalho, como FB-CM2.
- Filtro com indutor de modo comum do lado da rede elétrica – exemplificado com o filtro proposto em (FIGUEREDO et al., 2013) e apresentado na Figura 3.3, que é denominado, neste trabalho, como FB-CM3.

Figura 3.1 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LCL (FB-CM1)



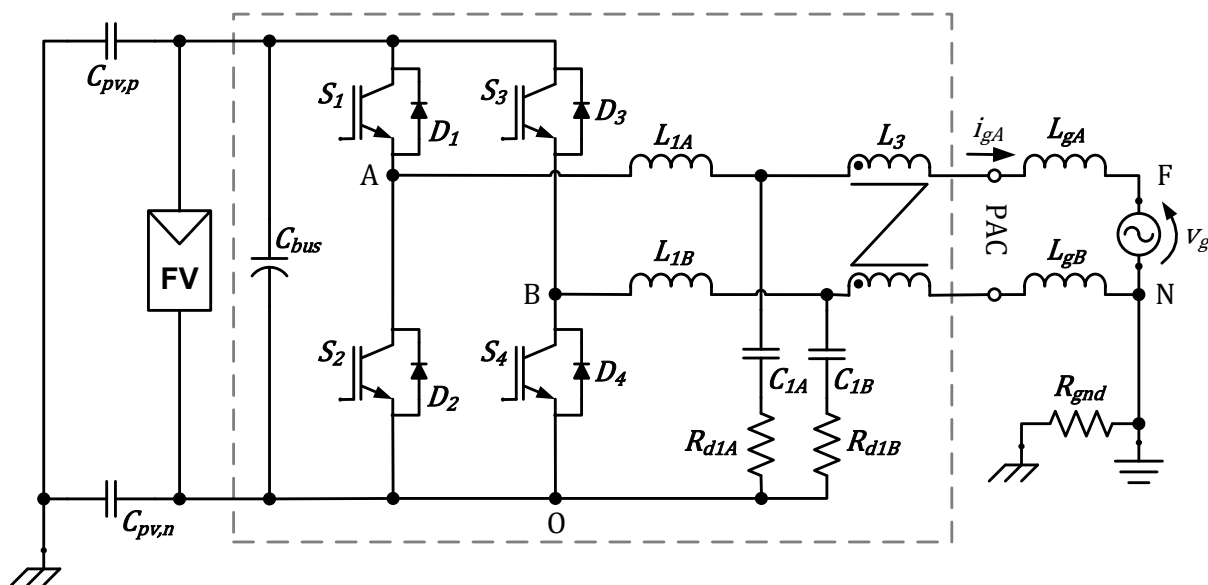
Fonte: Produção do próprio autor - adaptado de (DONG et al., 2012)

Figura 3.2 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LLCL (FB-CM2)



Fonte: Produção do próprio autor – adaptado de (WU et al., 2014)

Figura 3.3 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LCL sem indutores L_{2A} e L_{2B} (FB-CM3)



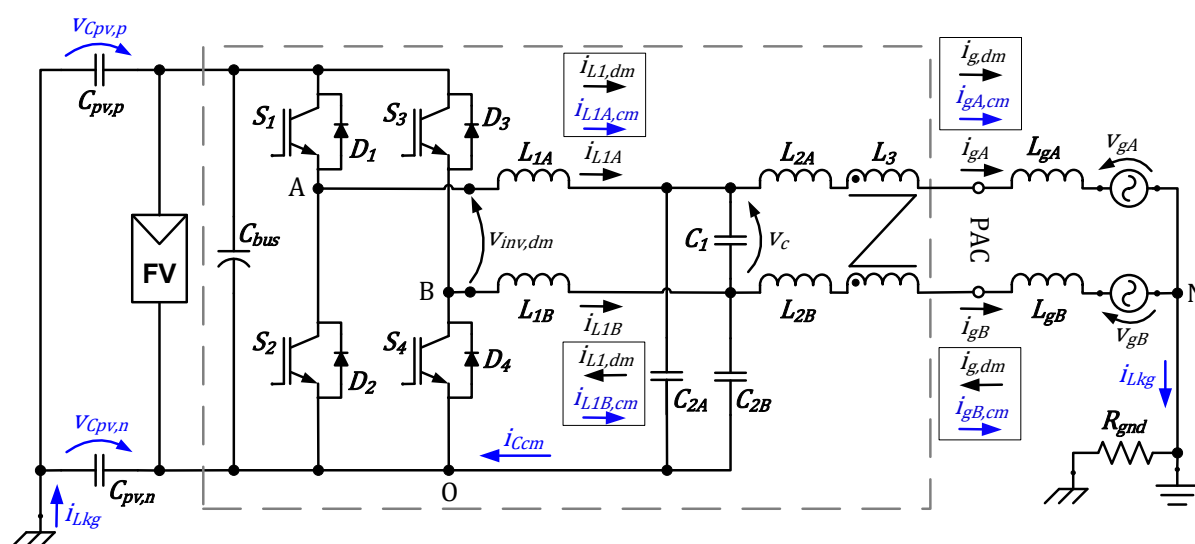
Fonte: Produção do próprio autor – adaptado de (FIGUEREDO et al., 2013)

Na próxima seção deste trabalho, é proposta uma configuração de filtro integrado de modo comum e diferencial, denominada FB-CM4, que se enquadra na subclasse dos inversores em ponte completa com filtro de modo comum, para a redução da corrente de fuga, e indutor de modo comum do lado da rede elétrica. Esse é o tema central desta tese.

3.1 APRESENTAÇÃO DO FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL PARA INVERSOR EM PONTE COMPLETA PROPOSTO (FB-CM4)

A Figura 3.4 apresenta o filtro integrado de modo comum e diferencial proposto pelo autor deste trabalho e publicado no artigo (FIGUEREDO; MATAKAS, 2020), essa configuração de filtro será identificada neste trabalho como FB-CM4. O filtro proposto é baseado em (DONG et al., 2012), (DONG, DONG, 2012) e (FIGUEREDO et al., 2013).

Figura 3.4 – Filtro integrado de modo comum e diferencial proposto (FB-CM4)



Fonte: Produção do próprio autor

As diferenças entre o circuito do filtro FB-CM4, apresentado na Figura 3.4, e o filtro FB-CM1, proposto em (DONG et al., 2012) e apresentado na Figura 3.1, são a posição do indutor de modo comum L_3 e o ponto comum de conexão dos capacitores C_{2A} e C_{2B} .

No filtro FB-CM1 (DONG et al., 2012), o indutor L_3 está em série com os indutores do lado do inversor L_{1A} e L_{1B} , Figura 3.1. No filtro proposto (FB-CM4), L_3 está em série com os indutores do lado da rede elétrica L_{2A} e L_{2B} , Figura 3.4.

A opção pelo posicionamento do indutor L_3 do lado da rede elétrica também foi adotada pelo autor desta tese em (FIGUEREDO et al., 2013), (FIGUEREDO; DE CARVALHO; MATAKAS, 2014) e (FIGUEREDO, 2016). O principal motivo para esse posicionamento de L_3 é a redução do volume do indutor de modo comum, outras

considerações sobre essa opção são apresentadas na seção A.2.2.3 desta tese, que discute o filtro FB-CM3 (FIGUEREDO et al., 2013).

No filtro FB-CM1 (DONG et al., 2012), o ponto comum de conexão dos capacitores C_{2A} e C_{2B} é o ponto médio do barramento CC formado pelos capacitores C_{dc_s} , Figura 3.1. No filtro proposto, o ponto comum de conexão dos capacitores C_{2A} e C_{2B} é o terminal negativo do barramento CC, Figura 3.4. Essa implementação não requer barramento CC com ponto médio, eliminando os capacitores de filme metálico de dezenas de microfarads C_{dc_s} . Por outro lado, a tensão aplicada sobre os capacitores C_{2A} e C_{2B} conectados ao terminal negativo do barramento CC passa a apresentar uma componente CC adicional, com valor médio ($V_{bus}/2$), além da componente CA com valor de pico ($V_{g,pk}/2$), que está presente nas duas implementações.

A opção pelo ponto comum de conexão dos capacitores C_{2A} e C_{2B} no terminal negativo do barramento CC também foi adotada em (DONG, DONG, 2012), (FIGUEREDO et al., 2013), (FIGUEREDO; DE CARVALHO; MATAKAS, 2014) e (FIGUEREDO, 2016).

As principais diferenças entre o circuito do filtro proposto, apresentado na Figura 3.4, e os filtros propostos pelo autor em (FIGUEREDO et al., 2013), (FIGUEREDO; DE CARVALHO; MATAKAS, 2014) e (FIGUEREDO, 2016) são a ausência de componentes com a função de amortecimento passivo e a inclusão dos indutores L_{2A} e L_{2B} do lado da rede elétrica.

As diferenças entre o filtro proposto (FB-CM4) e as configurações previamente publicadas são aparentemente pequenas do ponto de vista do esquema elétrico. No entanto, a principal contribuição desta tese se concentra na proposta de um procedimento de projeto para o dimensionamento dos componentes passivos do filtro FB-CM4, que considera as restrições de estabilidade da estratégia de controle de corrente adotada. Além disso, a partir dos valores dos componentes do filtro, das frequências de ressonância e antirressonância são estabelecidos limites para o projeto do controlador de corrente. O procedimento proposto será apresentado nas próximas seções deste trabalho.

O filtro proposto é aplicado, nesta tese, em inversores do tipo fonte de tensão monofásicos com topologia em ponte completa, empregando modulação PWM-UC e

PWM-UD. As estratégias de modulação PWM-UC e PWM-UD são discutidas em (HOLMES; LIPO, 2003), (WU; HUANG; BLAABJERG, 2014) e (WU et al., 2022).

Os principais objetivos do filtro FB-CM4 são:

- a) a atenuação das componentes harmônicas de alta frequência da corrente de modo diferencial, para atender os requisitos de distorção harmônica total definidos pela norma para inversores utilizados em SFCR ABNT NBR 16149:2013 (ABNT, 2013), (INMETRO, 2023);
- b) a atenuação das componentes harmônicas de alta frequência da corrente de modo comum, para atender os requisitos de corrente residual definidos pela norma para inversores sem transformador utilizados em SFCR IEC 62109-2:2011 (IEC, 2011).

É importante mencionar, que o estudo de interferência eletromagnética (EMI – *Electromagnetic Interference*), na faixa de frequência acima de 150 kHz (WU et al., 2014), está fora do escopo deste trabalho e esse tema não será abordado nesta tese.

3.1.1 Breve histórico do desenvolvimento do filtro FB-CM4

O histórico de desenvolvimento do filtro integrado de modo comum e diferencial FB-CM4 tem início com o filtro FB-CM3, Figura 3.3, apresentado no artigo intitulado “*Leakage current minimization techniques for single-phase transformerless grid-connected PV inverters - An overview*” (FIGUEREDO et al., 2013).

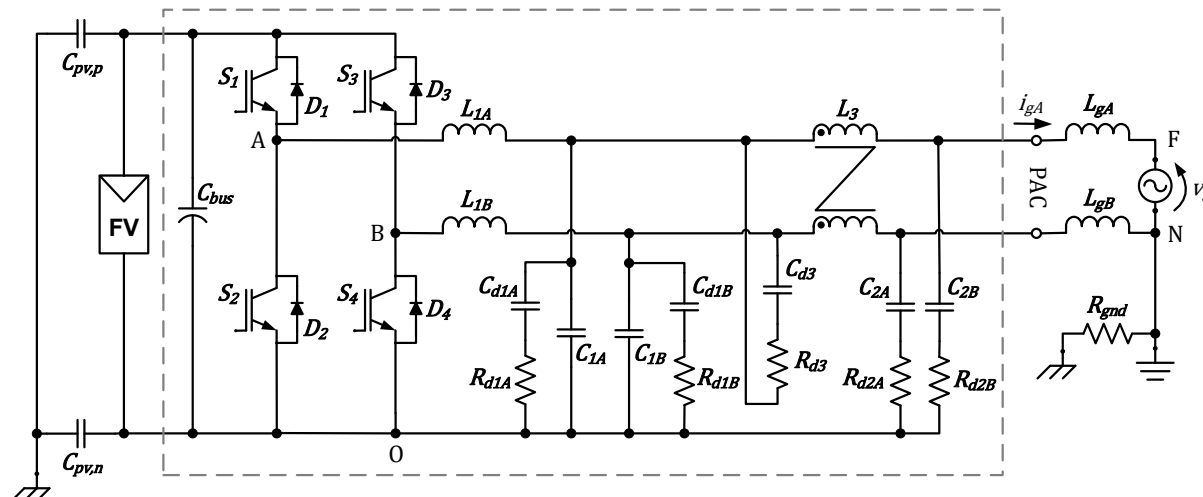
O filtro FB-CM3 foi obtido a partir da simplificação do filtro FB-CM1 (DONG, DONG, 2012), por meio da remoção dos indutores de modo diferencial L_{2A} , L_{2B} e da mudança de posição do indutor de modo comum L_3 . Além dessas mudanças, foram empregados resistores de amortecimento no filtro FB-CM3 para obter o amortecimento passivo das ressonâncias de modo comum e de modo diferencial. A configuração do circuito de amortecimento passivo, denominada *RC-series passive damping* (MUKHERJEE; DE, 2013), foi utilizada devido a simplicidade de implementação.

Uma evolução do filtro FB-CM3, desenvolvida pelo autor desta tese, foi apresentada no artigo intitulado “*Integrated Common and Differential Mode Filter*

Applied to a Single-Phase Transformerless PV Microinverter with Low Leakage Current” (FIGUEREDO; DE CARVALHO; MATAKAS, 2014). Essa configuração é apresentada na Figura 3.5 e será denominada, neste trabalho, como FB-CM3A.

As principais mudanças apresentadas pelo filtro integrado de modo comum e diferencial FB-CM3A estão relacionadas com os circuitos de amortecimento passivo. No filtro FB-CM3A, o circuito de amortecimento passivo principal, formado pelos componentes $(R_{d1A}, C_{d1A}, R_{d1B}, C_{d1B})$, utiliza a configuração *RC-parallel passive damping* (MUKHERJEE; DE, 2013), que produz menores perdas, quando comparado com a configuração *RC-series passive damping* (MUKHERJEE; DE, 2013). Além disso, foram adicionados o resistor R_{d3} , que é responsável pelo amortecimento do circuito de modo diferencial, e os resistores (R_{d2A}, R_{d2B}) , que são responsáveis, principalmente, pelo amortecimento do segundo estágio do filtro de modo comum.

Figura 3.5 – Inversor ponte completa com filtro integrado de modo comum e diferencial (FB-CM3A)



Fonte: Produção do próprio autor – adaptado de (FIGUEREDO; DE CARVALHO; MATAKAS, 2014)

Após a publicação do artigo (FIGUEREDO; DE CARVALHO; MATAKAS, 2014), o autor desta tese, desenvolveu a dissertação de mestrado intitulada “Corrente de fuga em inversores monofásicos sem transformador para conexão de sistemas fotovoltaicos à rede de distribuição de energia elétrica: análise e proposta de filtro passivo integrado de modo comum e diferencial” (FIGUEREDO, 2016). Nessa dissertação, o procedimento de projeto do filtro FB-CM3A foi desenvolvido e analisado em detalhe.

No final da dissertação de mestrado (FIGUEREDO, 2016), são apresentadas algumas sugestões para o desenvolvimento de trabalhos futuros. As principais

sugestões, que foram consideradas para o desenvolvimento desta tese, são listadas a seguir:

- a) estudo da aplicação de estratégias de amortecimento ativo;
- b) estudo da aplicação de controlador proporcional ressonante, com múltiplos compensadores de harmônicos, para redução da THD e minimização das componentes harmônicas de baixa ordem na corrente injetada na rede elétrica;
- c) estudo da aplicabilidade do filtro integrado de modo comum e diferencial em inversores sem transformador de maior potência (na faixa de alguns kW);
- d) desenvolvimento de um procedimento de projeto considerando inversores de maior potência (na faixa de alguns kW) empregando amortecimento ativo, passivo e híbrido das ressonâncias do filtro integrado de modo comum e modo diferencial.

As sugestões para o desenvolvimento de trabalhos futuros, apresentadas anteriormente, foram consideradas como ponto de partida para o desenvolvimento do filtro FB-CM4 e do procedimento de projeto integrado dos componentes do filtro e do controlador de corrente, que é o objeto de estudo central desta tese.

Alguns pontos de destaque do filtro FB-CM4, do sistema de controle e do procedimento de projeto proposto, que serão discutidos com maiores detalhes ao longo desta tese, são listados a seguir:

- a) a inclusão dos indutores L_{2A} e L_{2B} do lado da rede elétrica para viabilizar a manutenção da frequência de ressonância de modo diferencial dentro da faixa de estabilidade do controlador de corrente, considerando a variação da indutância da rede elétrica;
- b) o emprego de amortecimento ativo da ressonância do circuito de modo diferencial, por meio de pré-alimentação da tensão do capacitor do filtro LCL;
- c) o emprego de controlador de corrente do tipo proporcional ressonante com múltiplos compensadores de harmônicos;
- d) a aplicação do procedimento de projeto para inversores com potências de 1,5 kW e 10 kW, para mostrar a viabilidade de aplicação do filtro proposto em toda a faixa de potência, que tipicamente emprega inversores monofásicos;

- e) o procedimento de projeto considera a variação da indutância da rede elétrica, a variação da capacitância parasita dos módulos FV e as tolerâncias dos indutores e capacitores utilizados no filtro integrado de modo comum e diferencial FB-CM4.

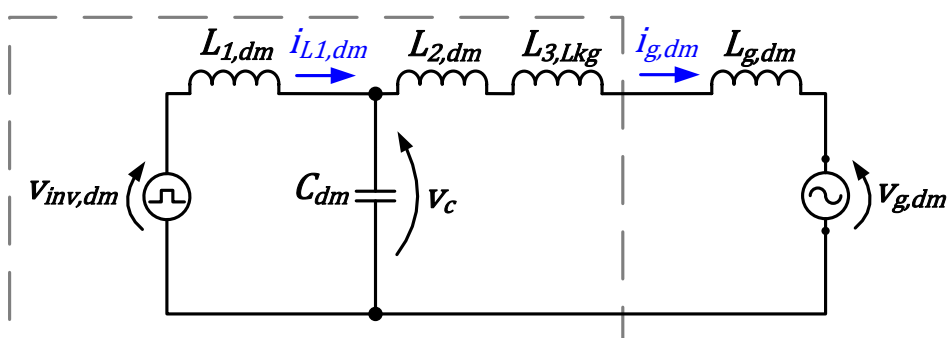
3.2 MODELAGEM DO FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4

A seguir serão apresentados os circuitos equivalentes de modo comum e modo diferencial, que serão utilizados para análise e projeto do filtro integrado de modo comum e diferencial FB-CM4, proposto neste trabalho. Por uma questão de clareza, as resistências CC (DCR) dos indutores e as resistências série equivalente (RSE) dos capacitores serão omitidas nas figuras dos circuitos de modo comum e diferencial.

3.2.1 Circuito equivalente de modo diferencial

A Figura 3.6 apresenta o circuito equivalente de modo diferencial do filtro FB-CM4, obtido a partir do esquema elétrico apresentado na Figura 3.4. O circuito de modo diferencial apresenta a configuração LCL, com a indutância total de modo diferencial do lado da rede elétrica sendo formada pela associação em série das indutâncias $L_{3,Lkg}$, $L_{2,dm}$ e $L_{g,dm}$.

Figura 3.6 – Inversor em ponte completa com filtro FB-CM4: circuito equivalente de modo diferencial



Fonte: Produção do próprio autor

Os elementos do circuito de modo diferencial são apresentados a seguir.

A tensão de modo diferencial produzida pelo inversor ($v_{inv,dm}$) é definida pela equação (3.1).

$$v_{inv,dm} = v_{AO} - v_{BO} \quad (3.1)$$

A tensão de modo diferencial produzida pela rede elétrica ($v_{g,dm}$) é definida pela equação (3.2).

$$v_{g,dm} = v_{gA} - v_{gB} \quad (3.2)$$

A indutância equivalente de modo diferencial dos indutores L_{1A} e L_{1B} ($L_{1,dm}$) é definida pela equação (3.3).

$$L_{1,dm} = L_{1A} + L_{1B} \quad (3.3)$$

A indutância equivalente de modo diferencial dos indutores L_{2A} e L_{2B} ($L_{2,dm}$) é definida pela equação (3.4).

$$L_{2,dm} = L_{2A} + L_{2B} \quad (3.4)$$

A indutância de modo diferencial da rede elétrica ($L_{g,dm}$) é definida pela equação (3.5).

$$L_{g,dm} = L_{gA} + L_{gB} \quad (3.5)$$

A indutância total de modo diferencial ($L_{T,dm}$), definida pela equação (3.6), é a soma de todas as indutâncias de modo diferencial. Na equação (3.6), $L_{3,Lkg}$ é a indutância de dispersão do indutor de modo comum L_3 .

$$L_{T,dm} = L_{1,dm} + L_{2,dm} + L_{3,Lkg} + L_{g,dm} \quad (3.6)$$

A capacitância de modo diferencial (C_{dm}) é definida pela equação (3.7).

$$C_{dm} = C_1 + [(C_{2A} \cdot C_{2B}) / (C_{2A} + C_{2B})] \quad (3.7)$$

A corrente de modo diferencial nos indutores L_{1A} e L_{1B} ($i_{L1,dm}$) é definida pela equação (3.8).

$$i_{L1,dm} = (i_{L1A} - i_{L1B}) / 2 \quad (3.8)$$

A corrente de modo diferencial na rede elétrica ($i_{g,dm}$) é definida pela equação (3.9).

$$i_{g,dm} = (i_{gA} - i_{gB}) / 2 \quad (3.9)$$

A frequência angular de ressonância ($\omega_{r,dm}$) e a frequência angular de antirressonância ($\omega_{0,dm}$), do circuito equivalente de modo diferencial, são definidas, respectivamente, pelas equações (3.10) e (3.11) (XIN et al., 2017).

$$\omega_{r,dm} = 2\pi f_{r,dm} = \sqrt{\frac{L_{T,dm}}{L_{1,dm}(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (3.10)$$

$$\omega_{0,dm} = 2\pi f_{0,dm} = 1/\sqrt{(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}} \quad (3.11)$$

A partir do circuito da Figura 3.6, obtém-se as funções de transferência da tensão $v_{inv,dm}$ para a corrente $i_{L1,dm}$ ($G_{iL1}(s)$), da tensão $v_{inv,dm}$ para a corrente $i_{g,dm}$ ($G_{ig}(s)$) e da tensão $v_{inv,dm}$ para a tensão v_c ($G_{vc}(s)$), que são definidas, respectivamente, por (3.12), (3.13) (XIN et al., 2017) e (3.14) (LI et al., 2018b).

$$G_{iL1}(s) = \frac{i_{L1,dm}(s)}{v_{inv,dm}(s)} = \frac{s^2 + \omega_{0,dm}^2}{sL_{1,dm}(s^2 + \omega_{r,dm}^2)} \quad (3.12)$$

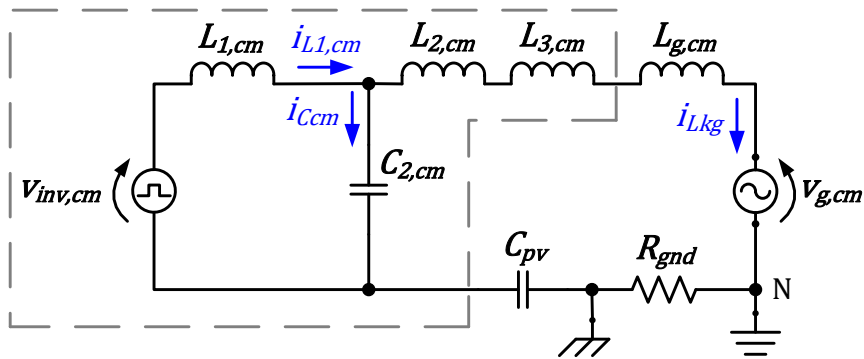
$$G_{ig}(s) = \frac{i_{g,dm}(s)}{v_{inv,dm}(s)} = \frac{\omega_{0,dm}^2}{sL_{1,dm}(s^2 + \omega_{r,dm}^2)} = \frac{\omega_{r,dm}^2}{sL_{T,dm}(s^2 + \omega_{r,dm}^2)} \quad (3.13)$$

$$G_{vc}(s) = \frac{v_c(s)}{v_{inv,dm}(s)} = \frac{1}{L_{1,dm}C_{dm}(s^2 + \omega_{r,dm}^2)} \quad (3.14)$$

3.2.2 Circuito equivalente de modo comum

A Figura 3.7 apresenta o circuito equivalente de modo comum do filtro FB-CM4, com a configuração LC de dois estágios, obtido a partir do esquema elétrico apresentado na Figura 3.4.

Figura 3.7 – Inversor em ponte completa com filtro FB-CM4: circuito equivalente de modo comum



Fonte: Produção do próprio autor

Os elementos do circuito de modo comum são apresentados a seguir.

A tensão de modo comum produzida pelo inversor ($v_{inv,cm}$) é definida pela equação (3.15).

$$v_{inv,cm} = (v_{AO} + v_{BO})/2 \quad (3.15)$$

A tensão de modo comum produzida pela rede elétrica ($v_{g,cm}$) é definida pela equação (3.16);

$$v_{g,cm} = (v_{gA} + v_{gB})/2 \quad (3.16)$$

A indutância equivalente de modo comum dos indutores L_{1A} e L_{1B} ($L_{1,cm}$) é definida pela equação (3.17);

$$L_{1,cm} = (L_{1A} \cdot L_{1B})/(L_{1A} + L_{1B}) \quad (3.17)$$

A indutância equivalente de modo comum dos indutores L_{2A} e L_{2B} ($L_{2,cm}$) é definida pela equação (3.18);

$$L_{2,cm} = (L_{2A} \cdot L_{2B})/(L_{2A} + L_{2B}) \quad (3.18)$$

A indutância equivalente de modo comum da rede elétrica ($L_{g,cm}$) é definida pela equação (3.19).

$$L_{g,cm} = (L_{gA} \cdot L_{gB}) / (L_{gA} + L_{gB}) \quad (3.19)$$

A capacitância equivalente de modo comum ($C_{2,cm}$) é definida pela equação (3.20).

$$C_{2,cm} = C_{2A} + C_{2B} \quad (3.20)$$

A capacitância parasita total do arranjo fotovoltaico (C_{pv}) é definida pela equação (3.21).

$$C_{pv} = C_{pv,p} + C_{pv,n} \quad (3.21)$$

A corrente de modo comum nos indutores L_{1A} e L_{1B} ($i_{L1,cm}$) é definida pela equação (3.22).

$$i_{L1,cm} = i_{L1A} + i_{L1B} \quad (3.22)$$

A corrente de fuga de modo comum (i_{Lkg}) é definida pela equação (3.23).

$$i_{Lkg} = i_{gA} + i_{gB} \quad (3.23)$$

A corrente de modo comum nos capacitores C_{2A} e C_{2B} (i_{Ccm}) é definida pela equação (3.24).

$$i_{Ccm} = i_{L1,cm} - i_{Lkg} \quad (3.24)$$

A partir do circuito da Figura 3.7, obtém-se a função de transferência da tensão $v_{inv,cm}$ para a corrente i_{Lkg} ($G_{iLkg}(s)$), definida por (3.25), onde os termos a_4 , a_3 , a_2 e a_1 são definidos, respectivamente, pelas equações (3.26), (3.27), (3.28) e (3.29). Nas equações (3.26) e (3.28), $L_{3,cm}$ é a indutância de modo comum. Nas equações (3.27) e (3.29), R_{gnd} é a resistência do circuito de aterramento.

$$G_{iLkg}(s) = \frac{i_{Lkg}(s)}{v_{inv,cm}(s)} = \frac{sC_{pv}}{s^4a_4 + s^3a_3 + s^2a_2 + sa_1 + 1} \quad (3.25)$$

$$a_4 = L_{1,cm}(L_{2,cm} + L_{3,cm} + L_{g,cm})C_{2,cm}C_{pv} \quad (3.26)$$

$$a_3 = L_{1,cm}C_{2,cm}C_{pv}R_{gnd} \quad (3.27)$$

$$a_2 = (L_{1,cm}C_{2,cm}) + C_{pv}(L_{1,cm} + L_{2,cm} + L_{3,cm} + L_{g,cm}) \quad (3.28)$$

$$a_1 = C_{pv}R_{gnd} \quad (3.29)$$

Considerando o circuito da Figura 3.7 e $R_{gnd} = 0$, obtém-se a função de transferência da tensão $v_{inv,cm}$ para a corrente i_{Lkg} ($G_{iLkg}(s)|_{R_{gnd}=0}$), definida por (3.30). A partir da função de transferência $G_{iLkg}(s)|_{R_{gnd}=0}$, obtém-se as frequências de ressonância do circuito de modo comum $f_{r,cm1}$ e $f_{r,cm2}$, que são definidas pelas equações (3.31) e (3.32), respectivamente.

$$G_{iLkg}(s)|_{R_{gnd}=0} = \frac{sC_{pv}}{s^4a_4 + s^2a_2 + 1} \quad (3.30)$$

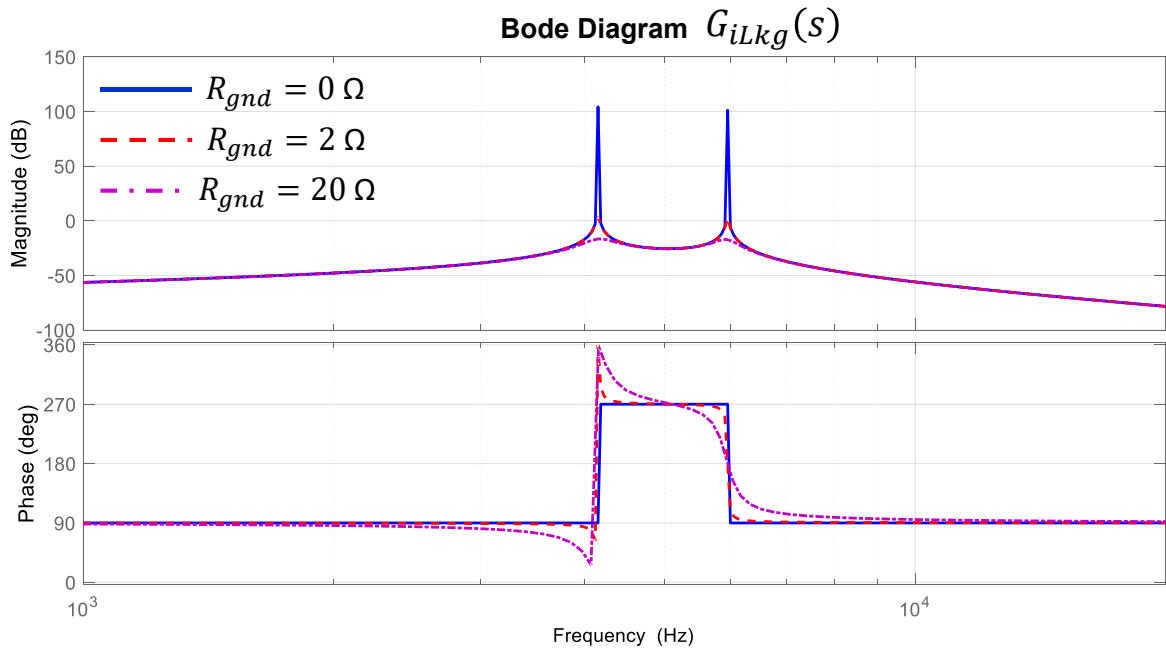
$$f_{r,cm1} = \frac{1}{2\pi} \sqrt{\frac{(a_2 - \sqrt{a_2^2 - 4a_4})}{2a_4}} = \frac{1}{2\pi} \sqrt{\frac{2}{(a_2 + \sqrt{a_2^2 - 4a_4})}} \quad (3.31)$$

$$f_{r,cm2} = \frac{1}{2\pi} \sqrt{\frac{(a_2 + \sqrt{a_2^2 - 4a_4})}{2a_4}} = \frac{1}{2\pi} \sqrt{\frac{2}{(a_2 - \sqrt{a_2^2 - 4a_4})}} \quad (3.32)$$

A Figura 3.8 apresenta o diagrama de Bode da função de transferência $G_{iLkg}(s)$ considerando 3 valores de resistência de aterramento R_{gnd} (0 Ω , 2 Ω e 20 Ω), os outros parâmetros da função de transferência foram obtidos do exemplo de projeto com PWM-UC e $S_{max} = 1,5$ kVA, apresentado no capítulo 4 deste trabalho.

Na Figura 3.8, pode-se observar que a variação do valor da resistência R_{gnd} afeta o amortecimento das ressonâncias. Por outro lado, as frequências de ressonância se mantêm praticamente constantes com a variação de R_{gnd} .

Figura 3.8 – Filtro FB-CM4: Diagrama de Bode da função de transferência $G_{iLkg}(s)$ com variação de R_{gnd}



Fonte: Produção do próprio autor

A partir do circuito da Figura 3.7, obtém-se a função de transferência da tensão $v_{inv,cm}$ para a corrente $i_{L1,cm}$ ($G_{iL1,cm}(s)$), definida por (3.33), onde os termos b_3 e b_2 são definidos, respectivamente, pelas equações (3.34) e (3.35).

$$G_{iL1,cm}(s) = \frac{i_{L1,cm}(s)}{v_{inv,cm}(s)} = \frac{s^3 b_3 + s^2 b_2 + s(C_{2,cm} + C_{pv})}{s^4 a_4 + s^3 a_3 + s^2 a_2 + s a_1 + 1} \quad (3.33)$$

$$b_3 = (L_{2,cm} + L_{3,cm} + L_{g,cm})C_{2,cm}C_{pv} \quad (3.34)$$

$$b_2 = C_{2,cm}C_{pv}R_{gnd} \quad (3.35)$$

A partir do circuito da Figura 3.7, obtém-se a função de transferência da tensão $v_{inv,cm}$ para a corrente i_{Ccm} ($G_{iCcm}(s)$), definida por (3.36).

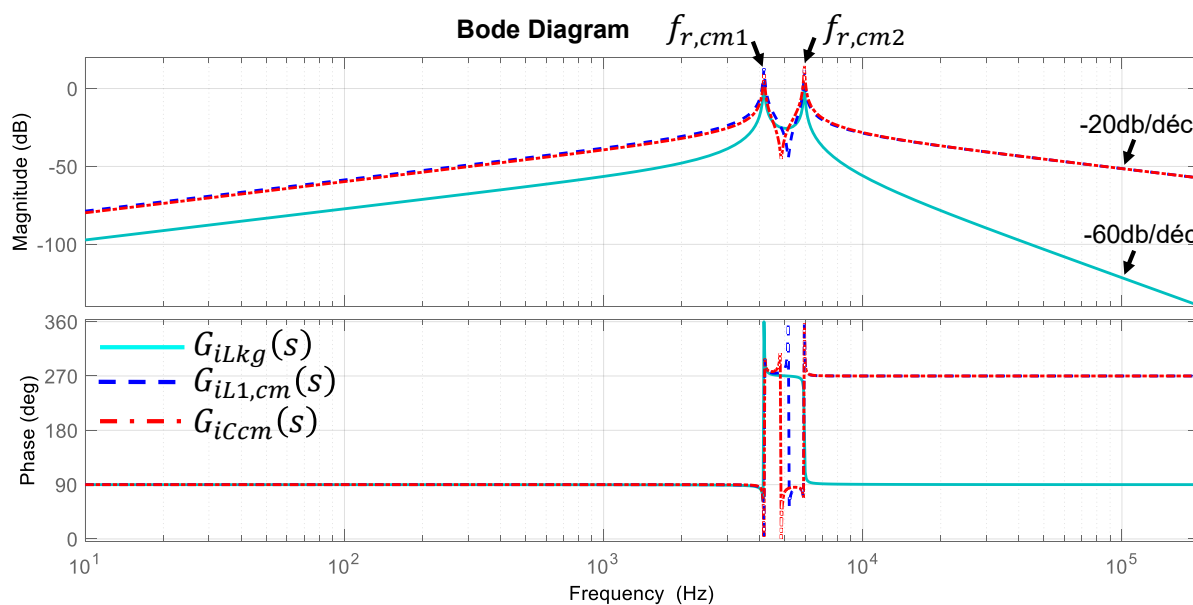
$$G_{iCcm}(s) = \frac{i_{Ccm}(s)}{v_{inv,cm}(s)} = \frac{s^3 b_3 + s^2 b_2 + sC_{2,cm}}{s^4 a_4 + s^3 a_3 + s^2 a_2 + s a_1 + 1} \quad (3.36)$$

A Figura 3.9 apresenta o diagrama de Bode com a resposta em frequência das funções de transferência $G_{iLkg}(s)$, $G_{iL1,cm}(s)$ e $G_{iCcm}(s)$. Nesse diagrama de Bode pode-se observar que as duas frequências de ressonância ($f_{r,cm1}$ e $f_{r,cm2}$) se repetem nas três funções de transferência. Por outro lado, a taxa de atenuação para

frequências maiores do que $f_{r,cm2}$ é de -60dB/década para $G_{iLkg}(s)$ e -20dB/década para $G_{iL1,cm}(s)$ e $G_{iCcm}(s)$, na região entre 10 kHz e 100 kHz.

Os parâmetros das funções de transferência, utilizados para a obtenção do diagrama de Bode da Figura 3.9, foram obtidos do exemplo de projeto com PWM-UC e $S_{max} = 1,5$ kVA apresentado no capítulo 4 deste trabalho, considerando $R_{gnd} = 2 \Omega$.

Figura 3.9 – Filtro FB-CM4: Diagrama de Bode das funções transferência $G_{iLkg}(s)$, $G_{iL1,cm}(s)$ e $G_{iCcm}(s)$



Fonte: Produção do próprio autor

3.3 PROCEDIMENTO DE PROJETO PARA O FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4

A modelagem dos circuitos equivalentes de modo comum e diferencial apresentada na seção anterior deste trabalho, mostrou que com a exceção do capacitor de filtro de modo diferencial C_1 , todos os outros componentes do filtro desempenham funções em ambos os circuitos. Essa interdependência entre os parâmetros dos circuitos de modo comum e modo diferencial, reduz a liberdade para o dimensionamento dos componentes do filtro e aumenta a complexidade para o desenvolvimento de um procedimento que atenda simultaneamente todas as restrições de projeto. Além da mencionada interdependência dos parâmetros, somam-se ainda as restrições impostas pela estratégia de controle, que visam assegurar a operação estável do inversor considerando as variações de alguns parâmetros, dentro de faixas pré-estabelecidas de valores.

As metodologias de projeto disponíveis na literatura, que tratam separadamente o projeto dos componentes do filtro LCL de modo diferencial, os componentes do filtro de modo comum e o sistema de controle do inversor, não são adequadas para a aplicação direta no projeto dos filtros integrados de modo comum e diferencial, como o filtro FB-CM4.

A principal contribuição deste trabalho é a proposta de um procedimento de projeto conjunto dos componentes do filtro e da malha de controle de corrente do inversor considerando as variações da indutância da rede elétrica, da capacitância parasita dos módulos fotovoltaicos, a tolerância dos componentes do filtro e as restrições impostas pela estratégia de controle adotada.

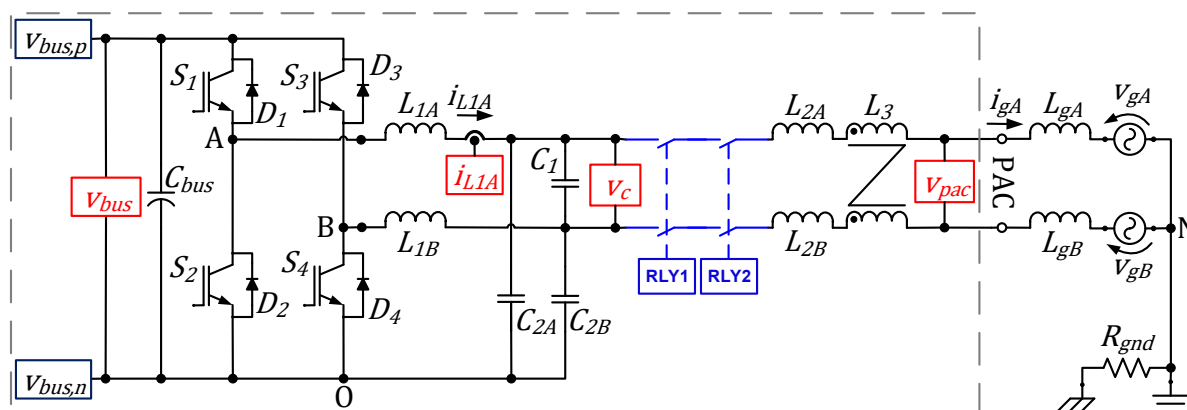
3.3.1 Considerações gerais sobre o procedimento de projeto proposto para o filtro FB-CM4

O procedimento de projeto proposto, para o filtro integrado de modo comum e diferencial FB-CM4, é desenvolvido para manter as frequências de ressonância e antirressonância $f_{r,dm}$, $f_{0,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$ dentro de limites apropriados, que serão definidos pela análise da malha de corrente e da localização das componentes

harmônicas da tensão produzida pelo inversor. A definição desses limites, será discutida ao longo desta seção.

A Figura 3.10 apresenta o inversor em ponte completa com filtro FB-CM4 e os sensores utilizados pelo sistema de controle: tensão do barramento CC (v_{bus}); tensão no ponto de acoplamento comum (v_{pac}), que é o ponto de conexão com a rede elétrica; tensão do capacitor de filtro C_1 (v_c); e corrente no indutor L_{1A} (i_{L1A}).

Figura 3.10 – Inversor em ponte completa com filtro FB-CM4: sensores do sistema de controle



Fonte: Produção do próprio autor

Na Figura 3.10, estão representados os relés⁹ RLY1 e RLY2, que são necessários para atender os requisitos de desconexão mecânica da rede elétrica (INMETRO, 2022), (IEC, 2011).

O sensor v_{pac} é utilizado para o monitoramento contínuo da tensão da rede elétrica. Esse sensor é utilizado pelo sistema de anti-ilhamento (TEODORESCU; LISERRE; RODRÍGUEZ, 2011) e pelo sistema de sincronismo com a tensão da rede realizado pelo PLL (MARAFÃO et al., 2004).

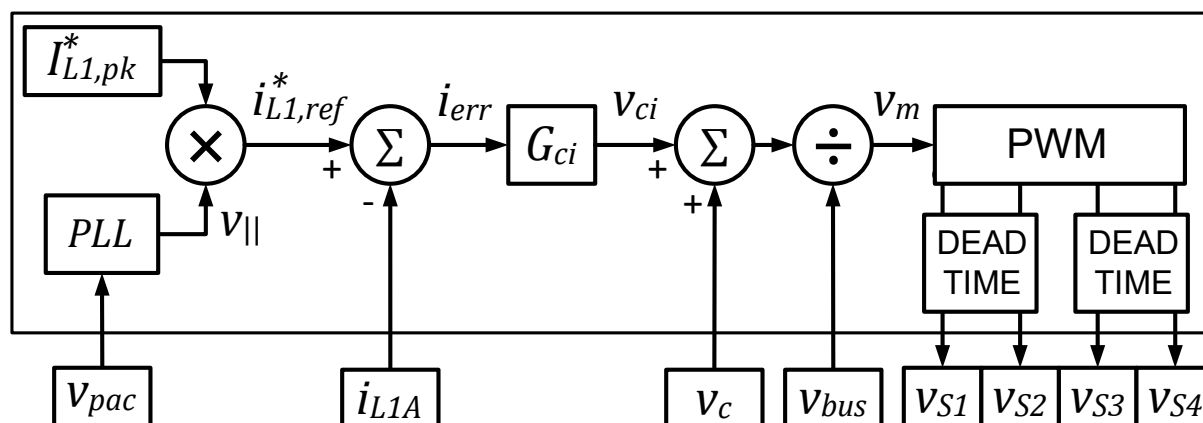
O sensor v_c é utilizado para a verificação do funcionamento dos relés, RLY1 e RLY2, antes da conexão com a rede elétrica (IEC, 2011). Além disso, a tensão v_c é

⁹ Os relés são omitidos em algumas figuras desta tese para simplificar a representação. No entanto, é importante mencionar que a desconexão mecânica da rede elétrica é um requisito normativo dos inversores sem transformador (IEC, 2011). Na Figura 3.10, optou-se por representar os relés para tornar mais clara a necessidade dos dois sensores de tensão (v_{pac} e v_c).

utilizada pela estratégia de amortecimento ativo da ressonância de modo diferencial (*Capacitor Voltage Feedforward*) (LI et al., 2018b).

A Figura 3.11 apresenta o diagrama de blocos do sistema de controle do inversor em ponte completa com filtro FB-CM4.

Figura 3.11 – Inversor em ponte completa com filtro FB-CM4: diagrama de blocos do sistema de controle



Fonte: Produção do próprio autor

A malha de controle de corrente do inversor, utiliza a corrente do indutor L_{1A} (i_{L1A}) como sinal de realimentação (*feedback*). Além disso, a pré-alimentação (*feedforward*) da tensão do capacitor C_1 (v_c) é utilizada para prover o amortecimento ativo da ressonância de modo diferencial do filtro FB-CM4 (LI et al., 2018b).

O diagrama de blocos apresentado na Figura 3.11 é parcial, pois refere-se apenas ao estágio do sistema de controle relacionado com a malha de corrente do inversor, que é o estágio de interesse para este trabalho.

O bloco $I_{L1,pk}^*$ representa o valor de pico do sinal de referência da malha de controle de corrente do inversor. Nas implementações práticas, $I_{L1,pk}^*$ é fornecido pela malha de controle da tensão do barramento CC (ABU-RUB; MALINOWSKI; AL-HADDAD, 2014), (BLAABJERG; IONEL, 2017), (BLAABJERG, 2018), que não será discutida neste trabalho.

O bloco PLL (*Phase Locked Loop*) fornece o sinal senoidal em fase com a tensão do ponto de acoplamento comum (v_{pac}) e com amplitude unitária ($v_{||}$), que é utilizado para a formação do sinal de referência da malha de controle corrente (MARAFAO et al., 2004), (AMA, N. R. N. et al., 2014), (MANISH, BHARDWAJ, 2017). Além do sinal em fase com a tensão de rede elétrica ($v_{||}$), que é utilizado para o

processamento de potência ativa pelo inversor, o PLL também pode fornecer um sinal com defasagem de 90° (v_\perp) em relação a tensão v_{pac} , que pode ser utilizado para o processamento de potência reativa (FIGUEREDO, 2016).

O sinal de referência da malha de controle de corrente do indutor L_1 ($i_{L1,ref}^*$) é obtido por meio da multiplicação entre o sinal de saída do PLL ($v_{||}$) e o valor de pico da referência de corrente ($I_{L1,pk}^*$). O sinal de erro (i_{err}) obtido por meio da subtração entre o sinal de referência $i_{L1,ref}^*$ e o sinal de realimentação i_{L1A} é conectado a entrada do controlador de corrente representado pelo bloco G_{ci} .

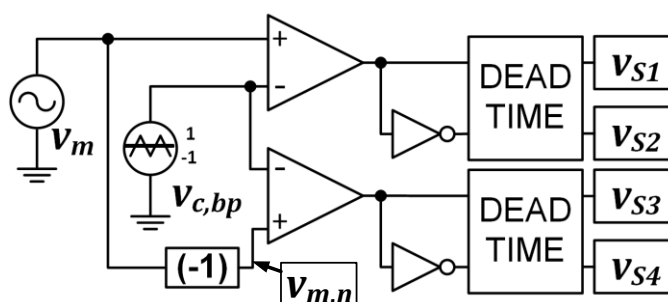
A saída do controlador de corrente (v_{ci}) é somada à tensão do capacitor de filtro C_1 (v_c). Por meio dessa pré-alimentação de v_c , obtém-se a implementação da estratégia de amortecimento ativo da ressonância de modo diferencial do filtro FB-CM4 (LI et al., 2018b). O resultado da soma entre a saída de G_{ci} e v_c é dividido pela tensão do barramento CC (v_{bus}), para que o ganho do inversor seja unitário e independente da tensão do barramento CC (RYAN; LORENZ, 1995).

O sinal modulador (v_m) é conectado ao bloco PWM, cujas saídas são conectadas ao bloco DEAD TIME, que é responsável pela inclusão de tempo morto para evitar a condução simultânea de chaves semicondutoras de um mesmo braço do inversor (por exemplo, chaves S_1 e S_2 ou S_3 e S_4) e conseqüentemente a ocorrência de curto-circuito do barramento CC.

3.3.1.1 Considerações sobre a modulação PWM unipolar

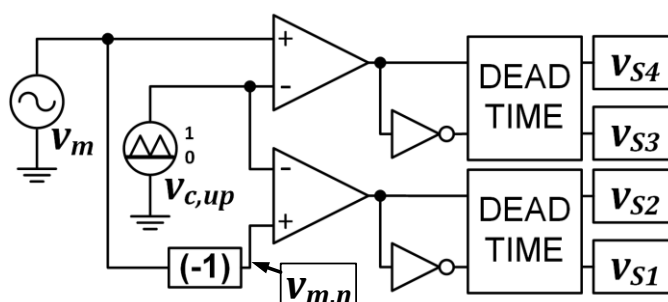
A Figura 3.12 apresenta o modulador utilizado para a implementação da estratégia de modulação PWM unipolar contínua (PWM-UC) (HOLMES; LIPO, 2003), onde v_m é o sinal modulador, $v_{m,n}$ é o sinal modulador defasado de 180°, $v_{c,bp}$ é a portadora triangular bipolar, v_{S1} , v_{S2} , v_{S3} e v_{S4} são os sinais de comando das chaves S_1 , S_2 , S_3 e S_4 , respectivamente. A Figura 3.13 apresenta o modulador utilizado para a implementação da estratégia de modulação PWM unipolar descontínua (PWM-UD) (WU; HUANG; BLAABJERG, 2014), onde $v_{c,up}$ é a portadora triangular unipolar.

Figura 3.12 – Modulador para a estratégia PWM unipolar contínua (PWM-UC)



Fonte: Produção do próprio autor

Figura 3.13 – Modulador para a estratégia PWM unipolar descontínua (PWM-UD)



Fonte: Produção do próprio autor

As formas de onda dos sinais moduladores (v_m e $v_{m,n}$), da portadora triangular bipolar ($v_{c,bp}$), da tensão de modo diferencial ($v_{inv,dm}$) e da tensão de modo comum ($v_{inv,cm}$) do inversor em ponte completa, com modulação PWM unipolar contínua (PWM-UC), são apresentadas na Figura 3.14.

Os espectros da tensão de modo diferencial ($v_{inv,dm}$) e da tensão de modo comum ($v_{inv,cm}$), produzidos pela modulação PWM-UC, são apresentados na Figura 3.15 e na Figura 3.16, respectivamente.

As formas de onda das tensões e os espectros apresentados a seguir estão normalizados em relação à tensão do barramento CC.

Para obter uma boa visualização das formas de onda e das raias espectrais nas figuras apresentadas a seguir, foi utilizada uma frequência de chaveamento (f_{sw}) de 1,2 kHz. Nos exemplos de projeto, que serão apresentados nas próximas seções deste trabalho, foram utilizadas $f_{sw} = 20$ kHz, no projeto com modulação PWM-UC, e $f_{sw} = 40$ kHz, no projeto com modulação PWM-UD.

As formas de onda dos sinais moduladores (v_m e $v_{m,n}$), da portadora triangular unipolar ($v_{c,up}$), da tensão de modo diferencial ($v_{inv,dm}$) e da tensão de modo comum ($v_{inv,cm}$) do inversor em ponte completa, com modulação PWM unipolar descontínua (PWM-UD), são apresentadas na Figura 3.17.

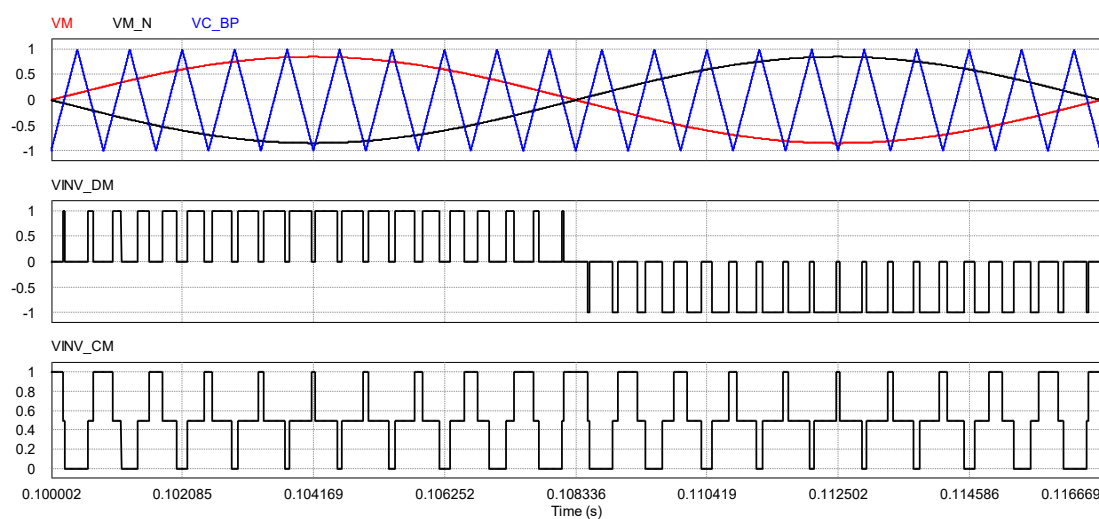
Os espectros da tensão de modo diferencial ($v_{inv,dm}$) e da tensão de modo comum, produzidos pela modulação PWM-UD, são apresentados na Figura 3.18 e na Figura 3.19, respectivamente.

O espectro da tensão de modo diferencial ($v_{inv,dm}$), produzido pela modulação PWM-UC, apresenta grupos de harmônicos localizados em torno das frequências múltiplas de $2f_{sw}$. Por outro lado, o espectro de $v_{inv,dm}$, produzido pela modulação PWM-UD, apresenta grupos de harmônicos localizados em torno das frequências múltiplas de f_{sw} .

O espectro da tensão de modo comum $v_{inv,cm}$, produzido pela modulação PWM-UC, apresenta grupos de harmônicos localizados em torno das frequências múltiplas ímpares de f_{sw} .

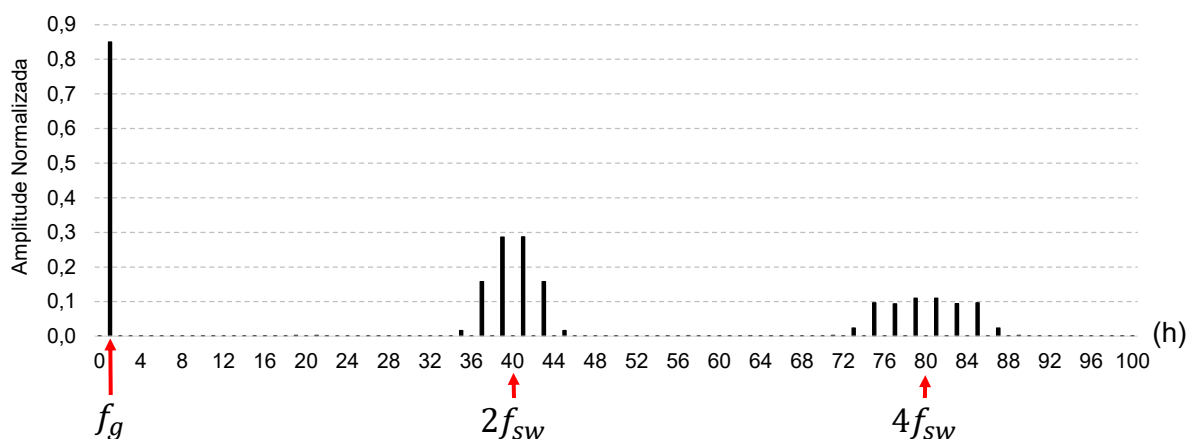
O espectro da tensão $v_{inv,cm}$, produzido pela modulação PWM-UD, apresenta grupos de harmônicos de alta frequência localizados em torno das frequências múltiplas de f_{sw} . Além disso, a modulação PWM-UD também produz componentes harmônicas de baixa frequência múltiplas de $2f_g$. O impacto das componentes harmônicas de baixa frequência da corrente de modo comum, na malha de controle de corrente, será discutido na seção 4.1.5 e no Apêndice C deste trabalho.

Figura 3.14 – Modulação PWM-UC ($f_{sw}=1,2$ kHz) – Formas de onda: v_m ; $v_{m,n}$; $v_{c,bp}$; $v_{inv,dm}$; $v_{inv,cm}$.



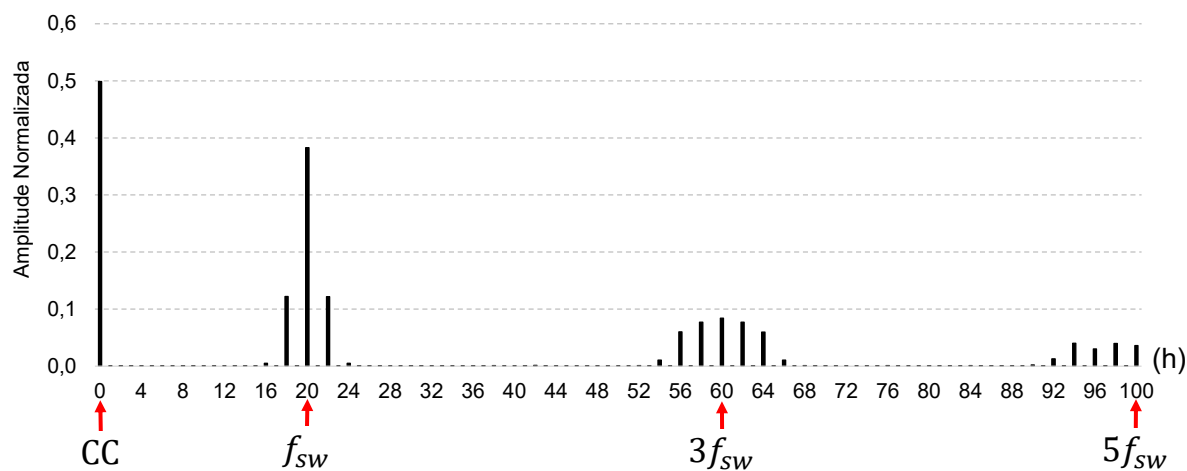
Fonte: Produção do próprio autor

Figura 3.15 – Modulação PWM-UC ($f_{sw}=1,2$ kHz) – espectro da tensão de modo diferencial ($v_{inv,dm}$)



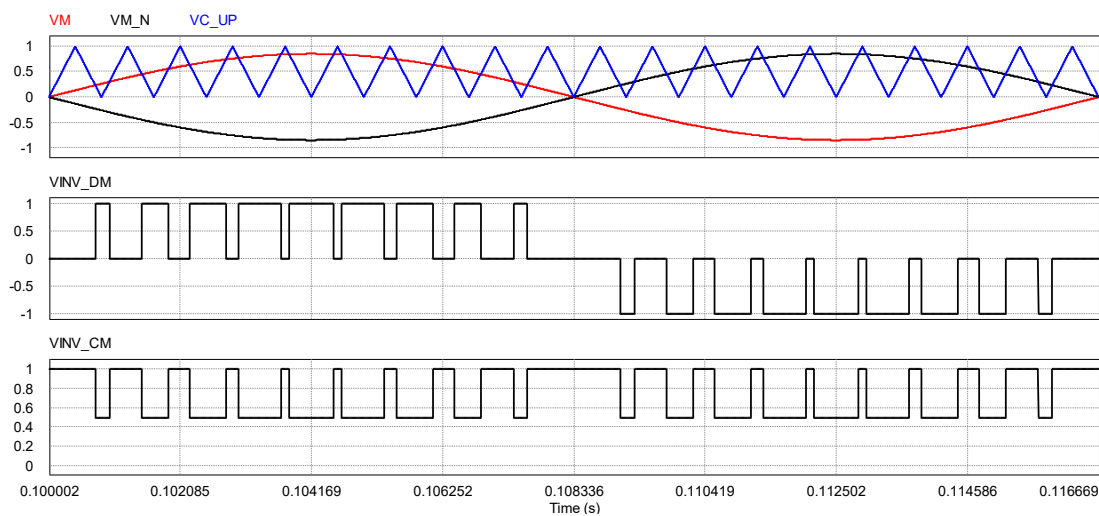
Fonte: Produção do próprio autor

Figura 3.16 – Modulação PWM-UC ($f_{sw}=1,2$ kHz) – espectro da tensão de modo comum ($v_{inv,cm}$)



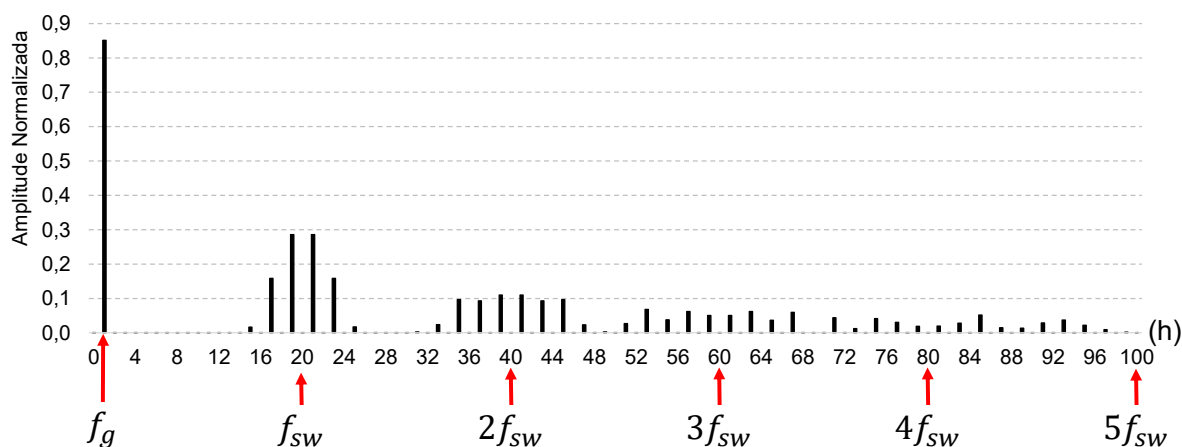
Fonte: Produção do próprio autor

Figura 3.17 – Modulação PWM-UD ($f_{sw}=1,2$ kHz) – Formas de onda: v_m ; $v_{m,n}$; $V_{c,bp}$; $V_{inv,dm}$; $V_{inv,cm}$.



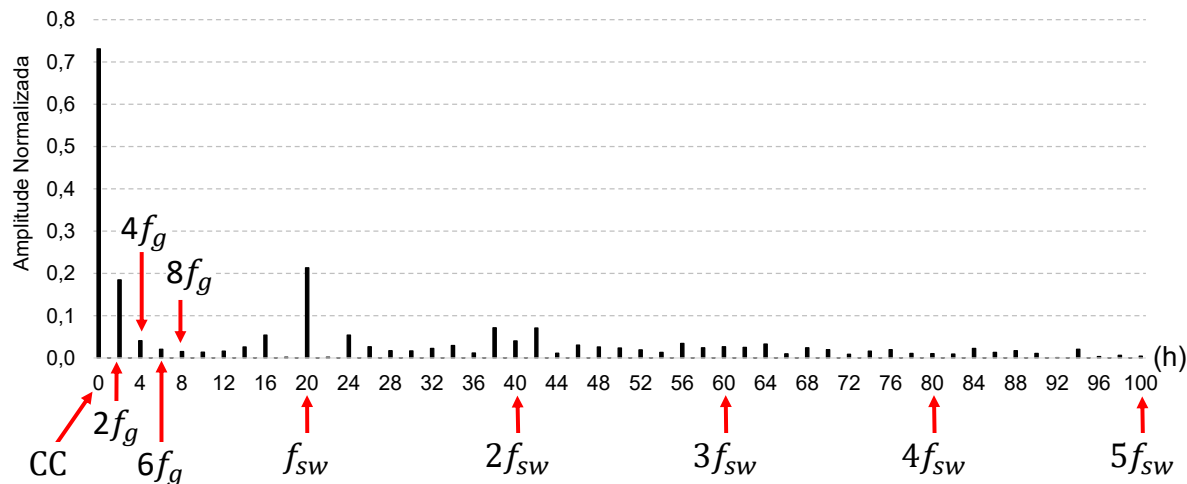
Fonte: Produção do próprio autor

Figura 3.18 – Modulação PWM-UD ($f_{sw}=1,2$ kHz) – espectro da tensão de modo diferencial ($v_{inv,dm}$)



Fonte: Produção do próprio autor

Figura 3.19 – Modulação PWM-UD ($f_{sw}=1,2$ kHz) – espectro da tensão de modo comum ($v_{inv,cm}$)



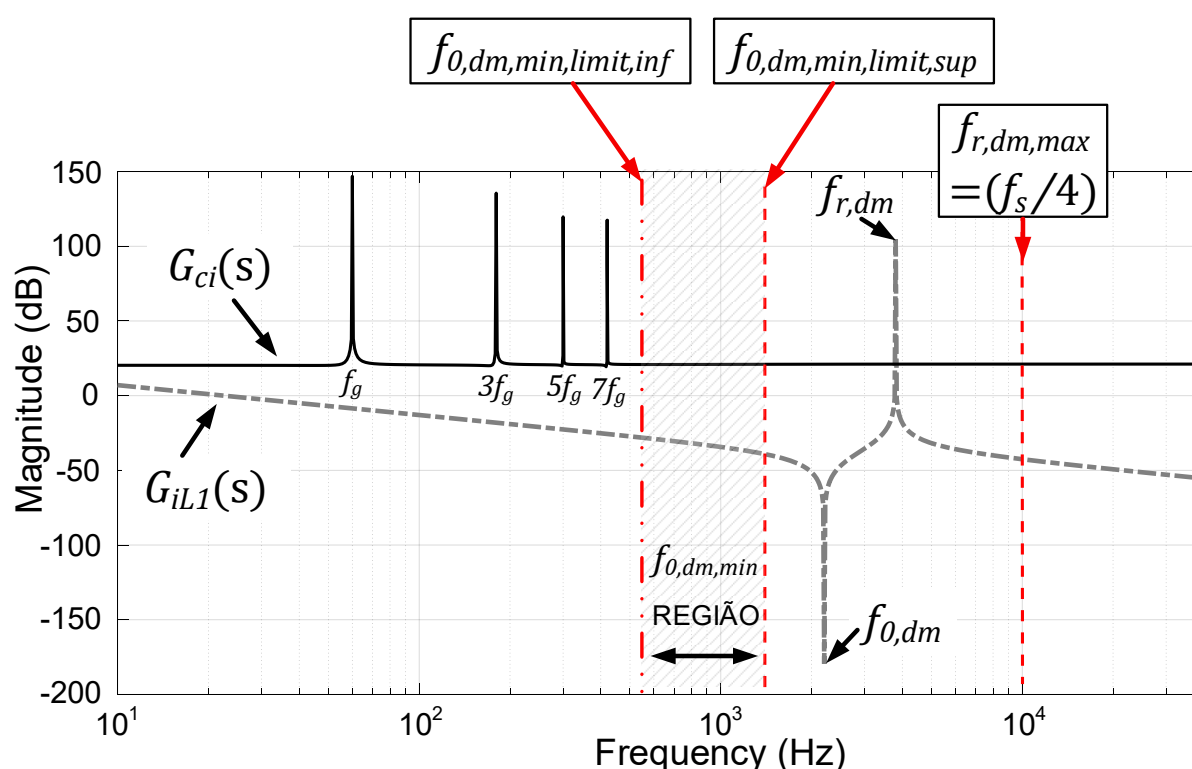
Fonte: Produção do próprio autor

3.3.1.2 Considerações sobre o filtro de modo diferencial

Esta seção apresenta uma visão geral sobre o projeto do filtro de modo diferencial, que é desenvolvido a partir de um conjunto de restrições estabelecidas para a variação das frequências de ressonância e antirressonância de modo diferencial. O procedimento de projeto do filtro, o equacionamento e as definições detalhadas dos termos utilizados são apresentados na seção 3.3.2.1 e apêndices, que são citados, convenientemente, ao longo da referida seção.

A Figura 3.20 apresenta um diagrama de Bode típico das funções de transferência: da tensão $v_{inv,dm}$ para a corrente $i_{L1,dm}$, $G_{iL1}(s) = i_{L1,dm}(s)/v_{inv,dm}(s)$, definida pela equação (3.12) (LI et al., 2018b); e do controlador $G_{ci}(s)$, definida pela equação (3.37) (YEPES et al., 2011). O controlador de corrente considerado é do tipo proporcional ressonante com múltiplos compensadores de harmônicos.

Figura 3.20 – Diagrama de Bode típico das funções de transferência $G_{ci}(s)$ e $G_{iL1}(s)$



Fonte: Produção do próprio autor

Os parâmetros da função de transferência $G_{ci}(s)$ são: a ordem harmônica de cada compensador ressonante (h); a maior ordem harmônica dos compensadores

ressonantes ($h_{max,Gci}$), nesse exemplo ($h_{max,Gci} = 7$); o ganho proporcional (K_P); o ganho integral de cada compensador ressonante (K_{Ih}); a frequência angular da componente fundamental (ω_g), que é a frequência angular da rede elétrica; e o ângulo de avanço de fase de cada compensador ressonante (ϕ_h), definido pela equação (3.38).

Neste trabalho, foi incluída a constante K_{ϕ_h} na equação (3.38) para possibilitar o ajuste do ângulo de avanço de fase ϕ_h de cada compensador ressonante preservando a estrutura da equação que foi proposta em (YEPES et al., 2011).

$$G_{ci}(s) = K_P + \sum_{h=1,3,5}^{h_{max,Gci}=7} K_{Ih} \frac{s \cos(\phi_h) - h\omega_g \sin(\phi_h)}{s^2 + h^2\omega_g^2} \quad (3.37)$$

$$\phi_h = K_{\phi_h} [(\pi/2) + (3/2)h\omega_g T_s] \quad (3.38)$$

Na Figura 3.20, a resposta em frequência típica das funções de transferência, $G_{iL1}(s)$ e $G_{ci}(s)$, estão sobrepostas para ilustrar a localização da frequência de ressonância de modo diferencial do filtro ($f_{r,dm}$), da frequência de antirressonância de modo diferencial do filtro ($f_{0,dm}$) e das frequências de ressonância do controlador de corrente (f_g , $3f_g$, $5f_g$ e $7f_g$)¹⁰ (BLAABJERG, 2018).

Na Figura 3.20, são indicados: o limite máximo para a variação da frequência de ressonância ($f_{r,dm,max}$); e os limites superior ($f_{0,dm,min,limit,sup}$) e inferior ($f_{0,dm,min,limit,inf}$) para o valor mínimo, que pode ser selecionado pelo projetista para a frequência de antirressonância ($f_{0,dm,min}$). Esses limites, definem a região para a alocação de $f_{0,dm,min}$, que deve obedecer a inequação (3.39). Uma discussão mais detalhada sobre os limites apresentados na inequação (3.39) e na Figura 3.20 é apresentada na seção 3.3.2.1, deste trabalho.

$$f_{0,dm,min,limit,inf} \leq f_{0,dm,min} \leq f_{0,dm,min,limit,sup} \quad (3.39)$$

¹⁰ Nesse exemplo, foram utilizados compensadores de harmônicos para a terceira, quinta e sétima harmônica, múltiplas da frequência da rede elétrica. No entanto, a quantidade de compensadores pode variar de acordo com a necessidade de redução da distorção harmônica da corrente injetada na rede elétrica e a viabilidade de implementação do controlador. Na seção 4.1, serão apresentadas discussões mais detalhadas e o projeto dos controladores de corrente utilizados nesta tese.

De acordo com as equações (3.10) e (3.11), as frequências de ressonância e antirressonância do filtro FB-CM4 variam em função dos valores dos componentes do filtro e da indutância da rede elétrica.

O procedimento de projeto, proposto nesta tese, é desenvolvido considerando que as frequências de ressonância do controlador de corrente não devem interagir com as frequências de ressonância e antirressonância do filtro FB-CM4.

O valor da maior frequência de ressonância do controlador de corrente $G_{ci}(s)$, $(h_{max,Gci} \cdot f_g)$ deve ser menor do que a frequência de antirressonância do filtro FB-CM4 selecionada pelo projetista $(f_{0,dm,min})$, considerando as tolerâncias dos componentes do filtro e a variação da indutância da rede elétrica. No exemplo apresentado na Figura 3.20 e na equação (3.37), $[(h_{max,Gci} \cdot f_g) = 7f_g] < f_{0,dm,min}$.

A frequência de antirressonância atinge o valor mínimo $(f_{0,dm} = f_{0,dm,min})$, quando a indutância de modo diferencial da rede elétrica $(L_{g,dm})$ e os componentes do filtro apresentam seus valores máximos.

O sistema de controle apresentado na Figura 3.11, utiliza a realimentação da corrente do indutor do lado do inversor i_{L1A} , como variável controlada, e a pré-alimentação da tensão do capacitor do filtro v_c , para a implementação da estratégia de amortecimento ativo da ressonância de modo diferencial do filtro FB-CM4. De acordo com (LI et al., 2018b), com o emprego dessa estratégia de controle, obtém-se uma função de transferência de malha aberta que não possui pólos instáveis, quando a frequência de ressonância de modo diferencial $(f_{r,dm})$ é menor do que um quarto da frequência de amostragem do sistema de controle $(f_s/4)$. Portanto, o limite para o valor máximo que a frequência de ressonância de modo diferencial $(f_{r,dm,max})$ pode atingir é definido, nesta tese, como $(f_{r,dm,max} = f_s/4)$.

Uma análise mais detalhada da malha de controle de corrente será apresentada na seção 4.1 deste trabalho.

A frequência de ressonância atinge o valor máximo $(f_{r,dm} = f_{r,dm,max})$ quando a indutância de modo diferencial da rede elétrica $(L_{g,dm})$ e os componentes do filtro apresentam seus valores mínimos.

O circuito de modo diferencial, projetado de acordo com os limites propostos $(f_{0,dm} \geq f_{0,dm,min}$ e $f_{r,dm} \leq f_{r,dm,max})$, considera simultaneamente, a restrição imposta pelos compensadores de harmônicos do controlador de corrente e a restrição imposta pela estratégia de controle, que emprega a realimentação da corrente do indutor do

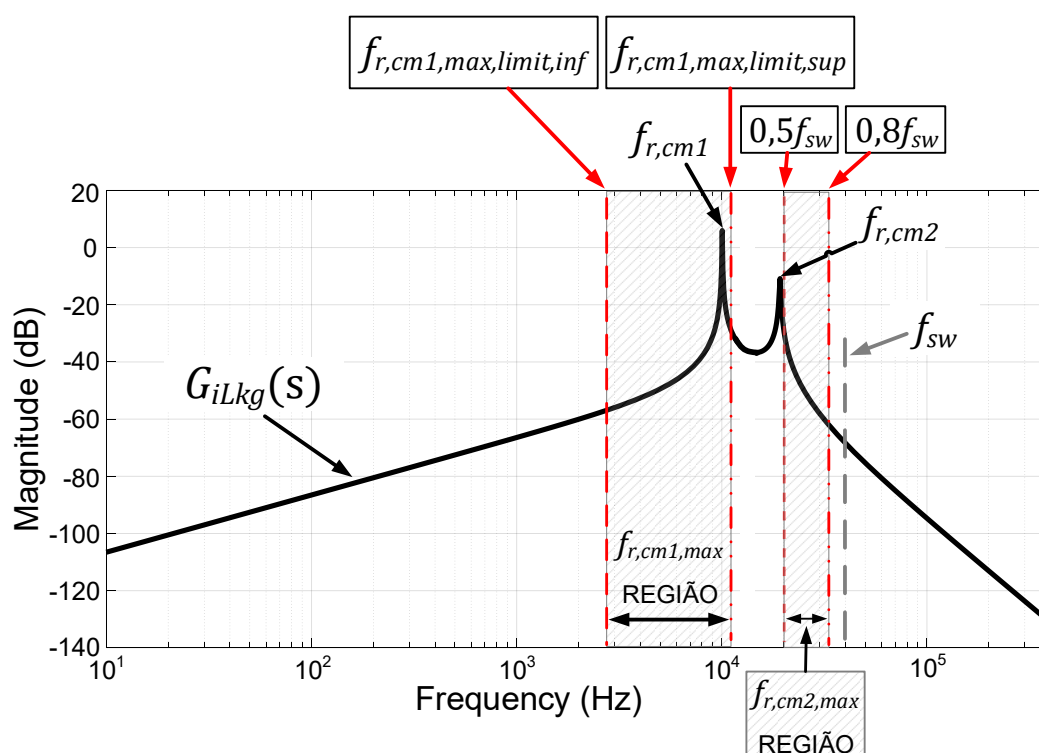
lado do inversor (L_1) e a pré-alimentação da tensão do capacitor do filtro, para assegurar a operação do inversor dentro da região de estabilidade do sistema de controle (LI et al., 2018b).

3.3.1.3 Considerações sobre o filtro de modo comum

Esta seção apresenta uma visão geral sobre o projeto do filtro de modo comum, que é desenvolvido a partir de restrições estabelecidas para a variação das duas frequências de ressonância de modo comum ($f_{r,cm1}$ e $f_{r,cm2}$). O procedimento de projeto do filtro, o equacionamento e as definições detalhadas dos termos utilizados são apresentados na seção 3.3.2.2.

A Figura 3.21 apresenta um diagrama de Bode típico da função de transferência da tensão de modo comum do inversor para a corrente de fuga de modo comum, $G_{iLkg}(s) = i_{Lkg}(s)/v_{inv,cm}(s)$, definida pela equação (3.25). Além disso, são indicados os limites para a variação das frequências de ressonância do circuito de modo comum $f_{r,cm1}$ e $f_{r,cm2}$, que serão considerados no dimensionamento dos componentes do filtro FB-CM4.

Figura 3.21 – Diagrama de Bode típico da função de transferência $G_{iLkg}(s)$



Fonte: Produção do próprio autor

Na Figura 3.21, são indicados o limite superior ($0,8f_{sw}$) e o limite inferior ($0,5f_{sw}$) para o valor máximo que pode ser selecionado pelo projetista para a segunda frequência de ressonância de modo comum ($f_{r,cm2,max}$). Esses limites, definem a região para a alocação de $f_{r,cm2,max}$ de acordo com a inequação (3.40).

$$0,5f_{sw} \leq f_{r,cm2,max} \leq 0,8f_{sw} \quad (3.40)$$

Na Figura 3.21, também são indicados os limites superior ($f_{r,cm1,max,limit,sup}$) e inferior ($f_{r,cm1,max,limit,inf}$) para o valor máximo que pode ser selecionado pelo projetista para a primeira frequência de ressonância de modo comum ($f_{r,cm1,max}$). Esses limites, definem a região para a alocação de $f_{r,cm1,max}$, que deve obedecer a inequação (3.41).

$$f_{r,cm1,max,limit,inf} \leq f_{r,cm1,max} \leq f_{r,cm1,max,limit,sup} < f_{r,cm2,max} \quad (3.41)$$

Uma discussão mais detalhada sobre a aplicação dos limites apresentados na Figura 3.21 e nas inequações (3.40) e (3.41) é apresentada na seção 3.3.2.2, deste trabalho. A seguir são apresentadas algumas considerações gerais sobre os limites definidos para a alocação das frequências de ressonância do circuito de modo comum.

Os valores máximos das frequências de ressonância de modo comum, $f_{r,cm1,max}$ e $f_{r,cm2,max}$, são definidos considerando que a principal componente harmônica de alta frequência da tensão de modo comum, produzida pelo inversor em ponte completa, empregando modulação PWM-UC ou PWM-UD, está localizada na frequência de chaveamento (f_{sw}) (FIGUEREDO, 2016), indicada na Figura 3.21. O espectro da tensão de modo comum para modulação PWM-UC e PWM-UD é apresentado, respectivamente, na Figura 3.16 e na Figura 3.19.

Os valores adotados para $f_{r,cm1,max}$ e $f_{r,cm2,max}$, neste trabalho, representam uma solução de compromisso entre a atenuação das componentes harmônicas de alta frequência da corrente de modo comum, o volume total e o custo do filtro. Esses valores foram definidos de acordo com as considerações apresentadas a seguir:

- a) Os valores máximos para $f_{r,cm1,max}$ e $f_{r,cm2,max}$ devem ser, necessariamente, menores do que f_{sw} para assegurar, que o principal grupo de harmônicos de modo comum, esteja localizado na região em que o filtro de modo comum atua como filtro passa-baixa;

- b) No procedimento de projeto proposto nesta tese, foi definida uma região para alocação de $f_{r,cm2,max}$. Essa faixa de valores para a seleção de $f_{r,cm2,max}$ possibilita o dimensionamento adequado do indutor de modo comum, considerando uma ampla faixa de valores para a capacitância parasita dos módulos fotovoltaicos;
- c) Neste procedimento de projeto, $f_{r,cm1,max}$ e $f_{r,cm1,max,limit,sup}$ sempre devem ser menores do que $f_{r,cm2,max}$. Neste trabalho, a distância mínima entre $f_{r,cm1,max}$ e $f_{r,cm2,max}$, foi definida de acordo com a seguinte relação: $f_{r,cm1,max,limit,sup} = (0,8 \cdot 0,5 \cdot f_{sw}) = (0,4 \cdot f_{sw})$. Desse modo, torna-se possível o emprego de equações simplificadas (R.B. RIDLEY, 1988), com erro aceitável, para calcular C_{2A} e C_{2B} a partir de $f_{r,cm1,max}$ e para calcular $L_{3,cm}$ a partir de $f_{r,cm2,max}$, como será apresentado na seção 3.3.2.2, desta tese;
- d) O valor mínimo que pode ser selecionado para $f_{r,cm1,max}$, deve respeitar o limite inferior $f_{r,cm1,max,limit,inf}$, definido na equação (3.67) da seção 3.3.2.2, para que se obtenha $C_1 \geq 0$, no dimensionamento dos capacitores.

O circuito de modo comum projetado de acordo com os limites propostos ($f_{r,cm1} \leq f_{r,cm1,max}$ e $f_{r,cm2} \leq f_{r,cm2,max}$), proporciona elevada atenuação das componentes harmônicas de alta frequência, da corrente de fuga de modo comum (i_{Lkg}).

3.3.2 Procedimento passo a passo para o dimensionamento dos componentes dos filtros FB-CM4 e LCL

Os parâmetros de entrada do procedimento para o projeto dos filtros FB-CM4 (modo comum e diferencial) e LCL (modo diferencial) são listados a seguir:

- 1) A estratégia de modulação PWM é definida pela constante (K_{PWM}). Para o projeto do filtro FB-CM4, utilizado com a topologia em ponte completa, a estratégia de modulação pode ser PWM-UC (H. KIM; K-H. KIM, 2008) ou PWM-UD (WU; HUANG; BLAABJERG, 2014). Para PWM-UC, $K_{PWM} = 8$ e para PWM-UD $K_{PWM} = 4$. Para o projeto do filtro LCL de modo diferencial, que pode ser utilizado com as topologias H5, HERIC, FB-DCBP e HB-ZVR-D, considerando os moduladores PWM apresentados na seção A.2.3 do Apêndice A, $K_{PWM} = 4$.
- 2) o valor eficaz nominal da tensão da rede elétrica ($V_{g,rms}$);
- 3) a frequência da rede elétrica (f_g);
- 4) a potência aparente máxima do inversor (S_{max});
- 5) o valor mínimo da relação de curto-circuito (SCR_{min}) (do inglês *Short Circuit Ratio*) no ponto de acoplamento comum (PAC), que é o ponto de conexão do inversor com a rede elétrica;
- 6) o índice de modulação de amplitude do PWM (M)¹¹;
- 7) a taxa de ondulação da corrente de modo diferencial nos indutores L_{1A} e L_{1B} ($RCR_{iL1,dm}$) (*RCR* do inglês *Ripple Current Ratio*), é a razão entre o valor de pico a pico máximo da ondulação de corrente de modo diferencial nos indutores L_{1A} e L_{1B} ($\Delta_{iL1,dm,pp,max}$) e o valor de pico máximo da componente

¹¹ O índice de modulação de amplitude M é definido como a razão entre o valor de pico do sinal modulador ($V_{m,pk}$) e o valor de pico da portadora triangular ($V_{c,pk}$) do modulador PWM, $M = (V_{m,pk}/V_{c,pk})$ (MOHAN; UNDELAND; ROBBINS, 2003), ver Figura 3.12 e Figura 3.13. Na condição de operação, sem fluxo de potência entre o inversor e a rede elétrica e sem *dead time*, é válida a relação $M = (\sqrt{2}V_{g,rms}/V_{bus})$, onde M é definido como a razão entre o valor de pico da tensão da rede elétrica e o valor médio da tensão do barramento CC (JALILI; BERNET, 2009), (DONG et al., 2012).

fundamental da corrente injetada na rede elétrica ($I_{g,pk,max}$) definida pela equação (3.42);

$$RCR_{iL1,dm} = \frac{\Delta_{iL1,dm,pp,max}}{I_{g,pk,max}} \quad (3.42)$$

- 8) a frequência de chaveamento do inversor (f_{sw}), que é igual a frequência da portadora triangular do modulador PWM;
- 9) a frequência de amostragem do controlador digital da malha de corrente (f_s);
- 10) o valor mínimo da capacitância parasita do arranjo fotovoltaico ($C_{pv,min}$);
- 11) os coeficientes de tolerância máximo ($L_{1,2,tol+}$) e mínimo ($L_{1,2,tol-}$) das indutâncias L_{1A} , L_{1B} , L_{2A} e L_{2B} . Os coeficientes de tolerância máximo e mínimo são obtidos, respectivamente, por meio das equações (3.43) e (3.44)¹², considerando a tolerância de variação do valor do componente, em relação ao seu valor nominal.

$$L_{1,2,tol+} = 1 + (\text{tolerância positiva na forma decimal}) \quad (3.43)$$

$$L_{1,2,tol-} = 1 - (\text{tolerância negativa na forma decimal}) \quad (3.44)$$

Por exemplo, considerando que as tolerâncias dos indutores L_{1A} , L_{1B} , L_{2A} e L_{2B} são +40% e -10%, os coeficientes de tolerância resultantes são:

$$L_{1,2,tol+} = (1 + 0,4) = 1,4 \text{ e } L_{1,2,tol-} = (1 - 0,1) = 0,9;$$

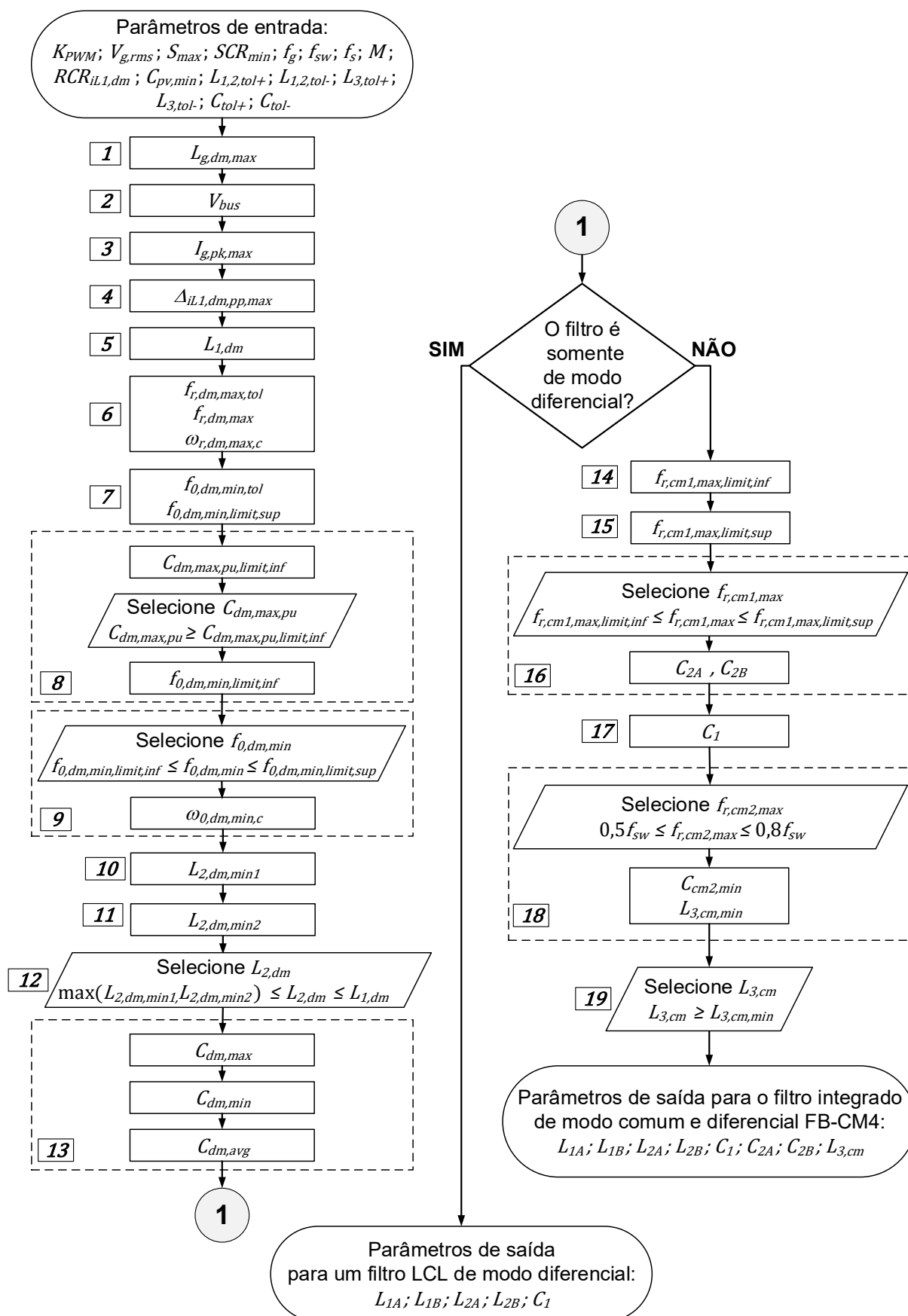
- 12) os coeficientes de tolerância máximo ($L_{3,tol+}$) e mínimo ($L_{3,tol-}$) da indutância L_3 ;
- 13) os coeficientes de tolerância máximo (C_{tol+}) e mínimo (C_{tol-}) das capacitâncias C_1 , C_{2A} e C_{2B} .

A Figura 3.22 apresenta o fluxograma com a sequência de passos para a aplicação do procedimento de projeto proposto para o dimensionamento dos componentes dos filtros FB-CM4 ou LCL. Os passos do procedimento são detalhados nas seções 3.3.2.1 e 3.3.2.2. O Apêndice N apresenta um programa desenvolvido com o *software* MATLAB para a aplicação do procedimento de projeto proposto.

¹² O mesmo método é aplicado para a obtenção de todos os coeficientes de tolerância definidos a partir daqui.

O procedimento de projeto é dividido em duas partes, sendo a primeira referente ao projeto do filtro de modo diferencial (passos de 1 a 13) e a segunda parte referente ao filtro de modo comum e dimensionamento dos capacitores do filtro FB-CM4 (passos de 14 a 19). A numeração dos 19 passos do procedimento está indicada no fluxograma. A primeira parte do procedimento pode ser aplicada para o dimensionamento dos componentes de um filtro LCL apenas de modo diferencial.

Figura 3.22 – Fluxograma do procedimento de projeto dos componentes do filtro FB-CM4 ou LCL



3.3.2.1 Parte 1 – projeto do filtro de modo diferencial

- 1) $L_{g,dm,max}$: o valor máximo da indutância de modo diferencial da rede elétrica é definido pela equação (3.45) (WU et al., 2017a). A impedância da rede é considerada puramente indutiva nos equacionamentos, pois esse é o pior caso do ponto de vista do impacto nas frequências de ressonância do filtro (LI et al., 2018b).

$$L_{g,dm,max} = \frac{V_{g,rms}^2}{2\pi f_g S_{max} SCR_{min}} \quad (3.45)$$

- 2) V_{bus} : o valor médio da tensão do barramento CC é definido pela equação (3.46).

$$V_{bus} = \frac{V_{g,rms}\sqrt{2}}{M} \quad (3.46)$$

- 3) $I_{g,pk,max}$: o valor de pico máximo da corrente injetada na rede elétrica é definido pela equação (3.47)¹³.

$$I_{g,pk,max} = (S_{max}\sqrt{2})/V_{g,rms} \quad (3.47)$$

- 4) $\Delta_{iL1,dm,pp,max}$: o valor máximo de pico a pico da ondulação de corrente de modo diferencial nos indutores L_{1A} e L_{1B} é definido pela equação (3.48).

$$\Delta_{iL1,dm,pp,max} = RCR_{iL1,dm} \cdot I_{g,pk,max} \quad (3.48)$$

- 5) $L_{1,dm}$: a indutância equivalente de modo diferencial dos indutores do lado do inversor L_{1A} e L_{1B} é definida pela equação (3.49). Considerando o projeto do filtro FB-CM4, $K_{PWM} = 8$ para PWM-UC e $K_{PWM} = 4$ para PWM-UD.

¹³ Neste trabalho, $I_{g,pk,max}$ é o valor de pico máximo da corrente processada pelo inversor. Essa limitação é imposta ao valor de pico da referência de corrente no sistema de controle do inversor. Portanto, na operação com tensão da rede inferior ao valor nominal $V_{g,rms}$, ocorre a redução da potência injetada pelo inversor. Na operação com tensão da rede superior ao valor nominal $V_{g,rms}$, o inversor mantém a potência aparente máxima S_{max} .

Considerando o projeto do filtro LCL, utilizado com as topologias H5, HERIC, FB-DCBP e HB-ZVR-D, com os moduladores PWM apresentados na seção A.2.3 do Apêndice A, $K_{PWM} = 4$.

$$L_{1,dm} = \frac{V_{bus}}{K_{PWM} f_{sw} \Delta_{iL1,dm,pp,max}} \quad (3.49)$$

- 6) $\omega_{r,dm,max,c}$: o valor máximo da frequência angular de ressonância do circuito de modo diferencial, corrigido pelo coeficiente de tolerância, é definido pela equação (3.50). Essa equação é obtida a partir do valor máximo da frequência de ressonância ($f_{r,dm,max}$), definido pela equação (3.51), corrigido pelo coeficiente de tolerância ($f_{r,dm,max,tol}$), definido pela equação (3.52), que repete a equação (D.7) desenvolvida no Apêndice D).

$$\omega_{r,dm,max,c} = \frac{2\pi f_{r,dm,max}}{f_{r,dm,max,tol}} \quad (3.50)$$

$$f_{r,dm,max} = f_s/4 \quad (3.51)$$

$$f_{r,dm,max,tol} = \frac{1}{\sqrt{L_{1,2,tol-} \cdot C_{tol-}}} \quad (3.52)$$

$f_{r,dm,max}$ é obtido considerando o valor máximo da frequência de ressonância de modo diferencial, que assegura a operação estável do controlador de corrente, quando é implementada a realimentação da corrente do indutor do lado do inversor (CCF – *Converter-side Current Feedback*) e a pré-alimentação da tensão do capacitor do filtro (CVFF – *Filter Capacitor Voltage Feedforward*) (LI et al., 2018b).

$f_{r,dm,max,tol}$ é o coeficiente de tolerância para a variação da frequência de ressonância de modo diferencial, que depende das tolerâncias dos indutores e capacitores do filtro. Esse coeficiente é aplicado, como um fator de correção, para assegurar que o valor máximo da frequência de ressonância de modo diferencial do filtro, se mantenha abaixo do limite $f_{r,dm,max}$, considerando as tolerâncias dos componentes do filtro (WU et al., 2017a).

- 7) $f_{0,dm,min,limit,sup}$: definido pela equação (3.53), que repete a equação (F.13) desenvolvida no Apêndice F, é o limite superior para o valor que pode ser

adotado para a frequência de antirressonância do circuito de modo diferencial, corrigido pelo coeficiente de tolerância $f_{0,dm,min,tol}$.

$f_{0,dm,min,tol}$, definido pela equação (3.54), que repete a equação (E.6) desenvolvida no Apêndice E, é o coeficiente de tolerância para a variação da frequência de antirressonância de modo diferencial, que depende das tolerâncias dos indutores e capacitores do filtro. Esse coeficiente de tolerância é aplicado para assegurar que o limite superior para a seleção da frequência de antirressonância de modo diferencial ($f_{0,dm,min,limit,sup}$) seja calculado considerando as tolerâncias dos componentes do filtro FB-CM4 (WU et al., 2017a).

$$f_{0,dm,min,limit,sup} = \frac{f_{0,dm,min,tol} \cdot f_{r,dm,max}}{f_{r,dm,max,tol}} \cdot \sqrt{\frac{L_{1,dm}}{2(L_{g,dm,max} + L_{1,dm})}} \quad (3.53)$$

$$f_{0,dm,min,tol} = \frac{1}{\sqrt{(C_{tol+}) \cdot \left[\frac{(L_{1,dm} \cdot L_{1,2,tol+}) + L_{g,dm,max}}{(L_{1,dm} + L_{g,dm,max})} \right]}} \quad (3.54)$$

- 8) $f_{0,dm,min,limit,inf}$: definido pela equação (3.55), que repete a equação (G.9) desenvolvida no Apêndice G, é o limite inferior para o valor mínimo que pode ser adotado para a frequência de antirressonância do circuito de modo diferencial, corrigido pelos coeficientes de tolerância $f_{0,dm,min,tol}$ e C_{tol+} . Esse limite, assegura que o valor máximo da capacitância de modo diferencial, em valores por unidade, ($C_{dm,max,pu}$) escolhido pelo projetista seja respeitado.

Para assegurar a validade da inequação (3.39), ($f_{0,dm,min,limit,inf} \leq f_{0,dm,min} \leq f_{0,dm,min,limit,sup}$), o valor mínimo de $C_{dm,max,pu}$, que pode ser selecionado pelo projetista, deve respeitar a inequação (3.56). O limite inferior para o valor que pode ser selecionado para $C_{dm,max,pu}$ é definido por $C_{dm,max,pu,limit,inf}$, de acordo com a equação (3.57), que repete a equação (G.13) desenvolvida no Apêndice G.

$$f_{0,dm,min,limit,inf} = \frac{V_{g,rms} f_{0,dm,min,tol}}{2\pi} \sqrt{\frac{2\pi f_g C_{tol+}}{C_{dm,max,pu} S_{max} L_{g,dm,max}}} \quad (3.55)$$

$$C_{dm,max,pu} \geq C_{dm,max,pu,limit,inf} \quad (3.56)$$

$$C_{dm,max,pu,limit,inf} = \frac{(L_{g,dm,max} + L_{1,dm})f_{r,dm,max,tol}^2 V_{g,rms}^2 f_g C_{tol}}{L_{g,dm,max} L_{1,dm} f_{r,dm,max}^2 S_{max} \pi} \quad (3.57)$$

O valor máximo, tipicamente recomendado para $C_{dm,max,pu}$ é 0,05 pu, 5% da capacitância de base (C_b) (BOLSI et al., 2022), porém nem sempre é possível seguir essa recomendação, pois o resultado obtido a partir da equação (3.57) pode ser maior do que 0,05 pu. Nesses casos, o projetista deve definir o valor máximo de $C_{dm,max,pu}$ considerando o impacto da capacitância C_{dm} na potência reativa e no fator de potência, no ponto de conexão com a rede elétrica (LISERRE; BLAABJERG; HANSEN, 2005).

- 9) $\omega_{0,dm,min,c}$: o valor mínimo da frequência angular de antirressonância do circuito de modo diferencial corrigido é definido pela equação (3.58). Essa equação é obtida a partir do valor mínimo da frequência de antirressonância do circuito de modo diferencial ($f_{0,dm,min}$) selecionado pelo projetista, de acordo com a inequação (3.59). Além disso, considera-se o coeficiente de tolerância $f_{0,dm,min,tol}$, definido pela equação (3.54).

Na inequação (3.59), previamente apresentada na inequação (3.39) e repetida por conveniência, $f_{0,dm,min,limit,sup}$ e $f_{0,dm,min,limit,inf}$ são, respectivamente, o limite superior e o limite inferior que devem ser respeitados para a seleção de $f_{0,dm,min}$.

$$\omega_{0,dm,min,c} = \frac{2\pi f_{0,dm,min}}{f_{0,dm,min,tol}} \quad (3.58)$$

$$f_{0,dm,min,limit,inf} \leq f_{0,dm,min} \leq f_{0,dm,min,limit,sup} \quad (3.59)$$

A decisão sobre o valor de $f_{0,dm,min}$ deve ser tomada tendo em vista as considerações a seguir:

- a) ($f_{0,dm,min} = f_{0,dm,min,limit,sup}$) – Quando $f_{0,dm,min} = f_{0,dm,min,limit,sup}$, obtém-se o valor máximo para a indutância de modo diferencial do lado da rede elétrica ($L_{2,dm}$), que neste procedimento de projeto é $L_{2,dm} = L_{1,dm}$, o valor mínimo para a capacitância de modo diferencial (C_{dm}) e $C_1 = 0$.

- b) ($f_{0,dm,min} = f_{0,dm,min,limit,inf}$) – Quando $f_{0,dm,min} = f_{0,dm,min,limit,inf}$, obtém-se o valor máximo para a capacitância de modo diferencial (C_{dm}), $C_{dm} \cong C_{dm,max} = (C_{dm,max,pu} \cdot C_b)$, e o valor mínimo para a indutância $L_{2,dm}$.
- c) ($f_{0,dm,min,limit,inf} < f_{0,dm,min} < f_{0,dm,min,limit,sup}$) – o valor de $f_{0,dm,min}$ deve ser selecionado, de acordo com os limites da região definida por $f_{0,dm,min,limit,inf}$ e $f_{0,dm,min,limit,sup}$, para obter uma solução equilibrada para o valor da indutância $L_{2,dm}$ e da capacitância de modo diferencial (C_{dm}). Além disso, deve-se considerar uma solução de compromisso entre o tamanho físico, custo do filtro e a maior frequência de ressonância dos compensadores de harmônicos utilizados no controlador de corrente ($h_{max,Gci} \cdot f_g$), que deve ser menor do que $f_{0,dm,min}$.

- 10) $L_{2,dm,min1}$: é o valor mínimo da indutância equivalente de modo diferencial dos indutores L_{2A} e L_{2B} , definido pela equação (3.60), que repete a equação (H.16) desenvolvida no Apêndice H. $L_{2,dm,min1}$ é o valor mínimo necessário para manter, simultaneamente, $f_{0,dm}$ e $f_{r,dm}$ dentro dos limites estabelecidos ($f_{0,dm,min} < f_{0,dm} < f_{r,dm} < f_{r,dm,max}$).

$L_{2,dm,min1}$

$$= \left[\frac{\omega_{r,dm,max,c}^2 L_{1,dm}}{2\omega_{0,dm,min,c}^2} - \frac{(L_{1,dm} + L_{g,dm,max})}{2} \right. \\ \left. - \sqrt{\frac{\omega_{r,dm,max,c}^4 L_{1,dm}^2}{4\omega_{0,dm,min,c}^4} + \frac{L_{1,dm}^2 - L_{g,dm,max}^2}{4} - \frac{\omega_{r,dm,max,c}^2 L_{1,dm} (L_{1,dm} + L_{g,dm,max})}{2\omega_{0,dm,min,c}^2}} \right] \quad (3.60)$$

- 11) $L_{2,dm,min2}$: é o valor mínimo da indutância equivalente de modo diferencial dos indutores L_{2A} e L_{2B} , definido pela equação (3.61), que repete a equação (L.20) desenvolvida no Apêndice L. Esse é o valor mínimo necessário para obter a atenuação requerida das componentes harmônicas dominantes da corrente injetada na rede, que estão localizadas em torno da frequência da tensão de modo diferencial produzida pelo inversor.

$$L_{2,dm,min2} = \left[\frac{\omega_{r,dm,max,c}^2 V_{g,rms} V_{inv,dm}(\omega_{swh})}{\omega_{swh}(\omega_{swh}^2 - \omega_{r,dm,max,c}^2) 0,003 S_{max} \sqrt{2}} \right] - L_{1,dm} \quad (3.61)$$

A seguir são apresentadas as descrições de algumas variáveis da equação (3.61), as variáveis não mencionadas foram apresentadas em passos anteriores do procedimento de projeto:

$\omega_{r,dm,max,c}$, definido na equação (3.50), é o valor máximo da frequência angular de ressonância do circuito de modo diferencial, corrigido pelo coeficiente de tolerância;

ω_{swh} é a frequência angular das componentes harmônicas dominantes da tensão de modo diferencial, $\omega_{swh} = 2\pi(2f_{sw} - f_g)$ para a modulação PWM-UC e $\omega_{swh} = 2\pi(f_{sw} - f_g)$ para a modulação PWM-UD. Para os moduladores PWM utilizados com as topologias H5, HERIC, FB-DCBP e HB-ZVR-D, ver seção A.2.3 do Apêndice A, $\omega_{swh} = 2\pi(f_{sw} - f_g)$;

$V_{inv,dm}(\omega_{swh})$ é a amplitude da componente harmônica dominante da tensão de modo diferencial produzida pelo inversor, definida pela equação (3.62), que repete a equação (L.23) desenvolvida no Apêndice L. Nessa equação, M é o índice de modulação de amplitude e V_{bus} é a tensão do barramento CC do inversor.

$$V_{inv,dm}(\omega_{swh}) \cong (0,7878M^4 - 1,7409M^3 + 0,1538M^2 + 0,9797M + 0,0009)V_{bus} \quad (3.62)$$

- 12) $L_{2,dm}$: é a indutância equivalente de modo diferencial dos indutores L_{2A} e L_{2B} , que deve ser selecionada dentro do intervalo definido pela inequação (3.63). Para reduzir o custo e volume do filtro, deve-se escolher um valor de indutância próximo do limite inferior, que é definido pelo maior valor entre $L_{2,dm,min1}$ e $L_{2,dm,min2}$.

$$\max(L_{2,dm,min1}, L_{2,dm,min2}) \leq L_{2,dm} \leq L_{1,dm} \quad (3.63)$$

- 13) $C_{dm,avg}$: é o valor da capacitância equivalente de modo diferencial, definido pela equação (3.64), que é a média entre o valor máximo da capacitância de modo diferencial ($C_{dm,max}$), definido pela equação (3.65) e o valor mínimo da capacitância de modo diferencial ($C_{dm,min}$), definido pela equação (3.66). A equação (3.65) é obtida a partir da equação (3.11) e a equação (3.66) é obtida a partir da equação (3.10).

$$C_{dm,avg} = (C_{dm,max} + C_{dm,min})/2 \quad (3.64)$$

$$C_{dm,max} = \frac{1}{\omega_{0,dm,min,c}^2 (L_{g,dm,max} + L_{2,dm})} \quad (3.65)$$

$$C_{dm,min} = \frac{L_{1,dm} + L_{2,dm}}{\omega_{r,dm,max,c}^2 L_{1,dm} L_{2,dm}} \quad (3.66)$$

Os passos de 1 a 13 apresentados até aqui, podem ser aplicados para o projeto de um filtro LCL de modo diferencial. Nesse caso, $C_1 = C_{dm,avg}$, $L_{1A} = L_{1B} = (L_{1,dm}/2)$ e $L_{2A} = L_{2B} = (L_{2,dm}/2)$.

O procedimento proposto para o projeto do filtro LCL de modo diferencial, possibilita o projeto dos componentes do filtro, considerando restrições do sistema de controle, as tolerâncias dos componentes e a variação da indutância da rede elétrica.

A restrição para o valor máximo da frequência de ressonância ($f_{r,dm,max}$), do filtro LCL de modo diferencial, é definida para respeitar a região de estabilidade da malha de controle de corrente.

A seleção do valor mínimo da frequência de antirressonância ($f_{0,dm,min}$), dentro da faixa de valores permitida, que respeita o conjunto de restrições mencionadas nos parágrafos anteriores, deve levar em consideração a banda passante desejada para a malha de controle de corrente e a maior ordem harmônica dos compensadores de harmônicos, que fazem parte do controlador de corrente.

Os próximos passos do procedimento de projeto são aplicados para o dimensionamento dos capacitores e da parte responsável pelo filtro de modo comum, que completam o dimensionamento do filtro integrado FB-CM4.

3.3.2.2 Parte 2 – projeto do filtro de modo comum e dimensionamento dos capacitores

- 14) $f_{r,cm1,max,limit,inf}$: é o limite inferior que deve ser respeitado para a seleção do valor máximo da primeira frequência de ressonância de modo comum ($f_{r,cm1,max}$), definido pela equação (3.67), que repete a equação (I.11) desenvolvida no Apêndice I.

A equação (3.67) é obtida a partir da equação (3.68), substituindo $C_{2,cm}$ por $(4C_{dm,avg})$ e $L_{1,cm}$ por $(L_{1,dm}/4)$.

$$f_{r,cm1,max,limit,inf} = \frac{1}{2\pi\sqrt{C_{dm,avg}C_{tol-L1,dm}L_{1,2,tol-}}} \quad (3.67)$$

$$f_{r,cm1,max} \cong \frac{1}{2\pi\sqrt{C_{2,cm}C_{tol-L1,cm}L_{1,2,tol-}}} \quad (3.68)$$

O limite definido por $f_{r,cm1,max,limit,inf}$ deve ser respeitado para assegurar que, no passo 17 deste procedimento de projeto, se obtenha $C_1 \geq 0$. Desse modo, são preservados os valores de $\omega_{0,dm,min,c}$ e $\omega_{r,dm,max,c}$, previamente definidos nos passos anteriores.

- 15) $f_{r,cm1,max,limit,sup}$: é o limite superior, que deve ser respeitado para a seleção do valor máximo da primeira frequência de ressonância de modo comum ($f_{r,cm1,max}$), definido pela equação (3.69), que repete a equação (J.13) desenvolvida no Apêndice J.

$$f_{r,cm1,max,limit,sup} = 0,4f_{sw} \quad (3.69)$$

- 16) C_{2A}, C_{2B} : as capacitâncias de C_{2A} e C_{2B} , definidas pela equação (3.70), são dimensionadas para manter a primeira frequência de ressonância de modo comum ($f_{r,cm1}$) abaixo do valor máximo selecionado ($f_{r,cm1,max}$).

$$C_{2A} = C_{2B} = \frac{2}{(2\pi f_{r,cm1,max})^2 C_{tol-L1,dm} L_{1,2,tol-}} \quad (3.70)$$

$$f_{r,cm1,max,limit,inf} \leq f_{r,cm1,max} \leq f_{r,cm1,max,limit,sup} \quad (3.71)$$

O valor de $f_{r,cm1,max}$ deve ser selecionado pelo projetista de acordo com a inequação (3.71). Nessa inequação, o limite inferior é definido por $f_{r,cm1,max,limit,inf}$, de acordo com a equação (3.67) e o limite superior é definido por $f_{r,cm1,max,limit,sup}$, de acordo com a equação (3.69).

A equação (3.70) é obtida a partir da equação (3.68), isolando $C_{2,cm}$, substituindo $C_{2,cm}$ por $2C_{2A} = 2C_{2B}$ e $L_{1,cm}$ por $L_{1,dm}/4$, de acordo com o desenvolvimento apresentado no Apêndice I.

- 17) C_1 : o capacitor de modo diferencial C_1 é dimensionado de acordo com a equação (3.72), para manter a capacitância $C_{dm,avg}$, que é a capacitância

equivalente de modo diferencial, com o valor previamente calculado no passo 13 deste procedimento de projeto.

$$C_1 = C_{dm,avg} - \left(\frac{C_{2A}C_{2B}}{C_{2A} + C_{2B}} \right) \quad (3.72)$$

18) $L_{3,cm,min}$: o valor mínimo da indutância de modo comum, definido pela equação (3.73), é dimensionado para manter a segunda frequência de ressonância do circuito de modo comum ($f_{r,cm2}$) abaixo do limite $f_{r,cm2,max}$ selecionado pelo projetista dentro da faixa de valores definida pela inequação (3.40), que é repetida, por conveniência, na inequação (3.74).

$$L_{3,cm,min} = \frac{1}{(2\pi f_{r,cm2,max})^2 C_{cm2,min} L_{3,tol-}} \quad (3.73)$$

$$0,5f_{sw} \leq f_{r,cm2,max} \leq 0,8f_{sw} \quad (3.74)$$

A equação (3.73) é obtida isolando $L_{3,cm,min}$ na equação (3.75), que é uma aproximação da equação (3.32), considerando apenas os componentes ($L_{3,cm}$, $C_{2,cm}$ e C_{pv}) do segundo estágio LC do filtro de modo comum, apresentado na Figura 3.7.

$$f_{r,cm2,max} \cong \frac{1}{2\pi\sqrt{C_{cm2,min}L_{3,cm,min}L_{3,tol-}}} \quad (3.75)$$

Na inequação (3.74), deve-se considerar os critérios apresentados a seguir para selecionar $f_{r,cm2,max}$ e obter uma solução de compromisso entre o valor da indutância de modo comum requerida e uma atenuação suficiente da corrente de modo comum de alta frequência:

- a) Quando o valor adotado para $C_{pv,min}$ for ≥ 50 nF/kWp, o valor máximo de $f_{r,cm2,max}$ deve ser selecionado mais próximo do limite inferior ($0,5f_{sw}$), (MYRZIK; CALAIS, 2003), (SMA, 2020), (ZHANG et al., 2022);
- b) Quando o valor adotado para $C_{pv,min}$ for < 50 nF/kWp, o valor máximo de $f_{r,cm2,max}$ deve ser selecionado mais próximo do limite superior ($0,8f_{sw}$), (ZHANG et al., 2015), (VENKATRAMANAN; JOHN, 2020), (KANE; TAYLOR; MANSSON, 2022).

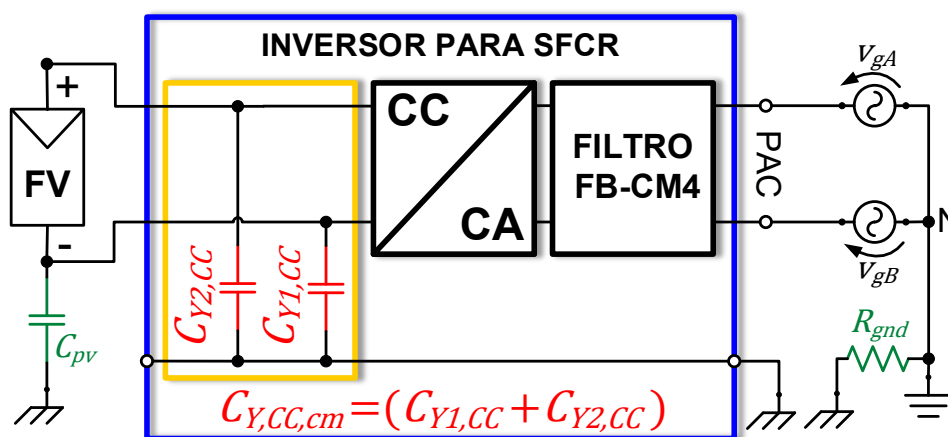
No Apêndice M, foram citadas algumas referências, que apresentam valores mínimos da capacitância parasita dos módulos fotovoltaicos ($C_{pv,min}$), variando de 1,6 nF/kWp (VENKATRAMANAN; JOHN, 2020) até 60 nF/kWp (SMA, 2020). O valor mínimo da capacitância parasita $C_{pv,min}$ tem impacto significativo no dimensionamento da indutância de modo comum $L_{3,cm}$ (ver Apêndice M).

Quando o valor de $C_{pv,min}$ é muito baixo, torna-se necessário utilizar uma indutância $L_{3,cm,min}$ com valor elevado para atender o valor $f_{r,cm2,max}$ previamente definido, de acordo com a inequação (3.74).

A solução proposta neste trabalho, para evitar $L_{3,cm,min}$ com valores elevados, é a inclusão de capacitores classe Y no lado CC do inversor ($C_{Yk,CC}$), quando $C_{pv,min} < 60$ nF (ver Apêndice M).

A Figura 3.23 apresenta um exemplo da inclusão de capacitores classe Y no lado CC do inversor (DONG, DONG, 2012). Essa configuração, representa a implementação mais simples; no entanto, outras configurações podem ser empregadas com o mesmo objetivo (ver Apêndice M).

Figura 3.23 – Diagrama de inversor para SFCR com capacitores Y do lado CC



Fonte: Produção do próprio autor

A equação (3.76), que repete a equação (M.14) desenvolvida no Apêndice M, define o valor mínimo da capacitância equivalente de modo comum ($C_{cm2,min}$), onde $C_{2,cm} = (C_{2A} + C_{2B})$, definido na equação (3.20).

$$C_{cm2,min} = \frac{[C_{pv,min} + (C_{Y,CC,cm} C_{tol-})] C_{2,cm} C_{tol-}}{[C_{pv,min} + (C_{Y,CC,cm} C_{tol-})] + (C_{2,cm} C_{tol-})} \quad (3.76)$$

Na equação (3.76), $C_{2,cm} = (C_{2A} + C_{2B})$, definido na equação (3.20), e $C_{Y,CC,cm}$ é o valor da capacitância equivalente de modo comum dos capacitores Y do lado CC do inversor, definido pela equação (3.77), que repete a equação (M.16) desenvolvida no Apêndice M.

$$C_{Y,CC,cm} = \begin{cases} \sum_{k=1}^{NCY} C_{Yk,CC}, & C_{pv,min} < 60 \text{ nF} \\ 0, & C_{pv,min} \geq 60 \text{ nF} \end{cases} \quad (3.77)$$

Na equação (3.77), NCY é o número de capacitores Y conectados do lado CC do inversor. Nessa equação, $C_{Y,CC,cm}$ deve ser calculado de acordo com o valor mínimo da capacitância parasita dos módulos FV ($C_{pv,min}$):

- a) $C_{pv,min} \geq 60 \text{ nF}$, pode-se desprezar $C_{Y,CC,cm}$ ($C_{Y,CC,cm} = 0$);
- b) $C_{pv,min} < 60 \text{ nF}$, deve-se considerar a soma das capacitâncias dos capacitores Y do lado CC do inversor $C_{Yk,CC}$ ($C_{Y,CC,cm} = \sum_{k=1}^{NCY} C_{Yk,CC}$).

19) $L_{3,cm}$: o valor da indutância de modo comum deve ser selecionado de acordo com a inequação (3.78), onde o valor selecionado para $L_{3,cm}$ deve ser igual ou maior do que $L_{3,cm,min}$. É importante ressaltar que, para manter $f_{r,cm2,max}$ menor e próximo do valor selecionado pelo projetista, de acordo com a inequação (3.74), o valor selecionado para $L_{3,cm}$ deve ser maior e próximo de $L_{3,cm,min}$.

$$L_{3,cm} \geq L_{3,cm,min} \quad (3.78)$$

4 EXEMPLO DE APLICAÇÃO DO PROCEDIMENTO DE PROJETO PARA O FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4

Neste capítulo, serão apresentados quatro exemplos de aplicação do procedimento de projeto proposto para o dimensionamento do filtro FB-CM4. Os exemplos apresentados consideram o inversor em ponte completa, com modulação PWM-UC e PWM-UD, com potência aparente máxima de 1,5 kVA e 10 kVA.

Os parâmetros de entrada, que são comuns para os exemplos considerados, são listados a seguir: $V_{g,rms} = 220$ V, $M = 0,85$, $V_{bus} = 366$ V, $f_g = 60$ Hz, $f_s = 40$ kHz, $SCR_{min} = 10$, $R_{CR_{iL1,dm}} = 0,1$, $L_{1,2,tol+} = 1,4$, $L_{1,2,tol-} = 0,9$, $L_{3,tol-} = 0,75$, $C_{tol+} = 1,25$ e $C_{tol-} = 0,75$.

Parâmetros considerados para modulação PWM-UC: $f_{sw} = 20$ kHz, $K_{PWM} = 8$ e $\omega_{swh} = 2\pi(2f_{sw} - f_g)$.

Parâmetros considerados para modulação PWM-UD: $f_{sw} = 40$ kHz, $K_{PWM} = 4$ e $\omega_{swh} = 2\pi(f_{sw} - f_g)$.

A tolerância total dos capacitores do filtro considerada no procedimento de projeto é de $\pm 25\%$. Os capacitores utilizados no filtro FB-CM4 são do tipo filme plástico metalizado e podem ser encontrados comercialmente com tolerâncias de $\pm 5\%$, $\pm 10\%$ e $\pm 20\%$ (TDK, 2019). Nos exemplos de projeto, apresentados neste trabalho, adotou-se uma tolerância total de $\pm 25\%$, em benefício de uma margem de segurança maior.

Os coeficientes de tolerância ($L_{1,2,tol+}$ e $L_{1,2,tol-}$)¹⁴ são definidos de acordo com as seguintes considerações: o projeto físico dos indutores deve ser realizado para obter o valor nominal, calculado para as indutâncias $L_{1,dm}$ e $L_{2,dm}$, na condição de operação com a corrente de pico $I_{g,pk,max}$. Nessa condição de operação, deve ser

¹⁴ O projeto dos indutores L_{1A} e L_{1B} , que compõem a indutância $L_{1,dm}$ ($L_{1,dm} = L_{1A} + L_{1B}$), considerou neste trabalho, núcleos toroidais com o *part number* CH467060, comercializados pelo fabricante CSC (CSC, 2021). Desse modo, obteve-se: a) uma redução da permeabilidade magnética de aproximadamente 23%, na condição de operação com $I_{g,pk,max}$; e b) a tolerância do fator de indutância (A_L) de $\pm 8\%$, para o material do núcleo utilizado (*High Flux*). Nesse caso, as tolerâncias mínimas que precisam ser consideradas são $L_{1,2,tol+} = (1 + 0,23 + 0,08) = 1,31$ ($p/I_{g,pk} = 0$) e $L_{1,2,tol-} = (1 - 0,08) = 0,92$ ($p/I_{g,pk} = I_{g,pk,max}$). Porém, em benefício de uma margem de segurança maior, adotou-se neste trabalho, $L_{1,2,tol+} = 1,4$ e $L_{1,2,tol-} = 0,9$.

considerada a redução da permeabilidade magnética do núcleo em função da força magnetizante e a tolerância do fator de indutância (A_L), que depende das dimensões físicas e do material do núcleo utilizado (CSC, 2021), (MAGNETICS INC., 2020).

A taxa de ondulação da corrente de modo diferencial nos indutores L_{1A} e L_{1B} ($RCR_{iL1,dm}$), que é tipicamente adotada no dimensionamento dos indutores do lado do inversor de filtros do tipo LCL, varia entre 15% e 40% (SANATKAR-CHAYJANI; MONFARED, 2016), (DONG et al., 2012). No caso do filtro integrado de modo comum e diferencial, a corrente que circula pelos indutores do lado do inversor i_{L1A} e i_{L1B} é a soma das correntes de modo comum e diferencial (FIGUEREDO, 2016), como indicado na Figura 3.4. Por esse motivo, para o projeto do filtro FB-CM4 adota-se uma taxa de ondulação de corrente de modo diferencial de 10% ($RCR_{iL1,dm} = 0,1$).

Devido a contribuição da ondulação de corrente de modo comum, a taxa de ondulação total da corrente nos indutores L_{1A} e L_{1B} resulta em, aproximadamente, 40% com a modulação PWM-UC e 20% com a modulação PWM-UD. No Apêndice K, é apresentada uma análise sobre a ondulação de corrente nos indutores do lado do inversor L_{1A} e L_{1B} . Além disso, uma análise sobre o impacto da corrente de modo comum no dimensionamento dos indutores do lado do inversor (L_{1A} e L_{1B}), considerando a modulação PWM-UC, também pode ser encontrada na seção 7.7 da dissertação de mestrado (FIGUEREDO, 2016), produzida pelo autor desta tese.

A frequência de chaveamento, que é igual a frequência da portadora triangular do modulador PWM, utilizada no projeto que emprega a modulação PWM-UC é $f_{sw} = 20$ kHz e no projeto que emprega a modulação PWM-UD é $f_{sw} = 40$ kHz. A frequência de amostragem do sistema de controle é a mesma para os dois casos, $f_s = 40$ kHz. Com essas escolhas das frequências de chaveamento e de amostragem os indutores L_{1A} , L_{1B} e os indutores L_{2A} , L_{2B} dimensionados no procedimento de projeto apresentam os mesmos valores para os projetos com as duas estratégias de modulação PWM-UC e PWM-UD. Como os indutores L_{1A} , L_{1B} , L_{2A} e L_{2B} têm impacto significativo nas dimensões físicas do filtro, a utilização dos mesmos indutores proporciona uma condição adequada para a comparação das duas estratégias de modulação PWM (PWM-UC e PWM-UD).

Os valores dos componentes do filtro obtidos a partir da aplicação do procedimento de projeto proposto, considerando inversores com potência aparente

máxima de 1,5 kVA e 10 kVA, são apresentados na Tabela 4.1 com destaque em fundo cinza.

Tabela 4.1 – Exemplos de projeto do filtro integrado de modo comum e diferencial FB-CM4

Parâmetros	PWM-UC		PWM-UD	
S_{max} (kVA)	1,5	10	1,5	10
f_{sw} (kHz)	20	20	40	40
f_s (kHz)	40	40	40	40
$C_{pv,min}$ (nF)	75	500	75	500
$L_{g,dm,max}$ (mH)	8,56	1,28	8,56	1,28
$I_{g,pk,max}$ (A)	9,64	64,28	9,64	64,28
$L_{1,dm}$ (mH)	2,37	0,36	2,37	0,36
L_{1A}, L_{1B} (mH)	1,185	0,18	1,185	0,18
$f_{r,dm,max}$ (kHz)	10	10	10	10
$C_{dm,max,pu}$	0,05	0,05	0,05	0,05
$f_{0,dm,min,limit,sup}$ (kHz)	2,32	2,33	2,32	2,33
$f_{0,dm,min,limit,inf}$ (kHz)	0,81	0,81	0,81	0,81
$f_{0,dm,min}$ (kHz)	1,40	1,40	1,40	1,40
$\max(L_{2,dm,min1}, L_{2,dm,min2})$ (mH)	0,416	0,062	0,416	0,062
$L_{2,dm}$ (mH)	0,420	0,065	0,420	0,065
L_{2A}, L_{2B} (mH)	0,210	0,0325	0,210	0,0325
$C_{dm,avg}$ (μ F)	1,06	6,93	1,06	6,93
$f_{r,cm1,max,limit,inf}$ (kHz)	3,87	3,88	3,87	3,88
$f_{r,cm1,max,limit,sup}$ (kHz)	8,00	8,00	16,00	16,00
$f_{r,cm1,max}$ (kHz)	6,66	6,66	13,33	13,33
C_{2A}, C_{2B} (μ F)	0,82	4,70	0,22	1,50
C_1 (μ F)	0,68	4,70	1,00	6,00
$f_{r,cm2,max}$ (kHz)	10	10	20	20
$L_{3,cm,min}$ (mH)	4,77	0,72	1,38	0,21
$L_{3,cm}$ (mH)	4,8	0,75	1,50	0,25
$L_{T,dm,LCL}$ (mH)	2,79	0,425	2,79	0,425
C_{dm} (μ F)	1,09	7,05	1,11	6,75
L_b (mH)	85,59	12,84	85,59	12,84
C_b (μ F)	82,21	548,05	82,21	548,05
C_{dm} (%) de C_b	1,33	1,29	1,35	1,23
$L_{T,dm,LCL}$ (%) de L_b	3,26	3,31	3,26	3,31

A principal diferença entre os projetos com modulação PWM-UC e PWM-UD é a indutância de modo comum $L_{3,cm}$, que é aproximadamente três vezes menor com a modulação PWM-UD. Essa diferença é causada porque a frequência de chaveamento utilizada para essa estratégia de modulação é o dobro da frequência de chaveamento utilizada com a modulação PWM-UC. Além disso, a capacitância de modo diferencial $C_{dm,avg}$ é a mesma para as duas estratégias de modulação PWM. No entanto, a capacitância C_1 é maior e as capacitâncias C_{2A} e C_{2B} são menores com a modulação PWM-UD.

Alguns procedimentos de projeto disponíveis na literatura, recomendam que a capacitância de modo diferencial do filtro (C_{dm}), definida pela equação (3.7), seja menor do que 5% do valor da capacitância de base do inversor (C_b), definida pela equação (4.1) (LISERRE; BLAABJERG; HANSEN, 2005), (BOLSI et al., 2022). Além disso, também recomenda-se que a soma das indutâncias de modo diferencial do filtro $L_{T,dm,LCL}$, definida pela equação (4.2), seja menor do que 10% do valor da indutância de base do inversor (L_b), definida pela equação (4.3) (LISERRE; BLAABJERG; HANSEN, 2005), (LU et al., 2018), (JAYALATH; HANIF, 2018).

$$C_b = S_{max} / (2\pi f_g V_{g,rms}^2) \quad (4.1)$$

$$L_{T,dm,LCL} = (L_{1,dm} + L_{2,dm}) \quad (4.2)$$

$$L_b = V_{g,rms}^2 / (2\pi f_g S_{max}) \quad (4.3)$$

Nas equações (4.1) e (4.3), considera-se que a potência aparente máxima do inversor é a potência de base ($S_{max} = S_{base}$) e o valor eficaz da tensão da rede elétrica é a tensão de base ($V_{g,rms} = V_{base}$).

A recomendação para o limite da capacitância C_{dm} tem como objetivo minimizar a redução do fator de potência no ponto de conexão do inversor ou o aumento da demanda de potência reativa do inversor (REZNIK et al., 2014), (RUAN et al., 2018).

A recomendação para o limite da indutância $L_{T,dm,LCL}$ tem como objetivo restringir a queda de tensão nos indutores e reduzir o volume total do filtro (POONGOTHAI; VASUDEVAN, 2019). Os exemplos de projeto apresentados na Tabela 4.1 atendem os limites recomendados.

Os maiores valores percentuais da capacitância C_{dm} foram obtidos para os projetos de 1,5 kVA. O valor de C_{dm} obtido para o projeto de 1,5 kVA com modulação PWM-UC e PWM-UD representam, respectivamente, 1,33% e 1,35% de C_b .

Os maiores valores percentuais da soma das indutâncias de modo diferencial $L_{T,dm,LCL}$ foram obtidos para os projetos de 10 kVA. O valor de $L_{T,dm,LCL}$ obtido para o projeto de 10 kVA, com as duas estratégias de modulação PWM, representa 3,31% de L_b .

Os valores máximos e mínimos das frequências de ressonância e antirressonância dos filtros FB-CM4, que foram projetados para a modulação PWM-UC e PWM-UD, são apresentados, respectivamente, na Tabela 4.2 e na Tabela 4.3. Além disso, os limites estabelecidos para a variação das frequências $f_{0,dm}$, $f_{r,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$ são apresentados nas tabelas e estão listados a seguir:

- PWM-UC: $f_{0,dm} \geq 1,4 \text{ kHz}$; $f_{r,dm} < (f_s/4 = 10 \text{ kHz})$, $f_{r,cm1} < (f_{sw}/3 = 6,67 \text{ kHz})$ e $f_{r,cm2} < (f_{sw}/2 = 10 \text{ kHz})$.
- PWM-UD são: $f_{0,dm} \geq 1,4 \text{ kHz}$; $f_{r,dm} < (f_s/4 = 10 \text{ kHz})$, $f_{r,cm1} < (f_{sw}/3 = 13,3 \text{ kHz})$ e $f_{r,cm2} < (f_{sw}/2 = 20 \text{ kHz})$.

Os valores das frequências $f_{0,dm}$, $f_{r,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$, definidas, respectivamente, pelas equações (3.11), (3.10), (3.31) e (3.32) são obtidos considerando os valores nominais dos componentes, apresentados na Tabela 4.1, as tolerâncias dos indutores e capacitores do filtro FB-CM4, e os valores mínimos e máximos de L_g e C_{pv} .

As tolerâncias dos indutores e capacitores do filtro FB-CM4 definidas no procedimento de projeto são: L_1 e L_2 com +40% e -10%; L_3 com $\pm 25\%$; C_1 e C_2 com $\pm 20\%$.¹⁵

Para o valor mínimo da indutância da rede elétrica (L_g), considera-se $L_g = 0$, que representa o caso ideal de rede elétrica forte. Para o valor máximo da indutância da rede elétrica, que representa rede elétrica fraca, considera-se $L_{g,dm,max}$, obtido com $SCR_{min} = 10$, na equação (3.45).

¹⁵ No procedimento de projeto considerou-se $\pm 25\%$, para ampliar a margem de segurança, mas nesse caso, deseja-se avaliar a variação efetiva das frequências de ressonância e antirressonância. Portanto, considera-se a tolerância dos capacitores utilizados na montagem experimental $\pm 20\%$.

Os valores da capacitância parasita (C_{pv}) foram definidos considerando para o valor mínimo (50 nF/kWp) e para o valor máximo (150 nF/kWp) (MYRZIK; CALAIS, 2003).

Tabela 4.2 – Valores máximos e mínimos das frequências $f_{0,dm}$, $f_{r,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$ (PWM-UC)

Parâmetros	$S_{max} = 1,5 \text{ kVA}$		$S_{max} = 10 \text{ kVA}$	
	FB-CM4, L_g , C_{pv} valores mínimos	FB-CM4, L_g , C_{pv} valores máximos	FB-CM4, L_g , C_{pv} valores mínimos	FB-CM4, L_g , C_{pv} valores máximos
L_{1A}, L_{1B} (mH)	1,0665	1,659	0,162	0,252
L_{2A}, L_{2B} (μH)	189,0	294,0	29,25	45,5
L_3 (mH)	3,6	6,0	0,5625	0,9375
C_1 (μF)	0,544	0,816	3,76	5,64
C_{2A}, C_{2B} (μF)	0,656	0,984	3,76	5,64
L_{gA}, L_{gB} (mH)	0	4,28	0	0,64
C_{pv} (nF)	75	225	500	1500
$f_{0,dm}$	8766,29	1455,05	8761,99	1475,73
$f_{r,dm}$	9511,39	2820,23	9520,20	2849,30
$f_{r,cm1}$	5763,87	3227,19	6105,50	3256,53
$f_{r,cm2}$	9981,25	4498,95	9895,73	4706,41

Limites estabelecidos no projeto: $f_{0,dm} \geq 1,4 \text{ kHz}$; $f_{r,dm} < 10 \text{ kHz}$; $f_{r,cm1} < 6,7 \text{ kHz}$ e $f_{r,cm2} < 10 \text{ kHz}$

Tabela 4.3 – Valores máximos e mínimos das frequências $f_{0,dm}$, $f_{r,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$ (PWM-UD)

Parâmetros	$S_{max} = 1,5 \text{ kVA}$		$S_{max} = 10 \text{ kVA}$	
	FB-CM4, L_g , C_{pv} valores mínimos	FB-CM4, L_g , C_{pv} valores máximos	FB-CM4, L_g , C_{pv} valores mínimos	FB-CM4, L_g , C_{pv} valores máximos
L_{1A}, L_{1B} (mH)	1,0665	1,659	0,162	0,252
L_{2A}, L_{2B} (μH)	189,0	294,0	29,25	45,5
L_3 (mH)	1,125	1,875	0,1875	0,3125
C_1 (μF)	0,8	1,2	4,8	7,2
C_{2A}, C_{2B} (μF)	0,176	0,264	1,2	1,8
L_{gA}, L_{gB} (mH)	0	4,28	0	0,64
C_{pv} (nF)	75	225	500	1500
$f_{0,dm}$	8686,96	1441,80	8954,58	1508,17
$f_{r,dm}$	9424,55	2793,61	9729,46	2911,93
$f_{r,cm1}$	10052,32	4544,18	9859,72	4453,06
$f_{r,cm2}$	19231,61	8704,23	18328,73	8512,89

Limites estabelecidos no projeto: $f_{0,dm} \geq 1,4 \text{ kHz}$; $f_{r,dm} < 10 \text{ kHz}$; $f_{r,cm1} < 13,3 \text{ kHz}$ e $f_{r,cm2} < 20 \text{ kHz}$

Os resultados apresentados na Tabela 4.2 e na Tabela 4.3 mostram que os limites estabelecidos no procedimento de projeto, para a variação das frequências $f_{0,dm}$, $f_{r,dm}$, $f_{r,cm1}$ e $f_{r,cm2}$ foram atendidos, validando o procedimento de projeto proposto.

4.1 SISTEMA DE CONTROLE DO INVERSOR COM FILTRO INTEGRADO DE MODO COMUM E DIFERENCIAL FB-CM4

O circuito equivalente de modo diferencial do filtro FB-CM4, Figura 3.6, apresenta a configuração LCL. Nas próximas seções deste trabalho, serão apresentadas algumas considerações sobre os controladores empregados para o controle de corrente de filtros do tipo LCL de modo diferencial. Além disso, será analisada a aplicação desses controladores, para o controle da corrente de modo diferencial do filtro integrado de modo comum e diferencial FB-CM4.

4.1.1 Considerações gerais sobre controladores de corrente para filtros LCL

Os filtros do tipo LCL (Indutor-Capacitor-Indutor) são amplamente empregados em conversores conectados à rede elétrica devido a elevada atenuação de harmônicos obtida com um filtro que é mais compacto e leve do que os filtros do tipo L (Indutor). Apesar das vantagens mencionadas, os filtros LCL requerem um projeto mais cuidadoso, para evitar problemas relacionados com o elevado ganho apresentado na frequência de ressonância, que podem causar a instabilidade do sistema de controle do conversor (LI et al., 2018b).

Nos últimos anos, muitas pesquisas vêm sendo realizadas e muitas publicações apresentam análises sobre as condições para a operação estável de conversores conectados à rede elétrica, que empregam filtro LCL e sistema de controle digital (PARKER; MCGRATH; HOLMES, 2014), (ZOU et al., 2014), (WANG et al., 2016), (XIN et al., 2017), (LI et al., 2018b), (LI et al., 2018a), (LIU et al., 2018). Um dos resultados importantes desses trabalhos de pesquisa é a definição das regiões de operação estável para o controlador de corrente, empregando a realimentação de apenas uma das correntes dos indutores do filtro LCL (*single-loop current feedback*), que pode ser a corrente do indutor do lado do conversor (CCF – *Converter-side Current Feedback*) ou a corrente do indutor do lado da rede elétrica (GCF – *Grid-side Current Feedback*).

A realimentação da corrente do lado do conversor (CCF) é amplamente empregada em conversores utilizados em aplicações industriais. Nessa

implementação, o mesmo sensor de corrente é utilizado para o controle da corrente e para a proteção contra sobrecorrente no conversor (BLAABJERG, 2018), (XIN et al., 2018).

A realimentação da corrente do lado da rede elétrica (GCF) é empregada em diversas publicações e apresenta como principais vantagens um controle mais preciso do fator de potência e melhor controle da distorção harmônica da corrente no ponto de conexão com a rede elétrica (WANG; BLAABJERG; LOH, 2016), (XIN et al., 2017), (XIN et al., 2018).

De acordo com (WANG et al., 2016) e (TANG et al., 2015), quando se considera um sistema de controle digital com atraso total de 1,5 períodos de amostragem ($1,5T_s$), e a realimentação de apenas uma corrente (*single-loop current feedback*), os limites para a operação estável do controlador de corrente do conversor com filtro LCL são definidos a seguir:

- a) GCF – para o controle da corrente do lado da rede elétrica, a frequência de ressonância de modo diferencial deve estar na faixa entre $f_s/6$ e $f_s/2$ ($f_s/6 < f_{r,dm} < f_s/2$).
- b) CCF – para o controle da corrente do lado do conversor, a frequência de ressonância de modo diferencial deve ser menor do que um sexto da frequência de amostragem do sistema de controle ($f_{r,dm} < f_s/6$).

Considerando-se apenas a estabilidade do controlador de corrente, seriam suficientes para a operação estável do inversor com filtro LCL, a alocação da frequência de ressonância do filtro LCL, dentro dos limites apresentados anteriormente para cada opção de realimentação (GCF ou CCF) e o projeto do controlador de corrente considerando margens de estabilidade apropriadas (WANG et al., 2016). No entanto, outra consideração importante, que deve ser feita no projeto de inversores conectados à rede elétrica com filtro LCL, é a variação da indutância da rede elétrica (LISERRE; TEODORESCU; BLAABJERG, 2006).

A variação da indutância da rede elétrica impõe um desafio adicional para o projeto do sistema de controle do inversor com filtro LCL, porque ela provoca o deslocamento da frequência de ressonância de modo diferencial, que pode sair da região de operação estável (LISERRE; TEODORESCU; BLAABJERG, 2006), (XU;

XIE; TANG, 2014), (PEÑA-ALZOLA et al., 2014), (SAID-ROMDHANE et al., 2017), (WU et al., 2017a), (LU et al., 2018), (LI et al., 2018b, p.), (RUAN et al., 2018).

A indutância da rede elétrica (L_g) varia em função da relação de curto-circuito (SCR) no ponto de conexão do inversor, de acordo com a equação (3.45). Para valores baixos de SCR , a rede elétrica apresenta indutância com valor elevado e é denominada rede fraca. Para valores elevados de SCR , a rede elétrica apresenta baixa indutância e é denominada rede forte. Em (LISERRE; TEODORESCU; BLAABJERG, 2006) e (MASSING et al., 2012) a rede elétrica foi denominada rede fraca para $SCR \cong 10$ e rede forte para $SCR \cong 50$. Em (ETXEGARAI et al., 2015) e (STRACHAN; JOVCIC, 2010), considera-se rede fraca com $SCR < 10$ e rede forte com $SCR > 20$.

Além das considerações apresentadas nos parágrafos anteriores, também deve-se observar que o elevado ganho apresentado pelo filtro LCL na frequência de ressonância, pode causar a amplificação de harmônicos de corrente, que é uma situação indesejada e pode comprometer a operação do inversor causando elevada distorção harmônica da corrente e até mesmo o acionamento da proteção contra sobrecorrente.

Para possibilitar a operação estável do sistema de controle do inversor conectado à rede elétrica, considerando a variação da indutância da rede elétrica e a presença de componentes harmônicas que podem excitar a ressonância do filtro, pode-se empregar estratégias de amortecimento da ressonância do filtro LCL (TEODORESCU; LISERRE; RODRÍGUEZ, 2011), (GOMES; CUPERTINO; PEREIRA, 2018). As estratégias de amortecimento da ressonância podem ser do tipo passivo (WU et al., 2013a), (BERES et al., 2016), ativo (PEÑA-ALZOLA et al., 2014), (YAO et al., 2017), (RODRIGUEZ-DIAZ et al., 2019) ou híbrido (WU et al., 2013b), (LIU et al., 2016).

Entre as diversas estratégias de amortecimento ativo da ressonância do filtro LCL, destaca-se a pré-alimentação (*feedforward*) da tensão do capacitor do filtro (CVFF – *Capacitor Voltage Feedforward*) (LI et al., 2018b). As principais vantagens dessa estratégia são: a) a extensão da região de operação estável para a alocação da frequência de ressonância; b) o amortecimento ativo da ressonância de modo diferencial sem as perdas associadas ao amortecimento passivo (PEÑA-ALZOLA et al., 2013); e c) a supressão da corrente de partida (*inrush*) do inversor.

Diante do exposto nos parágrafos anteriores, para obter um projeto mais robusto¹⁶, considerando as tolerâncias dos componentes do filtro e as variações da indutância da rede elétrica, a pré-alimentação da tensão do capacitor do filtro será adotada neste trabalho.

Os limites de alocação da frequência de ressonância de modo diferencial $f_{r,dm}$, para a operação estável da malha de controle de corrente empregando a realimentação da corrente do indutor do lado do conversor (CCF), são apresentados a seguir:

- a) sem amortecimento de $f_{r,dm}$ - a alocação da frequência de ressonância de modo diferencial deve respeitar o limite ($f_{r,dm} < f_s/6$);
- b) com amortecimento de $f_{r,dm}$ - empregando a pré-alimentação da tensão do capacitor CVFF, a alocação da frequência de ressonância de modo diferencial deve respeitar o limite ($f_{r,dm} < f_s/4$). Desse modo, obtém-se um aumento de 50% para a faixa de alocação de $f_{r,dm}$, quando se emprega CVFF.

A faixa de alocação de $f_{r,dm}$ com CVFF, pode ser ainda mais estendida, até o limite máximo ($f_{r,dm} < f_s/3$), desde que a inequação (4.4) seja satisfeita. A inequação (4.4) é obtida a partir da inequação (4.5), que é apresentada em (LI et al., 2018b) para a definição do valor máximo da frequência de ressonância $f_{r,dm}$, que assegura a condição de estabilidade da malha de controle de corrente.

$$f_{r,dm} < \left[\cos^{-1} \left(\frac{-L_{1,dm}}{2L_{1,dm} + 3(L_{2,dm} + L_{g,dm})} \right) \right] \cdot \frac{f_s}{2\pi} \quad (4.4)$$

$$\cos \left(\frac{2\pi f_{r,dm}}{f_s} \right) > - \frac{L_{1,dm}}{2L_{1,dm} + 3(L_{2,dm} + L_{g,dm})} \quad (4.5)$$

¹⁶ Nesse contexto, o termo robusto refere-se à capacidade do inversor com filtro LCL, de manter a operação estável do sistema de controle, a atenuação das componentes harmônicas da corrente de modo diferencial e o amortecimento adequado da ressonância de modo diferencial do filtro, com a variação de parâmetros dentro dos limites considerados no procedimento de projeto.

O limite ($f_{r,dm} < f_s/4$), que é adotado no procedimento de projeto apresentado na seção 3.3.2.1 deste trabalho, é uma condição que assegura a validade da inequação (4.5), pois com $f_{r,dm} < f_s/4$, obtém-se $\cos\left(\frac{2\pi f_{r,dm}}{f_s}\right) > 0$.

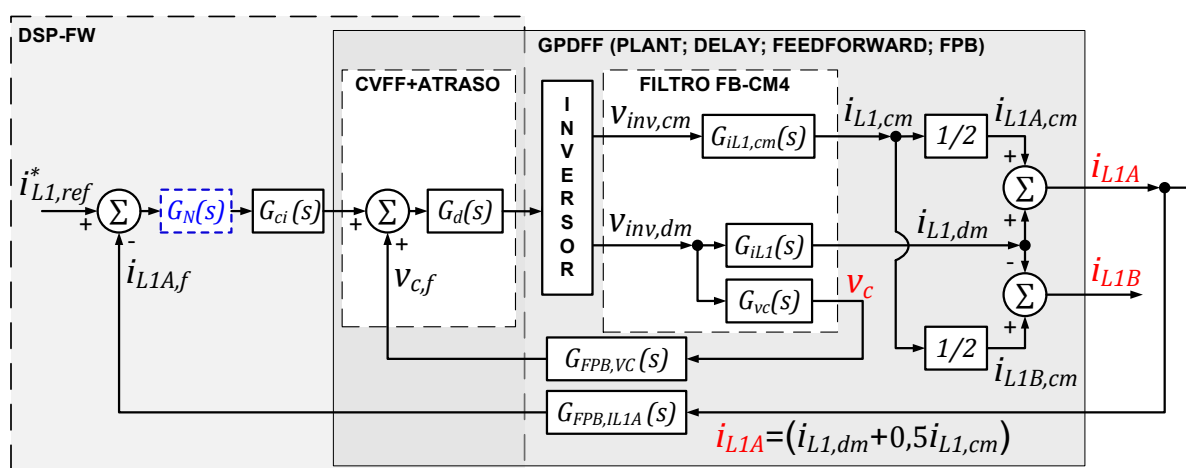
4.1.2 Considerações gerais sobre o projeto do sistema de controle de corrente do inversor em ponte completa com filtro FB-CM4

Esta seção apresenta as considerações gerais para o projeto do sistema de controle, que será apresentado na seção 4.1.3 para a modulação PWM-UC e na seção 4.1.5 para a modulação PWM-UD.

O diagrama de blocos da malha de controle, no domínio da frequência, é apresentado na Figura 4.1. O bloco pontilhado $G_N(s)$ representa um filtro *notch*, esse bloco é utilizado apenas em conjunto com a modulação PWM-UD e será discutido na seção 4.1.5.

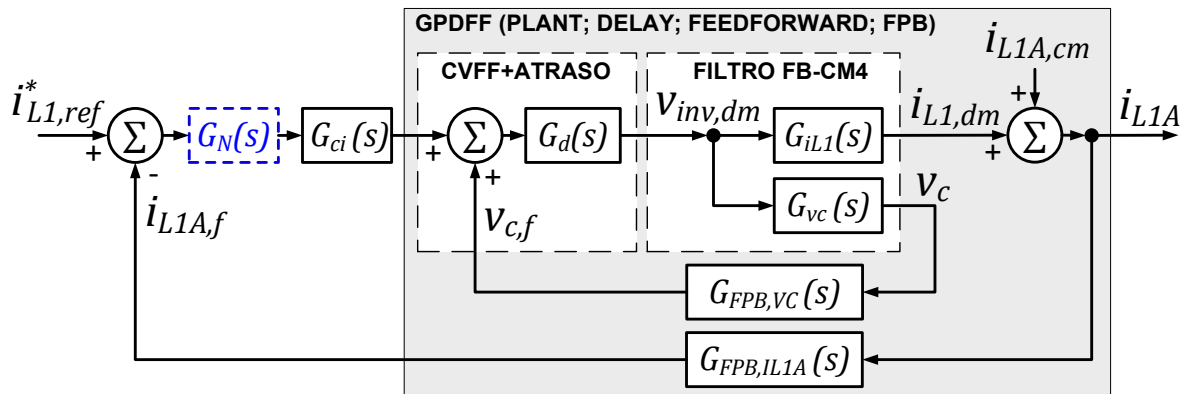
O diagrama de blocos simplificado do sistema de controle, obtido a partir da Figura 4.1 é apresentado na Figura 4.2.

Figura 4.1 – Diagrama de blocos do sistema de controle no domínio da frequência



Fonte: Produção do próprio autor

Figura 4.2 – Diagrama de blocos simplificado do sistema de controle no domínio da frequência



Fonte: Produção do próprio autor

No diagrama apresentado na Figura 4.2, são omitidos os blocos do circuito de modo comum, que produzem a corrente $i_{L1A,cm}$, e o bloco inversor, que é considerado como um ganho unitário considerando-se a implementação do desacoplamento da tensão do barramento CC (RYAN; LORENZ, 1995).

As funções de transferência $G_{iL1}(s)$, definida pela equação (3.12), $G_{vc}(s)$, definida pela equação (3.14), A frequência angular de ressonância ($\omega_{r,dm}$), definida pela equação (3.10) e a frequência angular de antirressonância ($\omega_{0,dm}$), definida pela equação (3.11) são desenvolvidas na seção 3.2, e são repetidas, respectivamente, nas equações (4.6), (4.7), (4.8) e (4.9) para conveniência do leitor.

$$G_{iL1}(s) = \frac{i_{L1,dm}(s)}{v_{inv,dm}(s)} = \frac{s^2 + \omega_{0,dm}^2}{sL_{1,dm}(s^2 + \omega_{r,dm}^2)} \quad (4.6)$$

$$G_{vc}(s) = \frac{v_c(s)}{v_{inv,dm}(s)} = \frac{1}{L_{1,dm}C_{dm}(s^2 + \omega_{r,dm}^2)} \quad (4.7)$$

$$\omega_{r,dm} = 2\pi f_{r,dm} = \sqrt{\frac{(L_{1,dm} + L_{2,dm} + L_{3,Lkg} + L_{g,dm})}{L_{1,dm}(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (4.8)$$

$$\omega_{0,dm} = 2\pi f_{0,dm} = 1/\sqrt{(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}} \quad (4.9)$$

É importante mencionar, que no projeto do sistema de controle a indutância de dispersão do indutor de modo comum ($L_{3,Lkg}$) do filtro FB-CM4 é desprezada, pois o valor de $L_{3,Lkg}$ é desconhecido durante a etapa de projeto. Além disso, $L_{3,Lkg} = 0$ representa o pior caso do ponto de vista do valor máximo de $\omega_{r,dm}$, que é um parâmetro crítico no procedimento de projeto desenvolvido na seção 3.3.2.1.

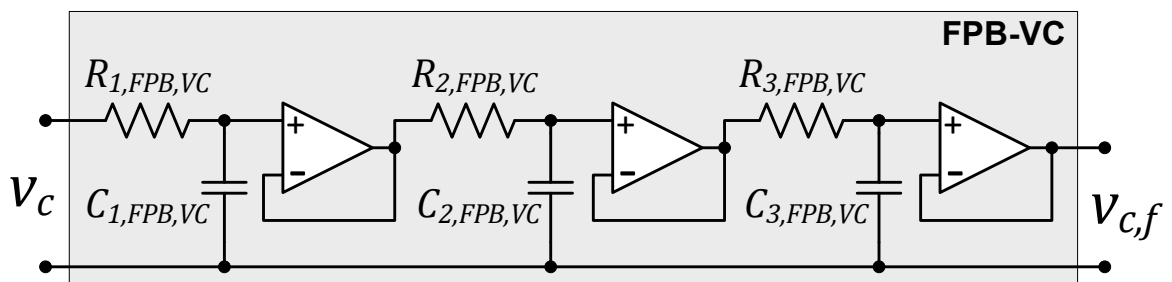
O bloco $G_d(s)$, definido por (4.10), modela o atraso do sistema de controle e PWM digital, que é equivalente a 1,5 períodos de amostragem (T_s) (RUAN et al., 2018), (LI et al., 2018b). Na simulação, realizada com o *software* MATLAB, foi utilizada a aproximação de Padé de terceira ordem para escrever a função exponencial, que modela o atraso ($e^{-1,5sT_s}$), na forma racional (VAJTA, 2000), (DE LAURO CASTRUCCI; BITTAR; SALES, 2011).

$$G_d(s) \cong e^{-1,5sT_s} \cong \frac{120 - 60(1,5sT_s) + 12(1,5sT_s)^2 - (1,5sT_s)^3}{120 + 60(1,5sT_s) + 12(1,5sT_s)^2 + (1,5sT_s)^3} \quad (4.10)$$

Os blocos $G_{FPB-VC}(s)$ e $G_{FPB-IL1A}(s)$ representam as funções de transferência dos filtros passa-baixa analógicos, que fazem parte dos circuitos de condicionamento de sinais utilizados na montagem experimental. O bloco $G_{FPB,VC}(s)$ representa a função de transferência do filtro passa-baixa da amostra da tensão do capacitor C_1 do filtro FB-CM4 (v_c). O bloco $G_{FPB,IL1A}(s)$ representa a função de transferência do filtro passa-baixa da amostra da corrente do indutor L_{1A} (i_{L1A}).

A partir do circuito de condicionamento de sinais do inversor utilizado na montagem experimental, obteve-se os circuitos simplificados dos filtros passa-baixa apresentados na Figura 4.3 (FPB-VC) e na Figura 4.4 (FPB-IL1A), que serão considerados no projeto do sistema de controle do inversor.

Figura 4.3 – Circuito simplificado do filtro FPB-VC



Fonte: Produção do próprio autor

A partir do circuito da Figura 4.3 obtém-se a função de transferência $G_{FPB,VC}(s)$, definida pela equação (4.11).

$$G_{FPB,VC}(s) = \frac{v_{c,f}(s)}{v_c(s)} = \frac{\omega_{c1,FPB,VC}}{s + \omega_{c1,FPB,VC}} \cdot \frac{\omega_{c2,FPB,VC}}{s + \omega_{c2,FPB,VC}} \cdot \frac{\omega_{c3,FPB,VC}}{s + \omega_{c3,FPB,VC}} \quad (4.11)$$

A frequência angular de corte, de cada um dos 3 estágios do filtro passa-baixa FPB-VC ($\omega_{c(1,2,3),FPB,VC}$) é definida pela equação (4.12).

$$\omega_{c(1,2,3),FPB,VC} = 2\pi f_{c(1,2,3),FPB,VC} = \frac{1}{R_{(1,2,3),FPB,VC} \cdot C_{(1,2,3),FPB,VC}} \quad (4.12)$$

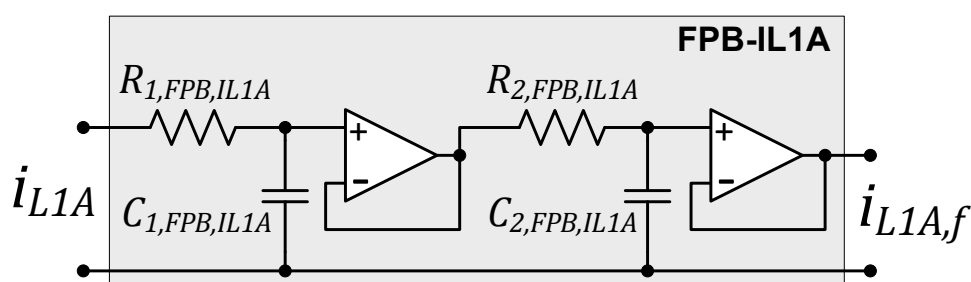
A Tabela 4.4 apresenta a lista com os valores dos resistores e capacitores dos 3 estágios do filtro FPB-VC e as respectivas frequências de corte ($f_{c(1,2,3),FPB,VC}$).

Tabela 4.4 – Valores dos componentes do filtro passa-baixa analógico FPB-VC

Parâmetros	Valores
$R_{1,FPB,VC}$ (Ω)	37151,44
$C_{1,FPB,VC}$ (pF)	100
$f_{c1,FPB,VC}$ (kHz)	48,84
$R_{2,FPB,VC}$ (Ω)	14000
$C_{2,FPB,VC}$ (pF)	100
$f_{c2,FPB,VC}$ (kHz)	113,68
$R_{3,FPB,VC}$ (Ω)	1112,74
$C_{3,FPB,VC}$ (pF)	220
$f_{c3,FPB,VC}$ (kHz)	650,13

A Figura 4.4 apresenta o circuito simplificado do filtro passa-baixa de 2 estágios (FPB-IL1A).

Figura 4.4 – Circuito simplificado do filtro FPB-IL1A



Fonte: Produção do próprio autor

A partir do circuito da Figura 4.4 obtém-se a função de transferência $G_{FPB,IL1A}(s)$, definida pela equação (4.13).

$$G_{FPB,IL1A}(s) = \frac{i_{L1A,f}(s)}{i_{L1A}(s)} = \frac{\omega_{c1,FPB,IL1A}}{s + \omega_{c1,FPB,IL1A}} \cdot \frac{\omega_{c2,FPB,IL1A}}{s + \omega_{c2,FPB,IL1A}} \quad (4.13)$$

A frequência angular de corte, de cada um dos 2 estágios do filtro passa-baixa FPB-IL1A ($\omega_{c(1,2),FPB,IL1A}$) é definida pela equação (4.14).

$$\omega_{c(1,2),FPB,IL1A} = 2\pi f_{c(1,2),FPB,IL1A} = \frac{1}{R_{(1,2),FPB,IL1A} \cdot C_{(1,2),FPB,IL1A}} \quad (4.14)$$

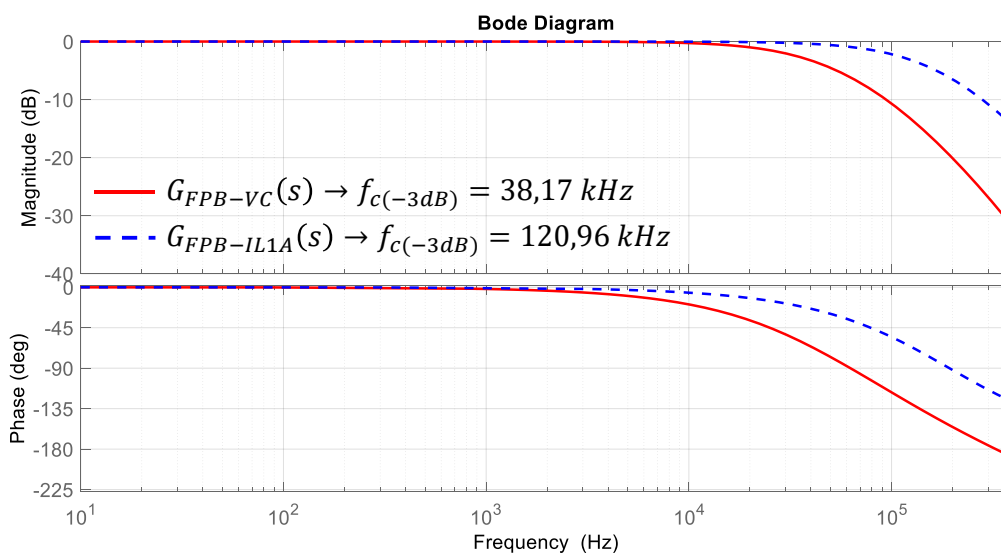
A Tabela 4.5 apresenta a lista com os valores dos resistores e capacitores dos 2 estágios do filtro FPB-IL1A e as respectivas frequências de corte ($f_{c(1,2),FPB,IL1A}$).

Tabela 4.5 – Valores dos componentes do filtro passa-baixa analógico FPB-IL1A

Parâmetros	Valores
$R_{1,FPB,IL1A}$ (Ω)	6810
$C_{1,FPB,IL1A}$ (pF)	100
$f_{c1,FPB,IL1A}$ (kHz)	233,71
$R_{2,FPB,IL1A}$ (Ω)	100
$C_{2,FPB,IL1A}$ (nF)	10
$f_{c2,FPB,IL1A}$ (kHz)	159,15

A Figura 4.5 apresenta o diagrama de Bode de $G_{FPB,VC}(s)$ e $G_{FPB,IL1A}(s)$ e suas frequências de corte, respectivamente, 38,17 kHz e 120,96 kHz.

Figura 4.5 – Diagrama de Bode das funções de transferência $G_{FPB,VC}(s)$ e $G_{FPB,IL1A}(s)$



Fonte: Produção do próprio autor

O bloco $G_{ci}(s)$, representa a função de transferência do controlador de corrente, definida pela equação (3.37) e discutida na seção 3.3.1.2 (YEPES et al., 2011), que é repetida na equação (4.15) por conveniência.

$$G_{ci}(s) = K_P + \sum_{h=1,3,5\dots}^{h_{max,Gci}} K_{Ih} \frac{s \cos(\phi_h) - h\omega_g \sin(\phi_h)}{s^2 + h^2\omega_g^2} \quad (4.15)$$

$$\phi_h = K_{\phi h} [(\pi/2) + (3/2)h\omega_g T_s] \quad (4.16)$$

Os parâmetros da função de transferência $G_{ci}(s)$ são: a ordem harmônica de cada compensador ressonante (h); a maior ordem harmônica dos compensadores ressonantes ($h_{max,Gci}$); o ganho proporcional (K_P); o ganho integral de cada compensador ressonante (K_{Ih}); a frequência angular da componente fundamental (ω_g); o ângulo de avanço de fase de cada compensador ressonante (ϕ_h), definido pela equação (3.38), que é repetida na equação (4.16), por conveniência; e a constante $K_{\phi h}$ nas equações (3.38) e (4.16), que possibilita o ajuste do ângulo de avanço de fase ϕ_h de cada compensador ressonante.

Como mencionado na seção 3.3.1.2, neste trabalho, foi incluída a constante $K_{\phi h}$ na equação (4.16), para possibilitar o ajuste do ângulo de avanço de fase ϕ_h de cada compensador ressonante preservando a estrutura da equação que foi proposta em (YEPES et al., 2011).

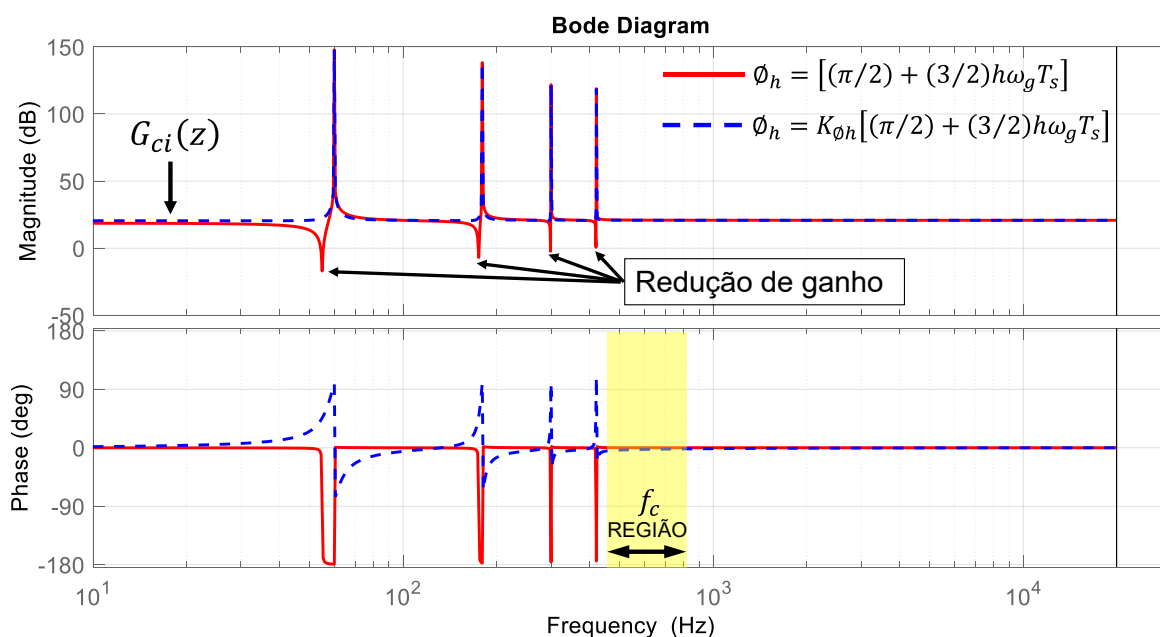
Para a simulação no *software* PSIM e para a implementação no DSP utilizado na montagem experimental, a função de transferência do controlador de corrente $G_{ci}(s)$, foi discretizada utilizando a transformação bilinear (método de Tustin) com *prewarping* (YEPES et al., 2010). Desse modo, obtém-se a função de transferência em tempo de discreto $G_{ci}(z)$.

A Figura 4.6 apresenta a resposta em frequência, da função de transferência do controlador de corrente $G_{ci}(z)$, para os dois casos listados a seguir: a) a curva com linha sólida vermelha considera o cálculo do ângulo de avanço de fase, definido pela equação (4.16) com $K_{\phi h} = 1$, que é equivalente a ausência de $K_{\phi h}$, como proposto em (YEPES et al., 2011); b) a curva com linha tracejada azul considera a inclusão da constante $K_{\phi h}$ na equação (4.16), com valor menor do que 1 ($K_{\phi 1,3,5} = 0,1$ e $K_{\phi 7} = 0,2$).

O emprego de $K_{\phi h} < 1$ evita os picos de redução de ganho, que podem ser observados na curva vermelha. Por outro lado, com $K_{\phi h} < 1$, obtém-se um atraso de fase maior do que o obtido com $K_{\phi h} = 1$, na região em que se localiza a frequência de corte da malha de controle de corrente, identificada como região f_c na Figura 4.6.

Os parâmetros comuns que foram utilizados para obter as duas curvas de resposta em frequência apresentadas na Figura 4.6 são: $K_P = 10,964$; $K_{I(1,3)} = 636$; $K_{I(5,7)} = 159$; $\omega_g = 2\pi 60$; e $T_s = (1/40000)$. Esses parâmetros são empregados nos exemplos de projeto com $S_{max} = 1,5$ kVA, PWM-UC e PWM-UD apresentados, respectivamente, nas seções 4.1.3 e 4.1.5.

Figura 4.6 – Resposta em frequência do controlador de corrente $G_{ci}(z)$ com ($K_{\phi h} = 1$ em vermelho) e ($K_{\phi h} < 1$ em azul tracejado)



Fonte: Produção do próprio autor

Nos exemplos de aplicação apresentados nas seções 4.1.3 e 4.1.5, o ajuste dos parâmetros do controlador foi realizado, a partir do ganho proporcional K_P , com os objetivos de obter a maior frequência de corte possível, com margem de fase maior do que 30° e margem de ganho maior que 3 dB (RUAN et al., 2018).

Nas seções 4.1.4.1, 4.1.4.2, 4.1.6.1 e 4.1.6.2 são apresentados os resultados obtidos para a resposta em frequência da malha de controle, considerando um conjunto de 8 casos de simulação. Dentro desse conjunto de simulações, foi identificada a combinação da variação de parâmetros do filtro FB-CM4 e da indutância

da rede elétrica, listada a seguir, que resulta na menor margem de fase: L_{1A} , L_{1B} , L_{2A} e L_{2B} com valores mínimos, C_1 , C_{2A} e C_{2B} com valores máximos e $L_{g,max}$. Essa combinação de parâmetros deve ser considerada como o pior caso para o ajuste dos parâmetros do controlador de corrente K_P , K_{Ih} e $K_{\phi h}$.

Os ganhos K_{Ih} dos compensadores de harmônicos foram definidos num processo iterativo a partir de um valor inicial $K_{Ih} = 377$ (MARTINZ et al., 2014), análise da resposta em frequência, simulação do circuito completo do inversor no domínio do tempo para avaliação da distorção harmônica da corrente e refinamento final após medição da distorção harmônica na montagem experimental.

Nos exemplos de aplicação apresentados neste trabalho, K_{I1} e K_{I3} foram selecionados com ganhos mais altos (636) do que K_{I5} e K_{I7} (159) para obter baixo erro de rastreamento da componente fundamental do sinal de referência e boa atenuação da terceira harmônica, que é a maior componente harmônica presente na corrente do inversor. O ganho mais baixo adotado para K_{I5} e K_{I7} (159) é suficiente para obter a atenuação apropriada dessas componentes harmônicas.

O ganho $K_{\phi 7}$ (0,2) foi selecionado com valor maior do que $K_{\phi 1,3,5}$ (0,1) para aumentar a contribuição do avanço de fase do compensador de harmônicos de sétima ordem, que está localizado mais próximo da frequência de corte da malha de controle de corrente, evitando a redução da margem de fase.

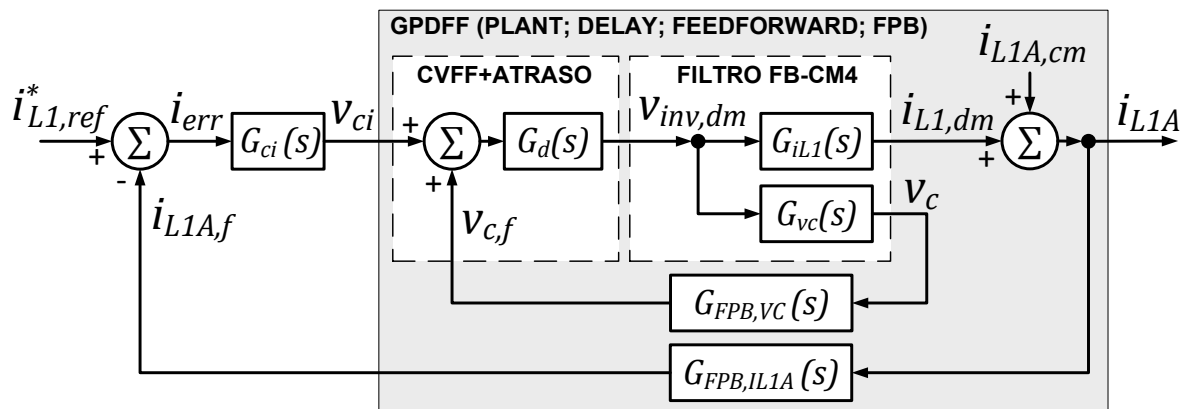
A inclusão de $K_{\phi h}$ neste trabalho, possibilita mais liberdade para o ajuste do avanço de fase de cada compensador de harmônicos. No entanto, com os valores baixos que foram adotados para $K_{\phi h}$ ($K_{\phi 1,3,5} = 0,1$ e $K_{\phi 7} = 0,2$), a contribuição do avanço de fase originalmente proposta por (YEPES et al., 2011), que não utiliza $K_{\phi h}$, foi minimizada. A proposta original apresentada em (YEPES et al., 2011), que não utiliza $K_{\phi h}$, é equivalente a utilização de $K_{\phi h} = 1$ na equação (4.16).

O estudo da otimização de $K_{\phi h}$, visando obter um compromisso entre a contribuição do avanço de fase e a minimização dos picos de redução de ganho, observados na curva vermelha da Figura 4.6, está fora do escopo deste trabalho. Esse tópico, pode ser considerado como uma sugestão para o desenvolvimento de trabalhos futuros.

4.1.3 Projeto do sistema de controle de corrente do inversor em ponte completa com filtro FB-CM4 (PWM-UC)

O diagrama de blocos simplificado do sistema de controle, considerando a modulação PWM-UC, obtido a partir da Figura 4.1 e da Figura 4.2 é apresentado na Figura 4.7.

Figura 4.7 – Diagrama de blocos simplificado do sistema de controle no domínio da frequência (PWM-UC)



Fonte: Produção do próprio autor

A função de transferência de malha aberta do sistema de controle $G_{OL,PWM-UC}(s)$, apresentado na Figura 4.7, desprezando-se $i_{L1A,cm}$, é definida pela equação (4.17) (LI et al., 2018b). Essa é a função de transferência de malha aberta do sinal de erro de corrente (i_{err}) para a corrente realimentada ($i_{L1A,f}$), onde $i_{err} = i_{L1,ref}^* - i_{L1A,f}$.

$$G_{OL,PWM-UC}(s) = \frac{i_{L1A,f}(s)}{i_{err}(s)} = \frac{G_{ci}(s)G_d(s)G_{iL1}(s)G_{FPB,IL1A}(s)}{1 - G_d(s)G_{vc}(s)G_{FPB,VC}(s)} \quad (4.17)$$

As funções de transferência $G_{iL1}(s)$, definida pela equação (4.6), $G_{vc}(s)$, definida pela equação (4.7), $G_d(s)$, definida pela equação (4.10), $G_{FPB,VC}(s)$, definida pela equação (4.11), $G_{FPB,IL1A}(s)$, definida pela equação (4.13) e $G_{ci}(s)$, definida pela equação (4.15), são apresentadas na seção 4.1.2.

Quando a realimentação da corrente do lado do inversor é empregada na malha de controle, a corrente de modo comum ($i_{L1A,cm}$) também está presente na variável

controlada (i_{L1A}) somada à corrente de modo diferencial ($i_{L1A} = i_{L1,dm} + i_{L1A,cm}$), como ilustrado na Figura 4.7.

É importante ressaltar que, considerando a modulação PWM-UC, o primeiro grupo de harmônicos da tensão de modo comum está localizado em torno da frequência de chaveamento (f_{sw}), como apresentado na Figura 3.16. As frequências de ressonância de modo comum do filtro FB-CM4 $f_{r,cm1}$ e $f_{r,cm2}$ estão localizadas abaixo de $f_{sw}/2$, ver a Tabela 4.2, e a frequência de corte do controlador de corrente é menor do que $f_{sw}/20$, ver a Tabela 4.8 e a Tabela 4.9. Portanto, a corrente $i_{L1A,cm}$ não causa interferência significativa na operação do sistema de controle e pode ser desprezada na análise e projeto do controlador.

Os parâmetros do controlador de corrente, apresentados na Tabela 4.6, foram obtidos a partir da análise da resposta em frequência da função de transferência $G_{PDDFF,PWM-UC}(s)$, definida pela equação (4.18). Essa é a função de transferência de malha aberta da tensão de saída do controlador de corrente (v_{ci}) para a corrente realimentada ($i_{L1A,f}$).

$$G_{PDDFF,PWM-UC}(s) = \frac{i_{L1A,f}(s)}{v_{ci}(s)} = \frac{G_d(s)G_{iL1}(s)G_{FPB,IL1A}(s)}{1 - G_d(s)G_{vc}(s)G_{FPB,VC}(s)} \quad (4.18)$$

O ajuste dos parâmetros do controlador foi realizado com os objetivos de obter a maior frequência de corte possível, com margem de fase maior do que 30° e margem de ganho maior que 3 dB (RUAN et al., 2018).

Tabela 4.6 – Parâmetros do controlador de corrente para os exemplos de projeto do inversor com filtro FB-CM4 e PWM-UC

Parâmetros	Valores	
S_{max} (kVA)	1,5	10
K_p	10,964	1,645
K_{I1}, K_{I3}	636	95,42
K_{I5}, K_{I7}	159	23,86
$K_{\phi 1}, K_{\phi 3}, K_{\phi 5}$	0,1	
$K_{\phi 7}$	0,2	
ϕ_1, ϕ_3, ϕ_5	$\phi_h = 0,1[(\pi/2) + (3/2)h(2\pi 60)T_s]$	
ϕ_7	$\phi_h = 0,2[(\pi/2) + (3/2)h(2\pi 60)T_s]$	

4.1.4 Resposta em frequência da malha de controle de corrente do inversor em ponte completa com filtro FB-CM4 (PWM-UC) – Análise da sensibilidade

Nas próximas seções deste trabalho serão apresentados os resultados obtidos a partir da análise de sensibilidade da resposta em frequência da malha de controle de corrente do inversor com filtro FB-CM4, empregando a modulação PWM-UC. A análise da resposta em frequência será realizada por meio de diagramas de Bode obtidos com o *software* MATLAB.

O diagrama de Bode denominado ($LCL_{min}; L_g = 0$) foi obtido considerando a indutância da rede elétrica nula e os valores mínimos dos componentes do filtro, de acordo com os coeficientes de tolerância $L_{1,2,tol-} = 0,9$, $L_{3,tol-} = 0,75$ e $C_{tol-} = 0,8$.

O diagrama de Bode denominado ($LCL_{max}; L_{g,max}$) foi obtido considerando a indutância da rede elétrica com valor máximo e os valores máximos dos componentes do filtro, de acordo com os coeficientes de tolerância $L_{1,2,tol+} = 1,4$, $L_{3,tol+} = 1,25$ e $C_{tol+} = 1,2$.

Os valores máximos e mínimos dos componentes do filtro FB-CM4 denominados, respectivamente, LCL_{max} e LCL_{min} são apresentados na Tabela 4.7.

Tabela 4.7 – Valores máximos e mínimos dos componentes do filtro FB-CM4 (PWM-UC)

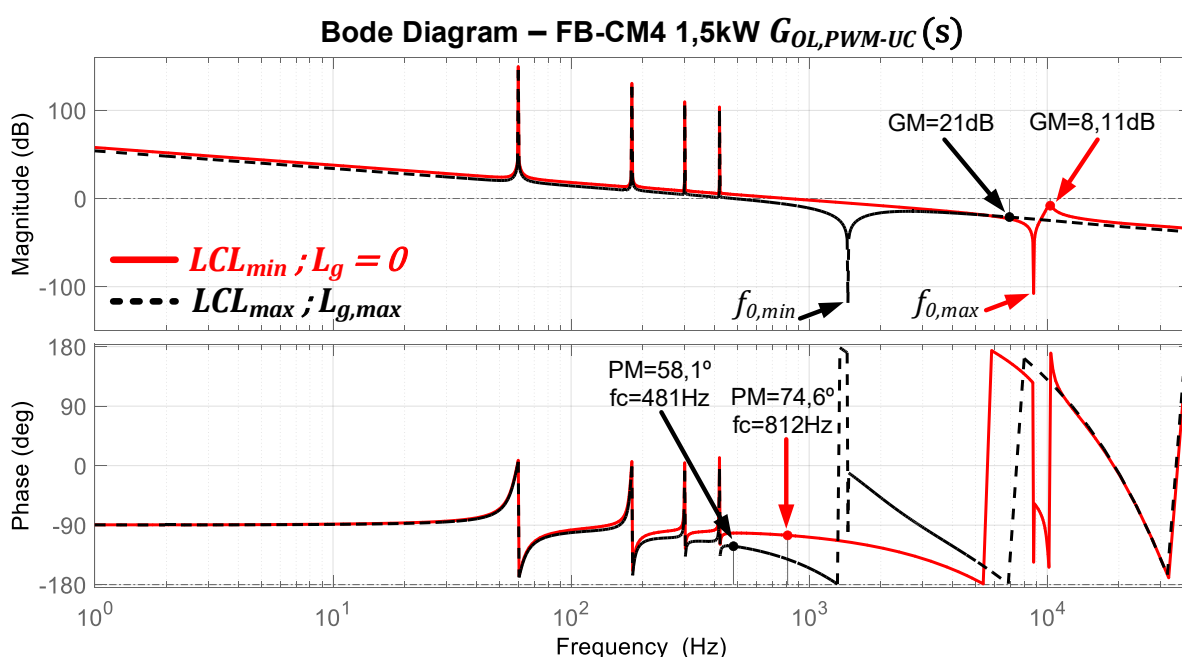
Parâmetros	$S_{max} = 1,5 \text{ kVA}$		$S_{max} = 10 \text{ kVA}$	
	LCL_{min}	LCL_{max}	LCL_{min}	LCL_{max}
L_{1A}, L_{1B} (mH)	1,0665	1,659	0,162	0,252
L_{2A}, L_{2B} (μ H)	189,0	294,0	29,25	45,5
L_3 (mH)	3,6	6,0	0,5625	0,9375
C_1 (μ F)	0,544	0,816	3,76	5,64
C_{2A}, C_{2B} (μ F)	0,656	0,984	3,76	5,64

4.1.4.1 Resposta em frequência da malha de controle de corrente (FB-CM4; 1,5 kVA; PWM-UC)

O diagrama de Bode da função de transferência de malha aberta $G_{OL,PWM-UC}(s)$, do sistema projetado para $S_{max} = 1,5$ kVA e PWM-UC, obtido por meio do *software* MATLAB é apresentado na Figura 4.8. Nessa figura, são indicadas a margem de ganho (GM), a margem de fase (PM) e a frequência de cruzamento (f_c), (FRANKLIN; POWELL; EMAMI-NAEINI, 2013). A opção (*Characteristics -> Minimum Stability Margins*) do MATLAB foi utilizada para obter os valores de GM , PM e f_c .

A Figura 4.8 mostra que a frequência de ressonância de modo diferencial está bem amortecida, devido à ação da pré-alimentação da tensão do capacitor do filtro. Além disso, pode-se observar que a ação de amortecimento da frequência de ressonância é mais efetiva para o caso com $L_{g,max}$.

Figura 4.8 – Diagrama de Bode da função de transferência de malha aberta do projeto de 1,5 kVA com PWM-UC



Fonte: Produção do próprio autor

A Tabela 4.8 apresenta a frequência de cruzamento (f_c), as margens de estabilidade (PM e GM) e as frequências de ressonância e antirressonância de modo diferencial ($f_{r,dm}$ e $f_{0,dm}$) obtidas para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UC, $S_{max} = 1,5$ kVA e $L_{g,max}$.

Na Tabela 4.8 são apresentados os resultados obtidos com 4 combinações diferentes de variação de valores das indutâncias e capacitâncias do filtro (Caso 1 a Caso 4). Os parâmetros identificados com o subscrito (*nom*), referem-se aos valores nominais, por exemplo $L_{1(A,B),nom}$, se refere ao valor nominal dos indutores L_{1A} e L_{1B} .

Tabela 4.8 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 1,5$ kVA; $L_{g,max}$; **Casos 1 a 4**)

Parâmetros	Caso 1	Caso 2	Caso 3	Caso 4 (LCL_{max} ; $L_{g,max}$)
L_g	$L_{g,max} = 8,56$ mH			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$		$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$		$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	608	618	483	481
PM (°)	41,4	42,5	58,8	58,1
GM (dB)	16,7	16,1	20,6	21
$f_{r,dm}$ (Hz)	3347,8	4100,2	3448,7	2815,8
$f_{0,dm}$ (Hz)	1472,0	1802,8	1781,9	1454,9

A Tabela 4.9 apresenta os parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UC, $S_{max} = 1,5$ kVA e $L_g = 0$. Nessa tabela, são apresentados os resultados obtidos com 4 combinações diferentes de variação dos valores das indutâncias e capacitâncias do filtro FB-CM4 (Caso 5 a Caso 8).

Tabela 4.9 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 1,5$ kVA; $L_{g,min}$; Casos 5 a 8)

Parâmetros	Caso 5	Caso 6 $LCL_{min}; L_g = 0$	Caso 7	Caso 8
L_g	$L_{g,min} = 0$			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$		$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$		$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	812	812	526	526
PM (°)	74,6	74,6	78,0	78,0
GM (dB)	13,9	8,11	18,1	20,0
$f_{r,dm}$ (Hz)	7763,6	9508,4	7623,7	6224,7
$f_{0,dm}$ (Hz)	7157,6	8766,3	7028,7	5738,9

A Tabela 4.10 apresenta os valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos a partir dos diagramas de Bode da função de transferência de malha aberta $G_{OL,PWM-UC}(s)$ dos casos de 1 a 8, apresentados na Tabela 4.8 e na Tabela 4.9, que se referem ao projeto com $S_{max} = 1,5$ kVA e PWM-UC.

Tabela 4.10 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ (FB-CM4; PWM-UC; $S_{max} = 1,5$ kVA)

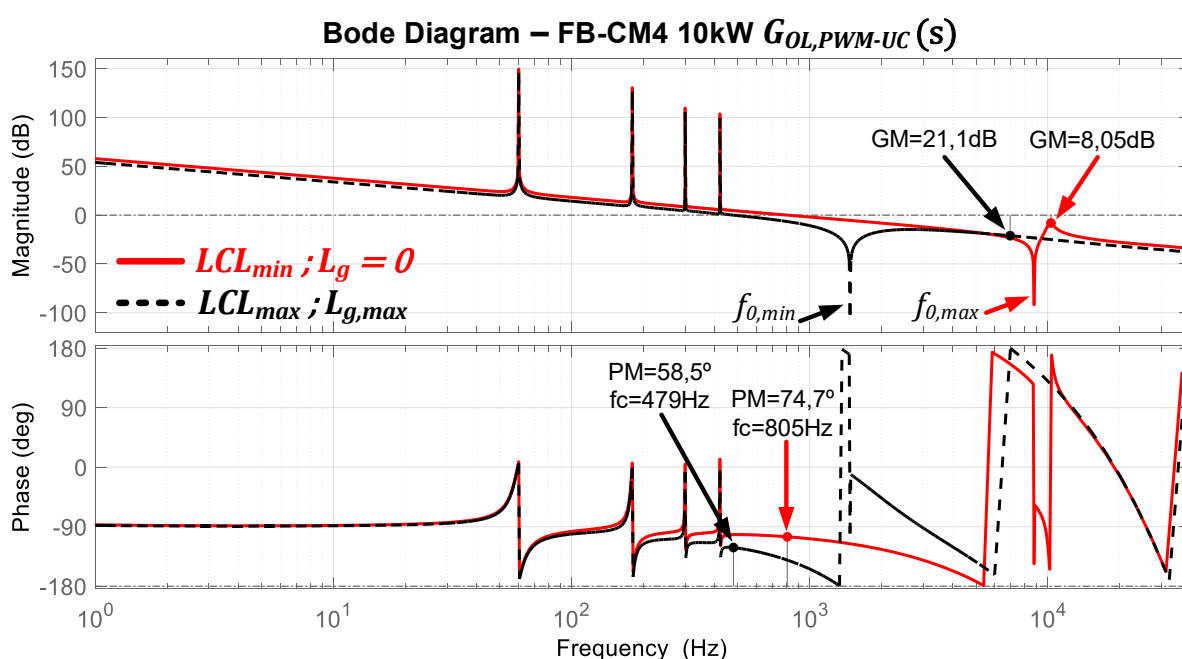
Parâmetros	Valor mínimo (Caso)	Valor máximo (Caso)
f_c (Hz)	481 (Caso 4)	812 (Casos 5 e 6)
PM (°)	41,4 (Caso 1)	78,0 (Casos 7 e 8)
GM (dB)	8,11 (Caso 6)	21,0 (Caso 4)
$f_{r,dm}$ (Hz)	2815,8 (Caso 4)	9508,4 (Caso 6)
$f_{0,dm}$ (Hz)	1454,9 (Caso 4)	8766,3 (Caso 6)

Os resultados apresentados na Tabela 4.8, na Tabela 4.9 e na Tabela 4.10, mostram que a margem de ganho é maior do que 3 dB e a margem de fase é maior do que 30° para todos os casos apresentados, como tipicamente recomendado (RUAN et al., 2018), considerando as tolerâncias dos componentes do filtro e a variação da indutância da rede elétrica.

4.1.4.2 Resposta em frequência da malha de controle de corrente (FB-CM4; 10 kVA; PWM-UC)

O diagrama de Bode da função de transferência de malha aberta $G_{OL,PWM-UC}(s)$, do sistema projetado para $S_{max} = 10$ kVA e PWM-UC, obtido por meio do *software* MATLAB é apresentado na Figura 4.9.

Figura 4.9 – Diagrama de Bode da função de transferência de malha aberta do projeto de 10 kVA com PWM-UC



Fonte: Produção do próprio autor

A Tabela 4.11 apresenta os parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UC, $S_{max} = 10$ kVA e $L_{g,max}$. Nessa tabela, são apresentados os resultados obtidos com 4 combinações diferentes de variação de valores das indutâncias e capacitâncias do filtro (Caso 1 a Caso 4).

Tabela 4.11 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 10$ kVA; $L_{g,max}$; Casos 1 a 4)

Parâmetros	Caso 1	Caso 2	Caso 3	Caso 4 (LCL_{max} ; $L_{g,max}$)
L_g	$L_{g,max} = 1,28$ mH			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$		$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$		$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	607	617	481	479
PM (°)	41,9	43	59,1	58,5
GM (dB)	16,8	16,1	20,6	21,1
$f_{r,dm}$ (Hz)	3387,9	4149,3	3490,1	2580,3
$f_{0,dm}$ (Hz)	1495,6	1831,8	1809,9	1477,8

A Tabela 4.12 apresenta os parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UC, $S_{max} = 10$ kVA e $L_g = 0$. Nessa tabela, são apresentados os resultados obtidos com 4 combinações diferentes de variação de valores das indutâncias e capacitâncias do filtro (Caso 5 a Caso 8).

Tabela 4.12 – Margens de estabilidade para o inversor com filtro FB-CM4 (PWM-UC; $S_{max} = 10$ kVA; $L_{g,min}$; Casos 5 a 8)

Parâmetros	Caso 5	Caso 6 LCL_{min} ; $L_g = 0$	Caso 7	Caso 8
L_g	$L_{g,min} = 0$			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$	$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	$L_{1(A,B),nom} \cdot L_{1,2,tol+}$
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$	$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	$L_{2(A,B),nom} \cdot L_{1,2,tol+}$
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	805	805	522	522
PM (°)	74,7	74,7	78,0	78,0
GM (dB)	14,0	8,05	18,1	20,1
$f_{r,dm}$ (Hz)	7773,2	9520,2	7633,1	6232,4
$f_{0,dm}$ (Hz)	7154,1	8761,9	7025,2	5736,1

A Tabela 4.13 apresenta os valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos a partir dos diagramas de Bode da função de transferência de malha aberta $G_{OL,PWM-UC}(s)$ dos casos de 1 a 8, apresentados na Tabela 4.11 e na Tabela 4.12, que se referem ao projeto com $S_{max} = 10$ kVA.

Tabela 4.13 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$, e $f_{0,dm}$ (FB-CM4; PWM-UC; $S_{max} = 10$ kVA)

Parâmetros	Valor mínimo (Caso)	Valor máximo (Caso)
f_c (Hz)	479 (Caso 4)	805 (Casos 5 e 6)
PM (°)	41,9 (Caso 1)	78,0 (Casos 7 e 8)
GM (dB)	8,05 (Caso 6)	21,1 (Caso 4)
$f_{r,dm}$ (Hz)	2580,3 (Caso 4)	9520,2 (Caso 6)
$f_{0,dm}$ (Hz)	1477,8 (Caso 4)	8761,9 (Caso 6)

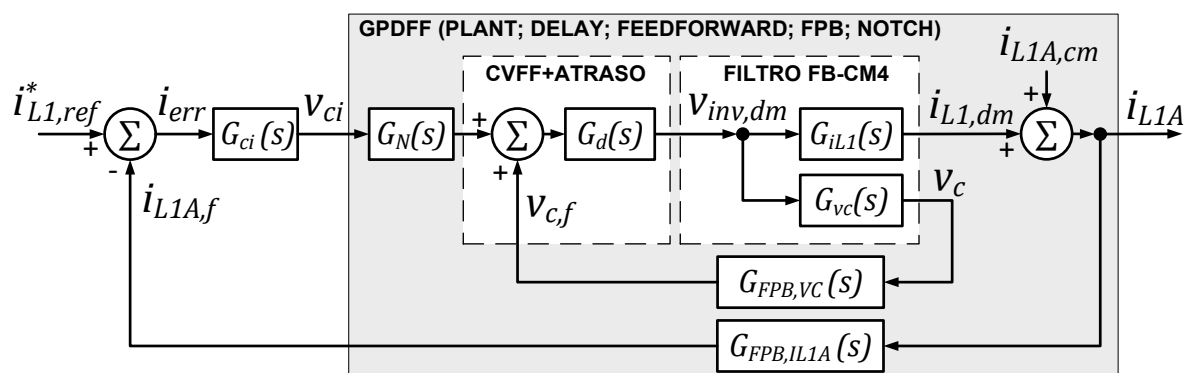
Os resultados apresentados na Tabela 4.11, na Tabela 4.12 e na Tabela 4.13, mostram que a margem de ganho é maior do que 3 dB e a margem de fase é maior do que 30° para todos os casos apresentados, como tipicamente recomendado (RUAN et al., 2018), considerando as tolerâncias dos componentes do filtro e a variação da indutância da rede elétrica.

4.1.5 Projeto do sistema de controle do inversor em ponte completa com filtro FB-CM4 (PWM-UD)

O diagrama de blocos simplificado do sistema de controle, considerando a modulação PWM-UD, obtido a partir da Figura 4.1 e da Figura 4.2 é apresentado na Figura 4.10.

É importante notar que na Figura 4.1 e na Figura 4.2 o bloco $G_N(s)$, que representa o filtro *notch*, está posicionado do lado esquerdo do controlador de corrente $G_{ci}(s)$, recebendo o sinal de erro na sua entrada ($i_{err} = i_{L1,ref}^* - i_{L1A,f}$). Essa é ordem utilizada na implementação do sistema de controle (simulação PSIM e *firmware* do DSP utilizada na montagem experimental). Por outro lado, na Figura 4.10 o bloco $G_N(s)$ está posicionado do lado direito de $G_{ci}(s)$ e dentro do bloco (GPDDFF), que inclui a planta, o atraso, a pré-alimentação, os filtros passa baixa e o filtro *notch*. Essa representação é mais adequada para o projeto do sistema de controle, pois o atraso de fase introduzido pelo filtro *notch* deve ser considerado no projeto do controlador.

Figura 4.10 – Diagrama de blocos simplificado do sistema de controle no domínio da frequência (PWM-UD)



Fonte: Produção do próprio autor

A função de transferência de malha aberta do sistema de controle $G_{OL,PWM-UD}(s)$, apresentado na Figura 4.10, desprezando-se $i_{L1A,cm}$, é definida pela equação (4.19). A função de transferência do filtro *notch* $G_N(s)$, que neste trabalho é utilizado apenas com a modulação PWM-UD é definida pela equação (4.20).

$$G_{OL,PWM-UD}(s) = \frac{i_{L1A,f}(s)}{i_{err}(s)} = \frac{G_{ci}(s)G_N(s)G_d(s)G_{iL1}(s)G_{FPB,IL1A}(s)}{1 - G_d(s)G_{vc}(s)G_{FPB,VC}(s)} \quad (4.19)$$

$$G_N(s) = \frac{s^2 + \omega_{n1}^2}{s^2 + sk_n\omega_{n1} + \omega_{n1}^2} \cdot \frac{s^2 + \omega_{n2}^2}{s^2 + sk_n\omega_{n2} + \omega_{n2}^2} \quad (4.20)$$

As funções de transferência $G_{iL1}(s)$, definida pela equação (4.6), $G_{vc}(s)$, definida pela equação (4.7), $G_{ci}(s)$, definida pela equação (4.15), $G_d(s)$, definida pela equação (4.10), $G_{FPB,VC}(s)$, definida pela equação (4.11) e $G_{FPB,IL1A}(s)$, definida pela equação (4.13) são apresentadas na seção 4.1.2.

Quando a realimentação da corrente do lado do conversor é empregada na malha de controle, a corrente de modo comum ($i_{L1A,cm}$) está presente na variável controlada (i_{L1A}), somada à corrente de modo diferencial ($i_{L1A} = i_{L1,dm} + i_{L1A,cm}$), como ilustrado na Figura 4.10.

A modulação PWM-UD é mais propensa a causar a excitação das ressonâncias do circuito de modo comum, quando comparada com a modulação PWM-UC, devido a presença de componentes harmônicas de baixa frequência, múltiplas de $2f_g$, na tensão de modo comum, como apresentado na Figura 3.19. A excitação das ressonâncias do circuito de modo comum pode causar a instabilidade do sistema de controle.

Neste trabalho, é adicionado um filtro *notch* de dois estágios, definido pela função de transferência $G_N(s)$ (4.20), a fim de evitar a instabilidade do sistema de controle, quando a modulação PWM-UD é utilizada, como proposto e publicado pelo autor deste trabalho no artigo (FIGUEREDO; MATAKAS, 2020). Uma discussão mais detalhada sobre o controle do inversor com filtro FB-CM4, empregando a modulação PWM-UD e a realimentação da corrente do indutor do lado do inversor (i_{L1A}) é apresentada no Apêndice C deste trabalho.

Os parâmetros da função de transferência do filtro *notch* $G_N(s)$ são as frequências angulares de antirressonância (ω_{n1} , ω_{n2}) e o coeficiente de amortecimento (k_n), (RODRIGUEZ et al., 2008), (XIN et al., 2017), definidos na Tabela 4.14.

Tabela 4.14 – Parâmetros do controlador de corrente e do filtro *notch* para os exemplos de projeto do inversor com filtro FB-CM4 e PWM-UD

Parâmetros	Valores	
S_{max} (kVA)	1,5	10
K_P	10,964	1,645
K_{I1}, K_{I3}	636	95,42
K_{I5}, K_{I7}	159	23,86
$K_{\phi 1}, K_{\phi 3}, K_{\phi 5}$	0,1	
$K_{\phi 7}$	0,2	
ϕ_1, ϕ_3, ϕ_5	$\phi_h = 0,1[(\pi/2) + (3/2)h(2\pi 60)T_s]$	
ϕ_7	$\phi_h = 0,2[(\pi/2) + (3/2)h(2\pi 60)T_s]$	
ω_{n1} (rad/s)	$2\pi 6500$	
ω_{n2} (rad/s)	$2\pi 10000$	
k_n	$\sqrt{2}$	

Os parâmetros do controlador de corrente K_P , K_{Ih} e $K_{\phi h}$, apresentados na Tabela 4.14, são os mesmos utilizados para o controlador de corrente projetado para a modulação PWM-UC, apresentados na Tabela 4.6 na seção 4.1.3. Isso foi possível, pois mesmo com o atraso de fase adicional causado pela inclusão do filtro *notch* $G_N(s)$, obteve-se margem de ganho maior do que 3 dB e margem de fase maior do que do que 29° em todos os casos analisados nas seções 4.1.6.1 e 4.1.6.2, que serão apresentadas a seguir. Como a margem de fase obtida nos piores casos ficou levemente abaixo do valor tipicamente recomendado de 30° (RUAN et al., 2018), os parâmetros do controlador (K_P , K_{Ih} e $K_{\phi h}$) foram mantidos iguais para PWM-UC e PWM-UD.

Os parâmetros do controlador de corrente também podem ser ajustados a partir da análise da resposta em frequência da função de transferência $G_{PDDFF,PWM-UD}(s)$, definida pela equação (4.21). Essa é a função de transferência de malha aberta da tensão de saída do controlador de corrente (v_{ci}) para a corrente realimentada ($i_{L1A,f}$).

$$G_{PDDFF,PWM-UD}(s) = \frac{i_{L1A,f}(s)}{v_{ci}(s)} = \frac{G_N(s)G_d(s)G_{iL1}(s)G_{FPB,IL1A}(s)}{1 - G_d(s)G_{vc}(s)G_{FPB,VC}(s)} \quad (4.21)$$

As funções de transferência do controlador $G_{ci}(s)$ e do filtro *notch* $G_N(s)$ foram discretizadas utilizando a transformação bilinear (método de Tustin) com *prewarping*

(YEPES et al., 2010), para a simulação realizada com o *software* PSIM e para a implementação no DSP da montagem experimental.

A frequência de amostragem utilizada no projeto com modulação PWM-UD é igual a frequência de chaveamento ($f_s = f_{sw} = 40$ kHz), a primeira frequência angular de antirressonância do filtro *notch* é $\omega_{n1} = 2\pi 6500 \cong 2\pi(f_{sw}/6)$, a segunda frequência angular de antirressonância do filtro *notch* é $\omega_{n2} = 2\pi 10000 = 2\pi(f_{sw}/4)$. As frequências angulares ω_{n1} e ω_{n2} foram selecionadas considerando a faixa de frequência onde estão localizadas as frequências de ressonância do circuito de modo comum $f_{r,cm1}$ e $f_{r,cm2}$. No Apêndice C, são apresentadas discussões mais detalhadas sobre a definição das frequências angulares ω_{n1} e ω_{n2} .

4.1.6 Resposta em frequência da malha de controle de corrente do inversor em ponte completa com filtro FB-CM4 (PWM-UD) – Análise da sensibilidade

Nas próximas seções deste trabalho serão apresentados os resultados obtidos a partir da análise de sensibilidade da resposta em frequência da malha de controle de corrente do inversor com filtro FB-CM4, empregando a modulação PWM-UD. A análise da resposta em frequência será realizada por meio de diagramas de Bode obtidos com o *software* MATLAB.

O diagrama de Bode denominado ($LCL_{min}; L_g = 0$) foi obtido considerando a indutância da rede elétrica nula e os valores mínimos dos componentes do filtro, de acordo com os coeficientes de tolerância $L_{1,2,tol-} = 0,9$, $L_{3,tol-} = 0,75$ e $C_{tol-} = 0,8$.

O diagrama de Bode denominado ($LCL_{max}; L_{g,max}$) foi obtido considerando a indutância da rede elétrica com valor máximo e os valores máximos dos componentes do filtro, de acordo com os coeficientes de tolerância $L_{1,2,tol+} = 1,4$, $L_{3,tol+} = 1,25$ e $C_{tol+} = 1,2$.

Os valores máximos e mínimos dos componentes do filtro FB-CM4 denominados, respectivamente, LCL_{max} e LCL_{min} são apresentados na Tabela 4.15.

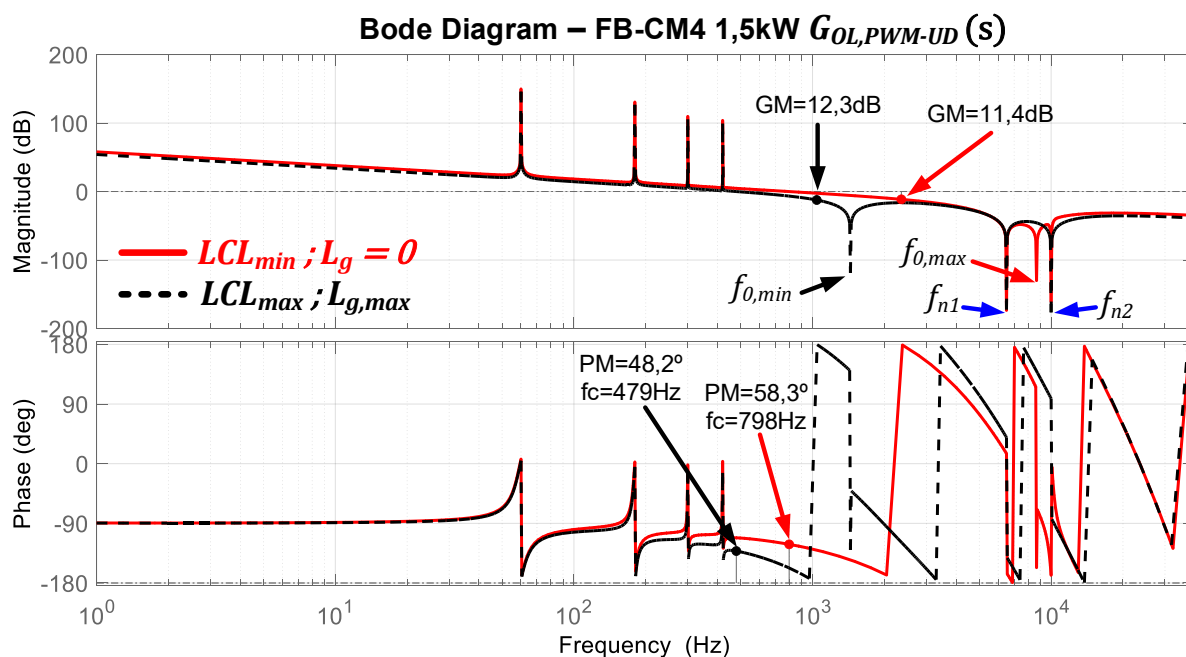
Tabela 4.15 – Valores máximos e mínimos dos componentes do filtro FB-CM4 (PWM-UD)

Parâmetros	$S_{max} = 1,5 \text{ kVA}$		$S_{max} = 10 \text{ kVA}$	
	LCL_{min}	LCL_{max}	LCL_{min}	LCL_{max}
L_{1A}, L_{1B} (mH)	1,0665	1,659	0,162	0,252
L_{2A}, L_{2B} (μH)	189,0	294,4	29,25	45,5
L_3 (mH)	1,125	1,875	0,1875	0,3125
C_1 (μF)	0,8	1,2	4,8	7,2
C_{2A}, C_{2B} (μF)	0,176	0,264	1,2	1,8

4.1.6.1 Resposta em frequência da malha de controle de corrente (FB-CM4; 1,5 kVA; PWM-UD)

O diagrama de Bode da função de transferência de malha aberta $G_{OL,PWM-UD}(s)$, do sistema projetado para $S_{max} = 1,5 \text{ kVA}$ e PWM-UD, obtido por meio do *software* MATLAB é apresentado na Figura 4.11. A opção (*Characteristics -> Minimum Stability Margins*) do MATLAB foi utilizada para obter os valores de GM , PM e f_c .

Figura 4.11 – Diagrama de Bode da função de transferência de malha aberta do projeto de 1,5 kVA com PWM-UD



Fonte: Produção do próprio autor

A Figura 4.11 mostra que a frequência de ressonância de modo diferencial está bem amortecida, devido à ação da pré-alimentação da tensão do capacitor do filtro. Além disso, estão indicadas as frequências de antirressonância do filtro *notch* f_{n1} e f_{n2} .

A Tabela 4.16 apresenta os parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UD, $S_{max} = 1,5$ kVA e $L_{g,max}$. Nessa tabela, são apresentados os resultados obtidos com 4 combinações diferentes de variação dos valores das indutâncias e capacitâncias do filtro FB-CM4 (Caso 1 a Caso 4).

Tabela 4.16 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD, $S_{max} = 1,5$ kVA e

Parâmetros	$L_{g,max}$			
	Caso 1	Caso 2	Caso 3	Caso 4 (LCL_{max} ; $L_{g,max}$)
L_g	$L_{g,max} = 8,56$ mH			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$		$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$		$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	603	614	481	479
PM (°)	29,1	30,0	48,9	48,2
GM (dB)	8,3	8,44	12,5	12,3
$f_{r,dm}$ (Hz)	3323,1	4069,9	3422,7	2794,7
$f_{0,dm}$ (Hz)	1458,6	1786,4	1765,8	1441,8

A Tabela 4.17 apresenta os parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UD, $S_{max} = 1,5$ kVA e $L_g = 0$. Nessa tabela, são apresentados os resultados obtidos com 4 combinações diferentes de variação dos valores das indutâncias e capacitâncias do filtro FB-CM4 (Caso 5 a Caso 8).

Tabela 4.17 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD, $S_{max} = 1,5$ kVA e

Parâmetros	$L_{g,min}$			
	Caso 5	Caso 6 $LCL_{min}; L_g = 0$	Caso 7	Caso 8
L_g	$L_{g,min} = 0$			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$		$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$		$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	798	798	524	524
PM (°)	58,3	58,3	67,2	67,2
GM (dB)	11,3	11,4	15,2	15,2
$f_{r,dm}$ (Hz)	7695,7	9425,3	7557,1	6170,3
$f_{0,dm}$ (Hz)	7092,8	8686,9	6965,1	5686,9

A Tabela 4.18 apresenta os valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos a partir dos diagramas de Bode da função de transferência de malha aberta $G_{OL,PWM-UD}(s)$ dos casos de 1 a 8, apresentados na Tabela 4.16 e na Tabela 4.17, que se referem ao projeto com $S_{max} = 1,5$ kVA.

Tabela 4.18 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$, e $f_{0,dm}$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA)

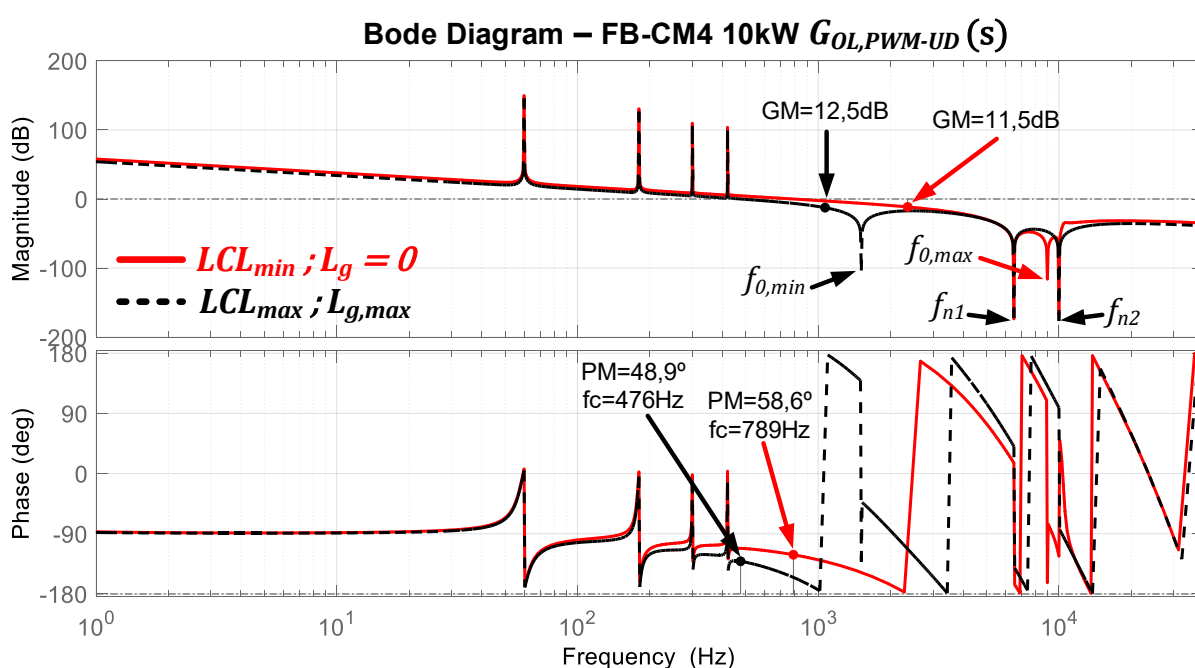
Parâmetros	Valor mínimo (Caso)	Valor máximo (Caso)
f_c (Hz)	479 (Caso 4)	798 (Casos 5 e 6)
PM (°)	29,1 (Caso 1)	67,2 (Casos 7 e 8)
GM (dB)	8,3 (Caso 1)	15,2 (Casos 7 e 8)
$f_{r,dm}$ (Hz)	2794,7 (Caso 4)	9425,3 (Caso 6)
$f_{0,dm}$ (Hz)	1441,8 (Caso 4)	8686,9 (Caso 6)

Os resultados de simulação da malha de controle de corrente, mostram que a margem de ganho é maior do que 3 dB para todos os casos simulados e a menor margem de fase obtida foi 29,1° no Caso 1, que foi o único caso com margem de fase menor do que 30°. Considerando que a menor margem de fase obtida é levemente inferior ao valor de referência (30°), optou-se por manter os parâmetros do controlador de corrente, com os mesmos valores que foram utilizados no projeto com modulação PWM-UC.

4.1.6.2 Resposta em frequência da malha de controle de corrente (FB-CM4; 10 kVA; PWM-UD)

O diagrama de Bode da função de transferência de malha aberta $G_{OL,PWM-UD}(s)$, do sistema projetado para $S_{max} = 10$ kVA e PWM-UD, obtido por meio do *software* MATLAB é apresentado na Figura 4.12.

Figura 4.12 – Diagrama de Bode da função de transferência de malha aberta do projeto de 10 kVA com PWM-UD



Fonte: Produção do próprio autor

A Tabela 4.19 apresenta os parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UD, $S_{max} = 10$ kVA e $L_{g,max}$. Nessa tabela, são apresentados os resultados obtidos com 4 combinações diferentes de variação de valores das indutâncias e capacitâncias do filtro (Caso 1 a Caso 4).

A Tabela 4.20 apresenta os parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UD, $S_{max} = 10$ kVA e $L_g = 0$. Nessa tabela, são apresentados os resultados obtidos com 4 combinações diferentes de variação de valores das indutâncias e capacitâncias do filtro (Caso 5 a Caso 8).

Tabela 4.19 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD, $S_{max} = 10$ kVA e

$L_{g,max}$				
Parâmetros	Caso 1	Caso 2	Caso 3	Caso 4 ($LCL_{max}; L_{g,max}$)
L_g	$L_{g,max} = 1,28$ mH			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$		$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$		$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	604	613	478	476
PM (°)	29,9	30,7	49,4	48,9
GM (dB)	8,45	8,58	12,6	12,5
$f_{r,dm}$ (Hz)	3462,4	4240,5	3567,7	2913,0
$f_{0,dm}$ (Hz)	1528,5	1872,0	1849,7	1510,3

Tabela 4.20 – Margens de estabilidade para o inversor com filtro FB-CM4, PWM-UD, $S_{max} = 10$ kVA e

$L_{g,min}$				
Parâmetros	Caso 5	Caso 6 $LCL_{min}; L_g = 0$	Caso 7	Caso 8
L_g	$L_{g,min} = 0$			
L_{1A}, L_{1B}	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$	$L_{1(A,B),nom} \cdot L_{1,2,tol-}$	$L_{1(A,B),nom} \cdot L_{1,2,tol+}$	$L_{1(A,B),nom} \cdot L_{1,2,tol+}$
L_{2A}, L_{2B}	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$	$L_{2(A,B),nom} \cdot L_{1,2,tol-}$	$L_{2(A,B),nom} \cdot L_{1,2,tol+}$	$L_{2(A,B),nom} \cdot L_{1,2,tol+}$
C_1	$C_{1,nom} \cdot C_{tol+}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol-}$	$C_{1,nom} \cdot C_{tol+}$
C_{2A}, C_{2B}	$C_{2(A,B),nom} \cdot C_{tol+}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol-}$	$C_{2(A,B),nom} \cdot C_{tol+}$
f_c (Hz)	789	789	517	517
PM (°)	58,6	58,6	67,4	67,4
GM (dB)	11,5	11,5	15,3	15,3
$f_{r,dm}$ (Hz)	7944,1	9729,4	7800,9	6369,4
$f_{0,dm}$ (Hz)	7311,4	8954,6	7179,6	5862,1

A Tabela 4.21 apresenta os valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$ e $f_{0,dm}$ obtidos a partir dos diagramas de Bode da função de transferência de malha aberta $G_{OL,PWM-UD}(s)$ dos casos de 1 a 8, apresentados na Tabela 4.19 e na Tabela 4.20, que se referem ao projeto com $S_{max} = 10$ kVA.

Tabela 4.21 – Valores máximos e mínimos dos parâmetros f_c , PM , GM , $f_{r,dm}$, e $f_{0,dm}$ (FB-CM4; PWM-UD; $S_{max} = 10$ kVA)

Parâmetros	Valor mínimo (Caso)	Valor máximo (Caso)
f_c (Hz)	476 (Caso 4)	789 (Casos 5 e 6)
PM (°)	29,9 (Caso 1)	67,4 (Casos 7 e 8)
GM (dB)	8,45 (Caso 1)	15,3 (Casos 7 e 8)
$f_{r,dm}$ (Hz)	2913,0 (Caso 4)	9729,4 (Caso 6)
$f_{0,dm}$ (Hz)	1510,3 (Caso 4)	8954,6 (Caso 6)

Os resultados de simulação da malha de controle de corrente, mostram que a margem de ganho é maior do que 3 dB para todos os casos simulados e a menor margem de fase obtida foi 29,9° no Caso 1, que foi o único caso com margem de fase menor do que 30°. Considerando que a menor margem de fase obtida é levemente inferior ao valor de referência (30°), optou-se por manter os parâmetros do controlador de corrente, com os mesmos valores que foram utilizados no projeto com modulação PWM-UC.

4.2 SIMULAÇÃO DO INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4

As simulações apresentadas nas próximas seções foram realizadas com o *software* PSIM e são divididas em dois grupos:

- 1) No primeiro grupo de simulações, apresentado na seção 4.2.1, a capacitância parasita dos módulos fotovoltaicos (C_{pv}) e a resistência de aterramento (R_{gnd}) são mantidas com valores constantes. As variáveis analisadas são: $I_{Lkg,rms}$, FP, THD_i e $I_{Ccm,rms}$.
- 2) No segundo grupo de simulações, apresentado na seção 4.2.2, a análise é ampliada considerando as variações dos valores de C_{pv} e R_{gnd} , para a avaliação do impacto desses parâmetros na corrente de fuga de modo comum i_{Lkg} . A variável analisada é apenas $I_{Lkg,rms}$.

Para os dois grupos de simulações, mencionados anteriormente, são apresentados os resultados das simulações obtidos para os projetos de 1,5 kVA e 10 kVA com modulação PWM-UC e PWM-UD, que são os exemplos de aplicação do procedimento de projeto proposto neste trabalho para o filtro FB-CM4, apresentados no capítulo 4. Além disso são considerados quatro casos, com combinações diferentes dos valores da indutância da rede elétrica (L_g) e dos componentes do filtro FB-CM4:

- a) $L_g = 0$ e LCL_{min} ;
- b) $L_g = 0$ e LCL_{max} ;
- c) $L_g = L_{g,max}$ e LCL_{min} ;
- d) $L_g = L_{g,max}$ e LCL_{max} .

Os valores dos componentes do filtro para as combinações LCL_{min} e LCL_{max} são definidos na Tabela 4.15.

Um período de tempo morto (*dead time*) de 1,2 μ s, para evitar curto circuito no barramento CC, é utilizado em todas as simulações realizadas e também na montagem experimental (YANG et al., 2018).

As variáveis que serão consideradas na análise do desempenho do inversor com filtro FB-CM4 são: o valor eficaz da corrente de fuga ($I_{Lkg,rms}$); o fator de potência (FP); a distorção harmônica total da corrente injetada na rede elétrica (THD_i); e o valor

eficaz da corrente que circula pelos capacitores de modo comum (C_{2A} e C_{2B}) do filtro FB-CM4 ($I_{Ccm,rms}$).

Para $I_{Lkg,rms}$, FP e THD_i existem limites estabelecidos por normas, que serão considerados como referência para a avaliação do desempenho do inversor com filtro FB-CM4.

Para a corrente de fuga de modo comum será considerado o valor eficaz máximo de 300 mA (*continuous residual current*) estabelecido pelas normas IEC 62109-2:2011 (IEC, 2011) e (DIN, 2006).

Para o fator de potência (FP) serão consideradas as normas ABNT NBR 16149:2013 (ABNT, 2013) e a norma IEC 61727:2004 (IEC, 2004). A norma ABNT NBR 16149:2013 estabelece que o sistema fotovoltaico deve ser capaz de operar com fator de potência unitário, com tolerância de trabalho na faixa de 0,98 indutivo até 0,98 capacitivo, quando a potência ativa injetada na rede for superior a 20% da potência nominal do inversor. Nas simulações apresentadas nas próximas seções deste trabalho, será considerada apenas a operação com fator de potência de referência unitário ($FP = 1$) e potência ativa de referência máxima ($P = S_{max}$).

Para a distorção harmônica total da corrente injetada na rede elétrica (THD_i) será considerado o limite de 5%, que é definido pelas normas ABNT NBR 16149:2013 (ABNT, 2013) e AS/NZS 4777.2:2020 (TC EL-042, 2020). Neste trabalho, a THD_i obtida por simulação será calculada de acordo com a equação (4.22).

A norma ABNT NBR 16149:2013 considera até a 33ª componente harmônica, $Nh = 33$ na equação (4.22), para o cálculo da THD_i . No entanto, neste trabalho, serão consideradas duas condições, $Nh = 40$ (IEEE, 2005) e $Nh = 50$ (TC EL-042, 2020). O cálculo da THD_i com $Nh = 50$, está considerando as normas mais restritivas, na data de edição deste trabalho. O cálculo da THD_i com $Nh = 40$ foi selecionado para possibilitar a comparação com os resultados experimentais, que são apresentados no capítulo 6 deste trabalho.

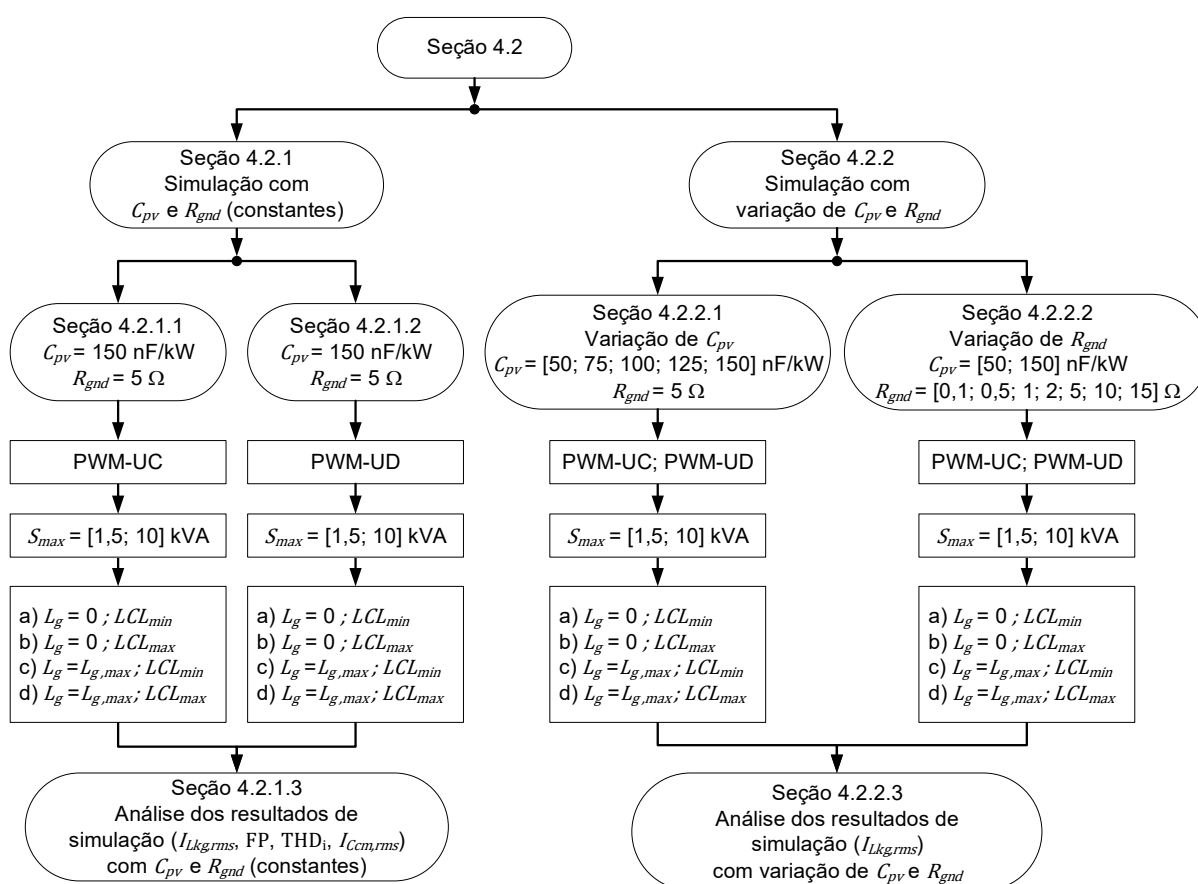
$$THD_{i,Nh} = \frac{\sqrt{\sum_{h=2}^{Nh} I_{h,rms}^2}}{I_{1,rms}} \quad (4.22)$$

A corrente de modo comum i_{Ccm} circula internamente no inversor, pelo circuito formado pelas chaves semicondutoras, indutores L_{1A} e L_{1B} e capacitores C_{2A} e C_{2B} . Essa corrente não circula pelas interfaces de conexão do inversor, lado CC e lado CA.

Por essa razão, não existem requisitos estabelecidos por norma para limitação dessa corrente. No entanto, a análise do valor eficaz da corrente de modo comum $I_{Ccm,rms}$ é importante para a comparação das estratégias de modulação e para a seleção dos capacitores C_{2A} e C_{2B} , que devem possuir capacidade de condução de corrente adequada.

A Figura 4.13 apresenta um diagrama com a estrutura da seção 4.2 e suas subseções.

Figura 4.13 – Diagrama da estrutura da seção 4.2 e suas subseções

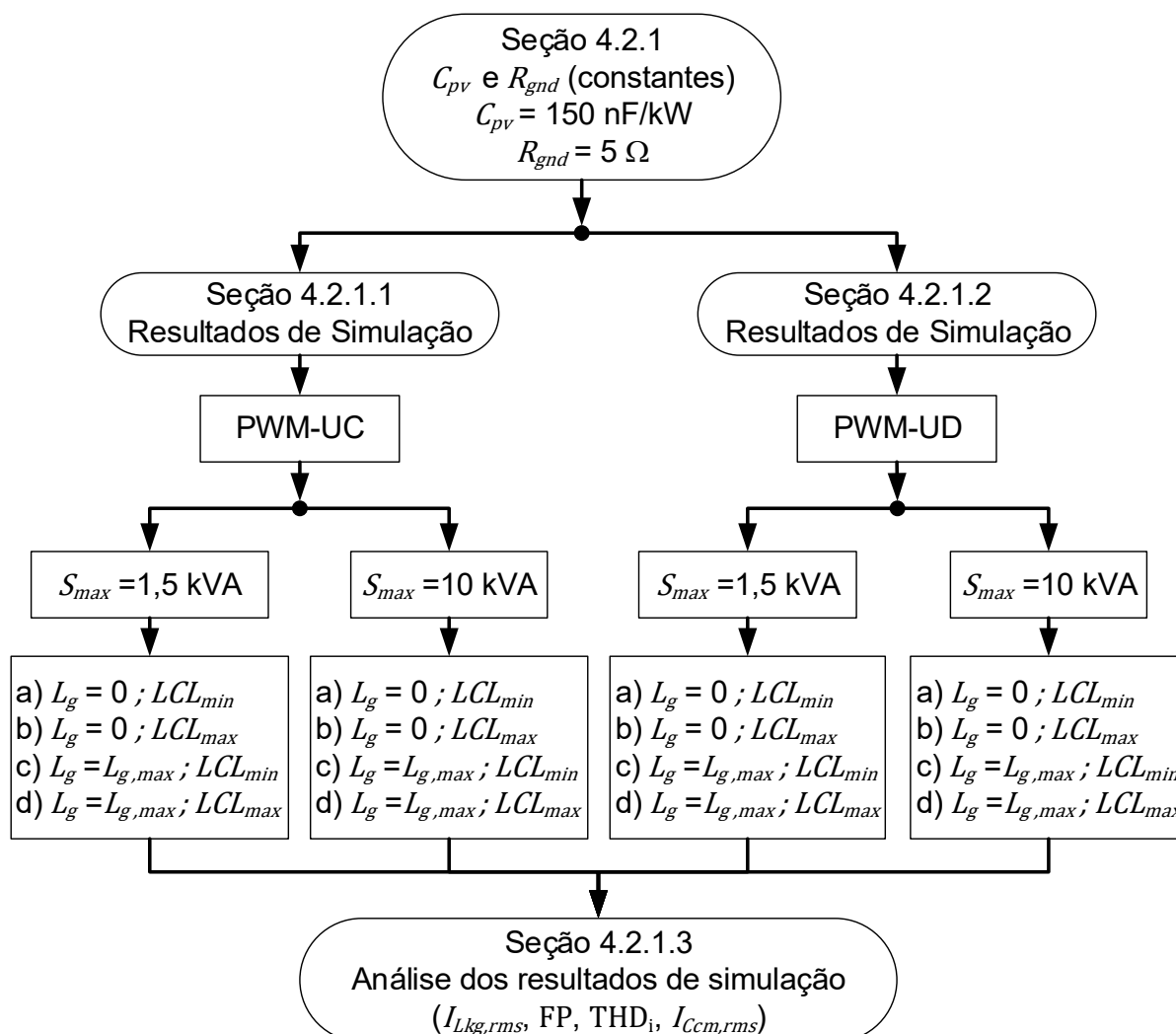


Fonte: Produção do próprio autor

4.2.1 Simulação do inversor em ponte completa com filtro FB-CM4 (C_{pv} e R_{gnd} constantes)

A Figura 4.14 apresenta um diagrama com a estrutura da seção 4.2.1 e das subseções 4.2.1.1 e 4.2.1.2, que apresentam um total de 16 casos de simulação considerando C_{pv} e R_{gnd} constantes e a variação da indutância da rede elétrica e dos valores dos indutores e capacitores dos filtro FB-CM4, de acordo com suas tolerâncias. Além disso, também são consideradas as estratégias de modulação PWM-UC e PWM-UD, $S_{max} = 1,5$ kVA e $S_{max} = 10$ kVA.

Figura 4.14 – Diagrama da estrutura das seções 4.2.1, 4.2.1.1, 4.2.1.2 e 4.2.1.3 com 16 casos de simulação considerando C_{pv} e R_{gnd} constantes



Fonte: Produção do próprio autor

Nas simulações do inversor projetado para $S_{max} = 1,5 \text{ kVA}$, foram considerados: $C_{pv} = 220 \text{ nF}$, que é aproximadamente 150 nF/kW (MYRZIK; CALAIS, 2003); a indutância e a resistência da rede elétrica para a condição $L_g = L_{g,max}$, respectivamente, $L_{gA} = L_{gB} = 4,2795 \text{ mH}$ e $R_{LgA} = R_{LgB} = 0,5 \Omega$.

Nas simulações do inversor projetado para $S_{max} = 10 \text{ kVA}$, foram considerados: $C_{pv} = 1,5 \mu\text{F}$, que é equivalente a 150 nF/kW ; a indutância e a resistência da rede elétrica para a condição $L_g = L_{g,max}$, respectivamente, $L_{gA} = L_{gB} = 1,2838 \text{ mH}$ e $R_{LgA} = R_{LgB} = 74,8 \text{ m}\Omega$.

Nas simulações dos inversores projetados para $S_{max} = 1,5 \text{ kVA}$ e $S_{max} = 10 \text{ kVA}$, foram considerados: $R_{gnd} = 5 \Omega$ (TANG et al., 2016); a indutância e a resistência da rede elétrica nulas para a condição $L_g = 0$.

Os resultados de simulação obtidos com a modulação PWM-UC e PWM-UD são apresentados, respectivamente, nas seções 4.2.1.1 e 4.2.1.2. As variáveis analisadas são: $I_{Lkg,rms}$; FP; THD_i; e $I_{Ccm,rms}$.

É importante mencionar que os resultados de simulação obtidos para THD_i, na condição com $L_g = L_{g,max}$, não devem ser considerados do ponto de vista da conformidade com o requisito estabelecido pelas normas (THD_i < 5%). Essa condição de simulação com indutância elevada da rede elétrica ($L_g = L_{g,max} = 0,1 \text{ pu}$, $SCR = 10$), que representa a condição de rede elétrica fraca, não está de acordo com as condições definidas para o ensaio de medição da distorção harmônica total da corrente (IEEE, 2020), (TC EL-042, 2020), (IEC, 2014), (IEC, 2009).

O objetivo da simulação com $L_g = L_{g,max} = 0,1 \text{ pu}$ é avaliar o desempenho do inversor, considerando a variação de parâmetros definida na aplicação do procedimento de projeto apresentado no capítulo 4.

A norma IEEE Std. 1547.1-2020¹⁷ (IEEE, 2020) é um exemplo de norma, que define o valor máximo da impedância da fonte que pode ser utilizada nos ensaios que

¹⁷ A norma IEEE Std. 1547.1-2020, estabelece na sua seção 5.12.2.3 o valor máximo da impedância, predominantemente indutiva, da fonte utilizada nos ensaios que medem a distorção harmônica total da corrente, *total rated-current distortion* (TRD): "The DER (distributed energy resource) shall be operated in parallel with a source having an output impedance of less than 0.05 per unit at the fundamental

medem a distorção harmônica total da corrente. Essa norma, define que a impedância da fonte utilizada no ensaio deve ser, predominantemente indutiva, e menor do que 0,05 pu. Portanto, para respeitar as condições de ensaio definidas pela norma IEEE 1547.1-2020, o maior valor permitido para indutância L_g , durante o ensaio, deve ser menor do que 0,05 pu, que é equivalente a $SCR > 20$. O valor da indutância, considerado nas simulações com $L_g = L_{g,max}$, é duas vezes maior do que o valor permitido para o ensaio.

4.2.1.1 Resultados de simulação do inversor em ponte completa com filtro FB-CM4 e PWM-UC (C_{pv} e R_{gnd} constantes)

A Tabela 4.22 apresenta os resultados obtidos por meio da simulação do inversor com filtro FB-CM4, projetado para $S_{max} = 1,5$ kVA e PWM-UC.

A Tabela 4.23 apresenta os resultados obtidos por meio da simulação do inversor com filtro FB-CM4, projetado para $S_{max} = 10$ kVA e PWM-UC.

Tabela 4.22 – Resultados de simulação (FB-CM4; $S_{max} = 1,5$ kVA; PWM-UC): $I_{Lkg,rms}$, FP, $THD_{i,40}$, $THD_{i,50}$ e $I_{Ccm,rms}$

Parâmetros	$L_g = 0$		$L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
$I_{Lkg,rms}$ (mA)	27,26	11,35	18,64	10,73
FP	0,9975	0,9974	0,9958	0,9970
$THD_{i,40}$ (%)	2,5884	1,5350	4,1439	1,8972
$THD_{i,50}$ (%)	2,5948	1,5566	4,1447	1,8984
$I_{Ccm,rms}$ (A)	1,81	1,09	1,85	1,12

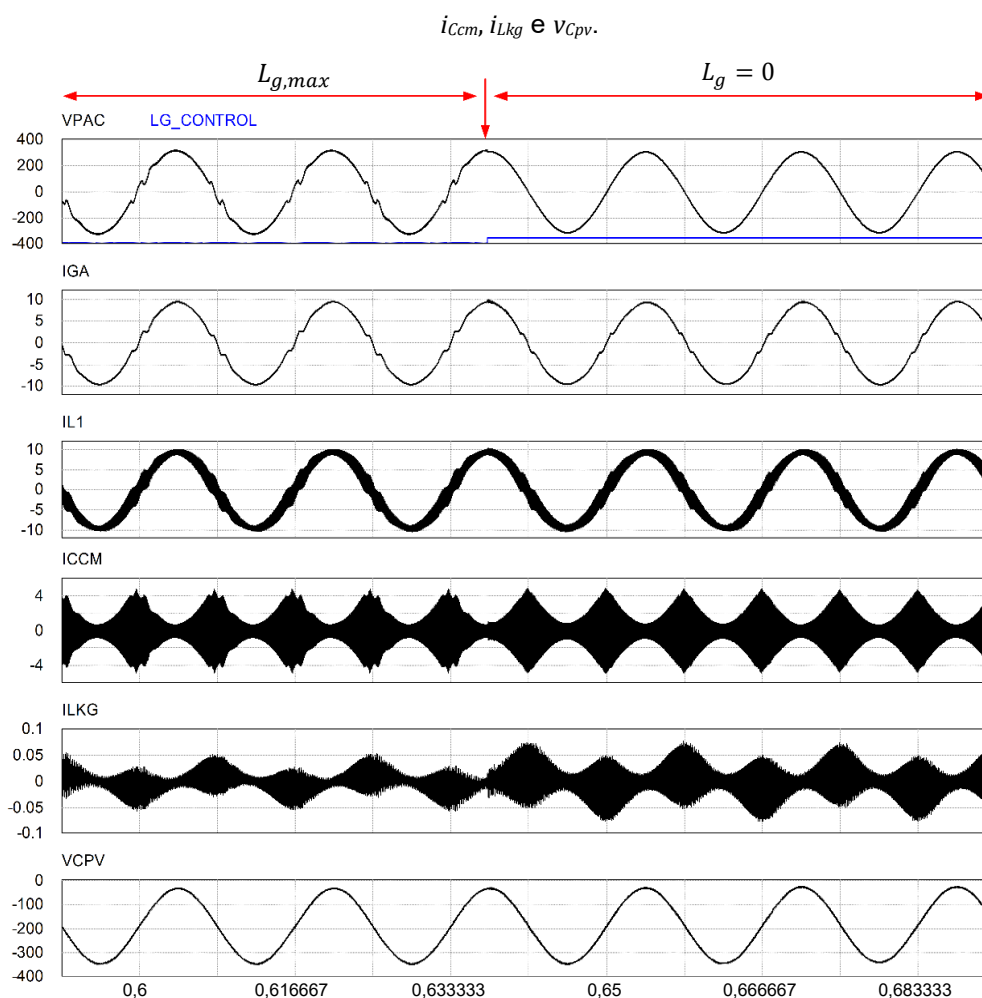
frequency on the rated voltage and apparent power rating of the EUT (equipment under test). This impedance shall be predominately inductive.”.

Tabela 4.23 – Resultados de simulação (FB-CM4; $S_{max} = 10 \text{ kVA}$; PWM-UC): $I_{Lkg,rms}$, FP, $THD_{i,40}$, $THD_{i,50}$ e $I_{Ccm,rms}$

Parâmetros	$L_g = 0$		$L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
$I_{Lkg,rms}$ (mA)	206,84	104,09	147,03	101,77
FP	0,9976	0,9975	0,9959	0,9970
$THD_{i,40}$ (%)	2,5901	1,5238	4,1262	1,8731
$THD_{i,50}$ (%)	2,5965	1,5455	4,1270	1,8743
$I_{Ccm,rms}$ (A)	12,13	7,23	12,43	7,46

As formas de onda obtidas por meio da simulação do inversor projetado para $S_{max} = 1,5 \text{ kVA}$ e PWM-UC, considerando os valores mínimos dos componentes do filtro FB-CM4, denominados LCL_{min} (ver Tabela 4.7) são apresentadas na Figura 4.15.

Figura 4.15 – Formas de onda de simulação (FB-CM4, $S_{max} = 1,5 \text{ kVA}$; PWM-UC; LCL_{min}): v_{pac} , i_{gA} , i_{L1} ,



Fonte: Produção do próprio autor

4.2.1.2 Resultados de simulação do inversor em ponte completa com filtro FB-CM4 e PWM-UD (C_{pv} e R_{gnd} constantes)

A Tabela 4.24 apresenta os resultados obtidos por meio da simulação do inversor com filtro FB-CM4, projetado para $S_{max} = 1,5$ kVA e PWM-UD.

Tabela 4.24 – Resultados de simulação (FB-CM4; $S_{max} = 1,5$ kVA; PWM-UD): $I_{Lkg,rms}$, FP, THD_{i,40}, THD_{i,50} e $I_{Ccm,rms}$

Parâmetros	$L_g = 0$		$L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
$I_{Lkg,rms}$ (mA)	24,61	21,58	41,59	26,68
FP	0,9973	0,9972	0,9948	0,9958
THD _{i,40} (%)	3,6768	2,7791	5,5188	4,1969
THD _{i,50} (%)	3,6814	2,7840	5,5190	4,1976
$I_{Ccm,rms}$ (A)	0,52	0,31	0,54	0,33

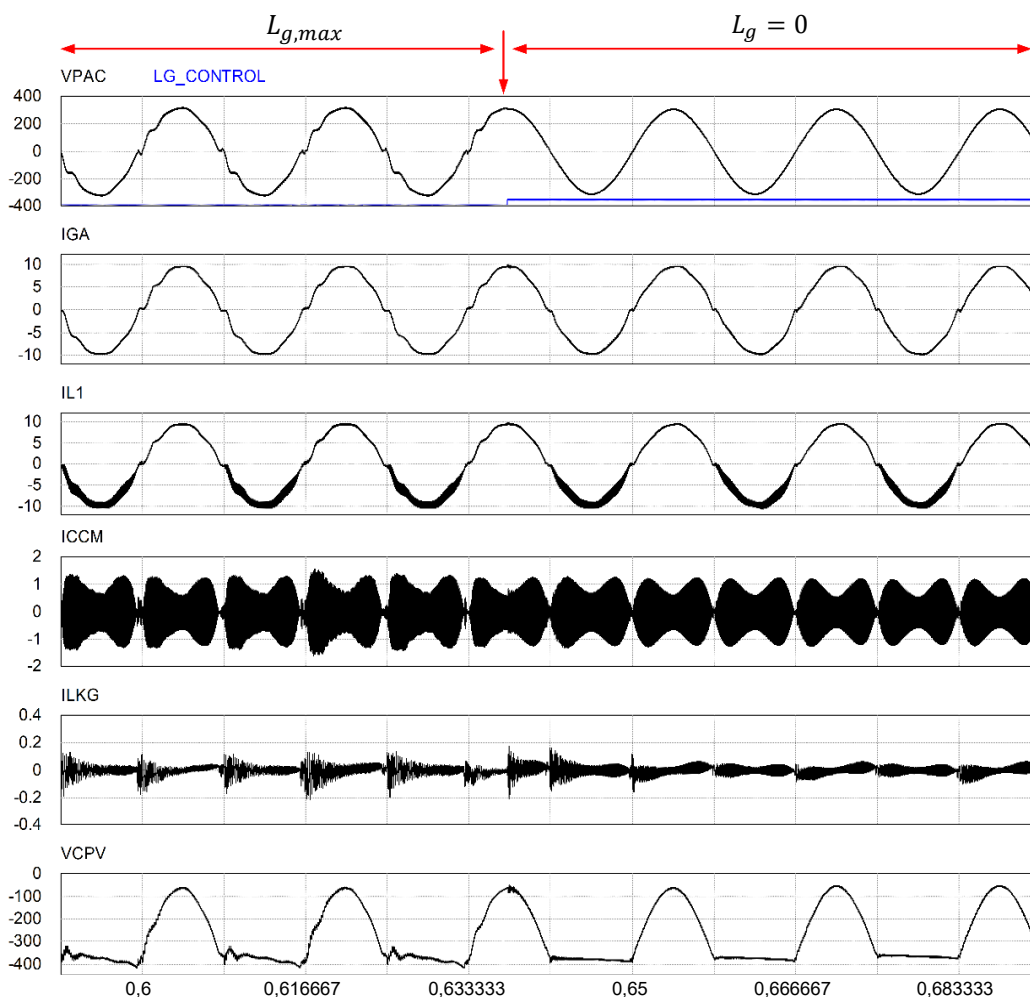
A Tabela 4.25 apresenta os resultados obtidos por meio da simulação do inversor com filtro FB-CM4, projetado para $S_{max} = 10$ kVA e PWM-UD.

Tabela 4.25 – Resultados de simulação (FB-CM4, $S_{max} = 10$ kVA; PWM-UD): $I_{Lkg,rms}$, FP, THD_{i,40}, THD_{i,50}, e $I_{Ccm,rms}$

Parâmetros	$L_g = 0$		$L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
$I_{Lkg,rms}$ (mA)	160,87	131,13	176,46	151,20
FP	0,9973	0,9973	0,9949	0,9960
THD _{i,40} (%)	3,4582	2,7880	5,5831	4,0136
THD _{i,50} (%)	3,4712	2,7908	5,5834	4,0145
$I_{Ccm,rms}$ (A)	3,43	2,06	3,50	2,13

As formas de onda obtidas por meio da simulação do inversor projetado para $S_{max} = 1,5$ kVA e PWM-UD, considerando os valores mínimos dos componentes do filtro FB-CM4, denominados LCL_{min} (ver Tabela 4.15) são apresentadas na Figura 4.16.

Figura 4.16 – Formas de onda de simulação (FB-CM4, $S_{max} = 1,5$ kVA; PWM-UD; LCL_{min}): v_{pac} , i_{gA} , i_{L1} , i_{CCM} , i_{Lkg} e v_{Cpv} .



Fonte: Produção do próprio autor

4.2.1.3 Análise dos resultados de simulação do inversor em ponte completa com filtro FB-CM4 (C_{pv} e R_{gnd} constantes)

A Tabela 4.26 e Tabela 4.27 apresentam os resultados referentes a distorção harmônica total, respectivamente, $(THD_{i,40})$ e $(THD_{i,50})$, que foram obtidos por meio da simulação dos inversores projetados para 1,5 kVA e 10 kVA, empregando modulação PWM-UC e PWM-UD.

A distorção harmônica total deve ser menor do que 5%, quando o inversor opera com potência de saída igual a sua potência nominal (ABNT, 2013), (TC EL-042, 2020).

Tabela 4.26 – Resultados de simulação inversor com filtro FB-CM4 – $\text{THD}_{i,40}$ (%)

S_{max} (kVA)	PWM	$L_g = 0$		$L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
1,5	PWM-UC	2,5884	1,5350	4,1439	1,8972
	PWM-UD	3,6768	2,7791	5,5188	4,1969
10	PWM-UC	2,5901	1,5238	4,1262	1,8731
	PWM-UD	3,4582	2,7880	5,5831	4,0136

$\text{THD}_{i,40}$ deve ser menor do 5%

- Os valores de THD_i em vermelho estão acima do limite de 5%.
- Os valores de THD_i obtidos com $L_{g,max}$, não devem ser considerados como condição para avaliação de conformidade, pois $L_{g,max}$ é maior do que a impedância máxima permitida nos ensaios, IEEE Std. 1547.1-2020 (IEEE, 2020).

Tabela 4.27 – Resultados de simulação inversor com filtro FB-CM4 – $\text{THD}_{i,50}$ (%)

S_{max} (kVA)	PWM	$L_g = 0$		$L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
1,5	PWM-UC	2,5948	1,5566	4,1447	1,8984
	PWM-UD	3,6814	2,7840	5,5190	4,1976
10	PWM-UC	2,5965	1,5455	4,1270	1,8743
	PWM-UD	3,4712	2,7908	5,5834	4,0145

$\text{THD}_{i,50}$ deve ser menor do 5%

- Os valores de THD_i em vermelho estão acima do limite de 5%.
- Os valores de THD_i obtidos com $L_{g,max}$, não devem ser considerados como condição para avaliação de conformidade, pois $L_{g,max}$ é maior do que a impedância máxima permitida nos ensaios, IEEE Std. 1547.1-2020 (IEEE, 2020).

Os resultados apresentados na Tabela 4.26 ($\text{THD}_{i,40}$) e na Tabela 4.27 ($\text{THD}_{i,50}$), mostram que a distorção harmônica total da corrente ($\text{THD}_{i,50}$), obtida considerando até a 50ª componente harmônica, é levemente maior do que $\text{THD}_{i,40}$. A maior diferença entre os resultados obtidos foi 0,0217%, na condição de simulação com PWM-UC, 10 kVA, $L_g = 0$ e LCL_{max} .

Os resultados apresentados na Tabela 4.26 e na Tabela 4.27 mostram que o limite máximo de 5% para a THD_i , foi ultrapassado no caso c) ($L_g = L_{g,max}$ e LCL_{min}), para os inversores de 1,5 kVA e 10 kVA, empregando a modulação PWM-UD. A maior distorção harmônica foi obtida com o inversor de 10 kVA, $\text{THD}_{i,50} = 5,5834\%$.

Em todos os casos de simulação do inversor, empregando a modulação PWM-UC, a THD_i ficou abaixo do limite de 5%.

É importante ressaltar novamente que os valores de THD_i obtidos com $L_g = L_{g,max}$, não devem ser considerados como condição para avaliação de conformidade com os requisitos normativos, pois $L_{g,max}$ é maior do que a impedância máxima, predominante indutiva, permitida nos ensaios para a medição da distorção harmônica total da corrente, IEEE Std. 1547.1-2020 (IEEE, 2020).

Um dos motivos para a maior distorção harmônica da corrente, obtida com modulação PWM-UD é a razão entre o *dead time* (t_{dead}) e o período de chaveamento (T_{sw}), t_{dead}/T_{sw} , que é maior com PWM-UD e está diretamente relacionada com a distorção da tensão de saída produzida pelo inversor (YANG et al., 2018):

- a) Para PWM-UC, $f_{sw} = 20$ kHz, $t_{dead}/T_{sw} = (1,2 \mu s/50 \mu s) = 0,024$.
- b) Para PWM-UD, $f_{sw} = 40$ kHz, $t_{dead}/T_{sw} = (1,2 \mu s/25 \mu s) = 0,048$.

A Tabela 4.28 apresenta os resultados referentes ao fator de potência (FP), que foram obtidos por meio da simulação dos inversores projetados para 1,5 kVA e 10 kVA, empregando modulação PWM-UC e PWM-UD.

O sistema fotovoltaico deve ser capaz de operar com fator de potência unitário, com tolerância de trabalho na faixa de 0,98 indutivo até 0,98 capacitivo, quando a potência ativa injetada na rede for superior a 20% da potência nominal do inversor (ABNT, 2013).

Os resultados apresentados na Tabela 4.28 mostram que o fator de potência está dentro dos limites da faixa de 0,98 indutivo até 0,98 capacitivo, em todos os casos de simulação.

Tabela 4.28 – Resultados de simulação inversor com filtro FB-CM4 – FP

S_{max} (kVA)	PWM	$L_g = 0$		$L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
1,5	PWM-UC	0,9975	0,9974	0,9958	0,9970
	PWM-UD	0,9973	0,9972	0,9948	0,9958
10	PWM-UC	0,9976	0,9975	0,9959	0,9970
	PWM-UD	0,9973	0,9973	0,9949	0,9960

FP deve estar na faixa de 0,98 indutivo até 0,98 capacitivo

A Tabela 4.29 apresenta os resultados referentes ao valor eficaz da corrente de fuga de modo comum ($I_{Lkg,rms}$), que foram obtidos por meio da simulação dos inversores projetados para 1,5 kVA e 10 kVA, empregando modulação PWM-UC e PWM-UD.

O valor eficaz da corrente de fuga de modo comum, $I_{Lkg,rms}$, deve ser menor do que 300 mA (*continuous residual current*) (IEC, 2011), (DIN, 2006).

Os resultados apresentados na Tabela 4.29 mostram que a corrente de fuga ficou abaixo de 300 mA RMS em todos os casos simulados. Além disso, o valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UD é maior do que $I_{Lkg,rms}$ obtido com a modulação PWM-UC nos casos b), c) e d). No caso a), $I_{Lkg,rms}$ obtido com a modulação PWM-UC é maior do que $I_{Lkg,rms}$ obtido com PWM-UD.

Tabela 4.29 – Resultados de simulação inversor com filtro FB-CM4 – $I_{Lkg,rms}$ (mA)

S_{max} (kVA)	PWM	$L_g = 0$		$L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
1,5	PWM-UC	27,26	11,35	18,64	10,73
	PWM-UD	24,61	21,58	41,59	26,68
10	PWM-UC	206,84	104,09	147,03	101,77
	PWM-UD	160,87	131,13	176,46	151,20

$I_{Lkg,rms}$ deve ser menor do que 300 mA RMS

Os maiores valores de $I_{Lkg,rms}$ obtidos para os inversores de 1,5 kVA e 10 kVA foram, respectivamente, 41,59 mA RMS e 206,84 mA RMS. Portanto, bem abaixo do limite de 300 mA estabelecido pelas normas IEC 62109-2 e VDE-0-126-1-1.

A Tabela 4.30 apresenta os resultados referentes ao valor eficaz da corrente de modo comum ($I_{Ccm,rms}$), que circula pelos capacitores C_{2A} e C_{2B} do filtro FB-CM4.

Não existem requisitos estabelecidos por norma para limitação da corrente i_{Ccm} , mas sua análise é importante para a comparação das estratégias de modulação (PWM-UC e PWM-UD) e para a seleção dos capacitores C_{2A} e C_{2B} , que devem ser compatíveis com a corrente $I_{Ccm,rms}$.

Tabela 4.30 – Resultados de simulação inversor com filtro FB-CM4 – $I_{Ccm,rms}$ (A)

S_{max} (kVA)	PWM	$L_g = 0$		$L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
1,5	PWM-UC	1,81	1,09	1,85	1,12
	PWM-UD	0,52	0,31	0,54	0,33
10	PWM-UC	12,13	7,23	12,43	7,46
	PWM-UD	3,43	2,06	3,50	2,13
$I_{Ccm,rms}$ não é limitada por norma					

Os resultados apresentados na Tabela 4.30, mostram que $I_{Ccm,rms}$, obtida com a modulação PWM-UC, é aproximadamente 3,5 vezes maior do que $I_{Ccm,rms}$ obtida com a modulação PWM-UD.

4.2.2 Simulação do inversor em ponte completa com filtro FB-CM4 (impacto da variação de C_{pv} e R_{gnd} na corrente de fuga i_{Lkg})

Os resultados de simulação apresentados na seção anterior deste trabalho, foram obtidos com uma resistência de aterramento $R_{gnd} = 5 \Omega$. No entanto, como pode ser visto na Figura 3.8, a resistência R_{gnd} atua como resistência de amortecimento para as ressonâncias do circuito de modo comum e pode afetar a corrente de fuga (i_{Lkg}) (TANG et al., 2016). Além disso, a capacitância parasita C_{pv} , que também afeta a corrente i_{Lkg} , foi considerada apenas com seu valor máximo, aproximadamente 150 nF/kW de acordo com (MYRZIK; CALAIS, 2003).

Para analisar o impacto da variação da resistência de aterramento R_{gnd} , da capacitância parasita C_{pv} e da indutância da rede elétrica L_g na corrente de fuga i_{Lkg} , será apresentado nas próximas seções deste trabalho um conjunto de simulações, realizadas com os inversores projetados para 1,5 kVA e 10 kVA, empregando modulação PWM-UC e PWM-UD.

A seção 4.2.2.1 apresenta as simulações com $R_{gnd} = 5 \Omega$ e a variação de C_{pv} de acordo com os valores [50; 75; 100; 125; 150] nF/kW, que considera a capacitância parasita do arranjo fotovoltaico em função da potência do inversor.

A seção 4.2.2.2 apresenta as simulações com $C_{pv,min} = 50$ nF/kW, $C_{pv,max} = 150$ nF/kW e a variação da resistência de aterramento R_{gnd} de acordo com a lista de valores [0,1; 0,5; 1; 2; 5; 10; 15] Ω .

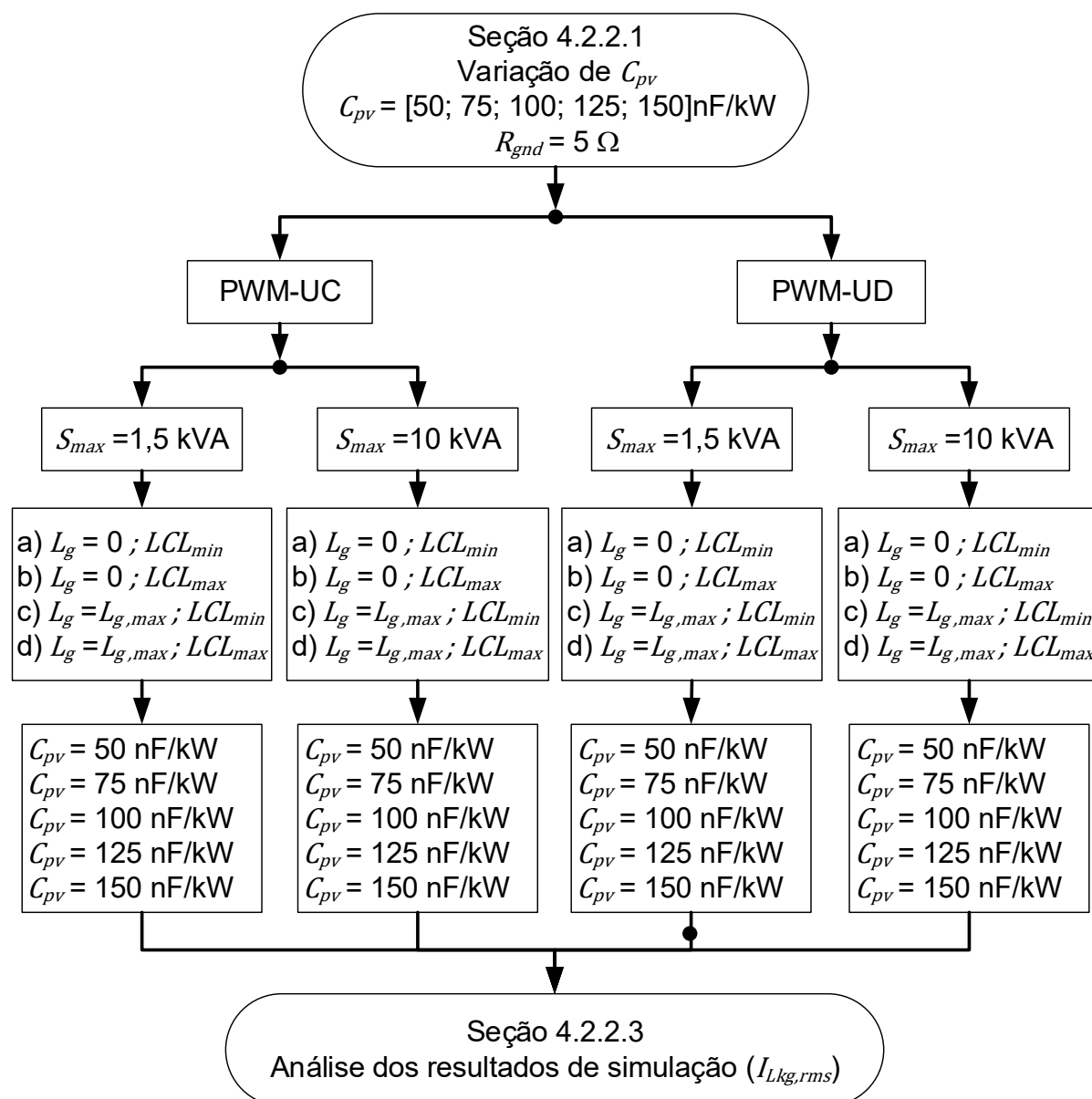
A seção 4.2.2.3 analisa os resultados que foram apresentados nas seções 4.2.2.1 e 4.2.2.2. A variável analisada nessas seções é o valor eficaz da corrente de fuga de modo comum $I_{Lkg,rms}$.

4.2.2.1 Simulação do inversor em ponte completa com filtro FB-CM4 (variação de C_{pv})

A Figura 4.17 apresenta um diagrama com a estrutura da seção 4.2.2.1, que apresenta um total de 80 casos de simulação considerando R_{gnd} constante e a variação de C_{pv} . Além disso, também são consideradas as estratégias de modulação PWM-UC e PWM-UD, $S_{max} = 1,5$ kVA e $S_{max} = 10$ kVA, a variação da indutância da

rede elétrica e a variação dos valores dos indutores e capacitores do filtro FB-CM4, de acordo com as suas tolerâncias.

Figura 4.17 – Diagrama da estrutura da seção 4.2.2.1 com 80 casos de simulação considerando R_{gnd} constante e a variação de C_{pv}



Fonte: Produção do próprio autor

Nesta seção, será considerada uma resistência de aterramento com valor constante $R_{gnd} = 5 \Omega$ e serão consideradas as variações dos valores dos componentes do filtro FB-CM4, C_{pv} e L_g para a avaliação do valor eficaz da corrente de fuga $I_{Lkg,rms}$, conforme definido a seguir:

- Para a capacitância parasita C_{pv} serão considerados 5 valores de capacitância a partir do valor mínimo (50 nF/kWp) até o valor máximo (150 nF/kWp) (MYRZIK; CALAIS, 2003);
- Para a indutância da rede elétrica serão considerados os casos $L_g = 0$ e $L_g = L_{g,max}$, sendo $L_{g,max} = 8,56 \text{ mH}$ para os inversores com $S_{max} = 1,5 \text{ kVA}$ e $L_{g,max} = 1,28 \text{ mH}$ para os inversores com $S_{max} = 10 \text{ kVA}$, definidos na Tabela 4.1;
- Para os componentes do filtro FB-CM4 serão considerados todos os componentes do filtro com valores mínimos LCL_{min} e máximos LCL_{max} , definidos na Tabela 4.7 e na Tabela 4.15.

A Tabela 4.31 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 1,5 \text{ kVA}$ e PWM-UC.

Tabela 4.31 – Resultados de simulação (FB-CM4; **PWM-UC**; $S_{max} = 1,5 \text{ kVA}$; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}

C_{pv} (nF)	$I_{Lkg,rms}$ (mA)			
	$L_g = 0$		$L_g = L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
75,0	30,9	7,5	18,2	6,0
112,5	28,3	8,2	17,7	6,9
150,0	27,5	9,1	17,7	8,3
187,5	27,2	10,3	18,2	9,6
225,0	27,3	11,5	18,7	10,9

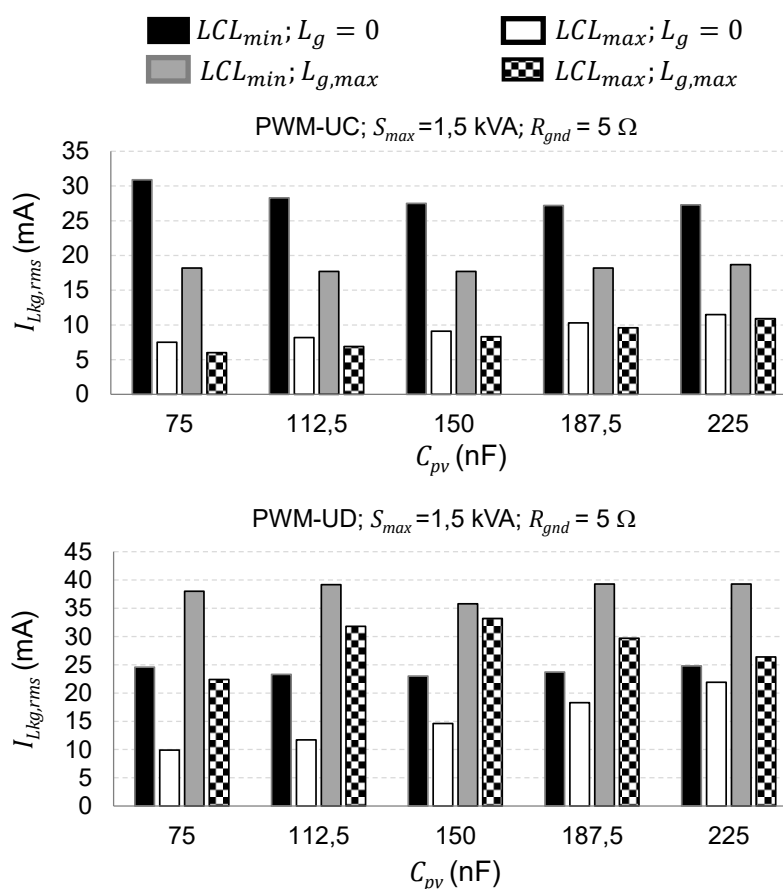
A Tabela 4.32 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 1,5 \text{ kVA}$ e PWM-UD.

Tabela 4.32 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5 \text{ kVA}$; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}

C_{pv} (nF)	$I_{Lkg,rms}$ (mA)			
	$L_g = 0$		$L_g = L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
75,0	24,6	9,9	38,0	22,4
112,5	23,3	11,7	39,2	31,8
150,0	23,0	14,6	35,8	33,2
187,5	23,7	18,3	39,3	29,7
225,0	24,8	21,9	39,3	26,4

A Figura 4.18 apresenta, na forma de gráfico de colunas, os resultados de simulação, que foram previamente apresentados na Tabela 4.31 e na Tabela 4.32.

Figura 4.18 – Resultados de simulação (FB-CM4; $S_{max} = 1,5 \text{ kVA}$; $R_{gnd} = 5 \Omega$; PWM-UC e PWM-UD) – $I_{Lkg,rms}$ com variação de C_{pv}



Fonte: Produção do próprio autor

Os resultados apresentados na Figura 4.18, mostram que $I_{Lkg,rms}$ é muito menor do que o limite máximo permitido (300 mA RMS), em todas as condições simuladas. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UC foi 30,9 mA, na condição LCL_{min} , $L_g = 0$, $C_{pv} = 75$ nF, da Tabela 4.31. O maior valor de $I_{Lkg,rms}$, obtido com a modulação PWM-UD, foi 39,3 mA na condição LCL_{min} , $L_{g,max}$, da Tabela 4.32, com $C_{pv} = 187,5$ nF e $C_{pv} = 225$ nF.

A Tabela 4.33 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 10$ kVA e PWM-UC.

Tabela 4.33 – Resultados de simulação (FB-CM4; **PWM-UC**; $S_{max} = 10$ kVA; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}

C_{pv} (nF)	$I_{Lkg,rms}$ (mA)			
	$L_g = 0$		$L_g = L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
500	231,3	53,2	143,8	42,2
750	214,2	56,4	140,4	47,6
1000	207,0	62,0	138,7	54,7
1250	204,4	69,1	140,1	62,8
1500	206,8	77,5	147,0	71,4

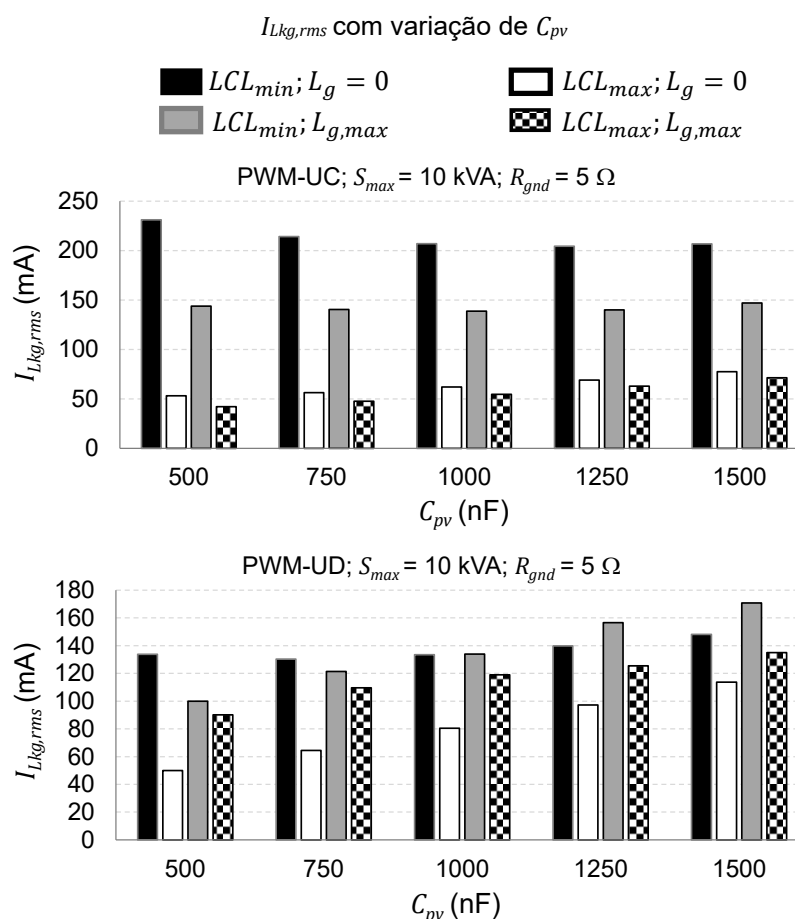
A Tabela 4.34 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 10$ kVA e PWM-UD.

Tabela 4.34 – Resultados de simulação (FB-CM4; **PWM-UD**; $S_{max} = 10$ kVA; $R_{gnd} = 5 \Omega$) – $I_{Lkg,rms}$ com variação de C_{pv}

C_{pv} (nF)	$I_{Lkg,rms}$ (mA)			
	$L_g = 0$		$L_g = L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
500	133,8	49,9	100,0	90,1
750	130,3	64,4	121,3	109,6
1000	133,5	80,5	133,9	118,9
1250	139,8	97,2	156,5	125,5
1500	148,1	113,7	170,7	135,0

A Figura 4.19 apresenta, na forma de gráfico de colunas, os resultados de simulação, que foram previamente apresentados na Tabela 4.33 e na Tabela 4.34.

Figura 4.19 – Resultados de simulação (FB-CM4; $S_{max} = 10 \text{ kVA}$; $R_{gnd} = 5 \Omega$; PWM-UC e PWM-UD) –



Fonte: Produção do próprio autor

Os resultados apresentados na Figura 4.19, mostram que $I_{Lkg,rms}$ é menor do que o limite máximo permitido (300 mA RMS), em todas as condições simuladas. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UC foi 231,3 mA, na condição $LCL_{min}, L_g = 0, C_{pv} = 500 \text{ nF}$ da Tabela 4.33. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UD foi 170,7 mA, na condição $LCL_{min}, L_{g,max}$, da Tabela 4.34.

Nesta seção, serão consideradas as variações dos valores dos componentes do filtro FB-CM4, C_{pv} , L_g e R_{gnd} para a avaliação do valor eficaz da corrente de fuga $I_{Lkg,rms}$, conforme definido a seguir:

- Para a resistência de aterramento R_{gnd} serão considerados 7 valores de resistência variando entre $0,1 \Omega$ e 15Ω , a faixa de valores foi escolhida considerando as seguintes referências (TANG et al., 2016), (KHAN et al., 2019), (LÓPEZ et al., 2010), (BRADASCHIA et al., 2011), (GUO et al., 2013);
- Para a capacitância parasita C_{pv} serão considerados os valores mínimos (50 nF/kWp) e máximos (150 nF/kWp) (MYRZIK; CALAIS, 2003);
- Para a indutância da rede elétrica serão considerados os casos $L_g = 0$ e $L_g = L_{g,max}$, sendo $L_{g,max} = 8,56$ mH para os inversores com $S_{max} = 1,5$ kVA e $L_{g,max} = 1,28$ mH para os inversores com $S_{max} = 10$ kVA, definidos na Tabela 4.1;
- Para os componentes do filtro FB-CM4 serão considerados todos os componentes do filtro com valores mínimos LCL_{min} e máximos LCL_{max} , definidos na Tabela 4.7 (PWM-UC) e na Tabela 4.15 (PWM-UD).

A Tabela 4.35 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 1,5$ kVA e PWM-UC.

Tabela 4.35 – Resultados de simulação (FB-CM4; **PWM-UC**; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$) – $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	75 [225]	30,9 [27,6]	8,4 [12,2]	18,4 [19,1]	6,4 [12,6]
0,5	75 [225]	30,9 [27,5]	8,2 [12,0]	18,3 [19,0]	6,3 [12,3]
1	75 [225]	30,9 [27,5]	8,0 [11,9]	18,3 [18,9]	6,3 [12,0]
2	75 [225]	30,9 [27,4]	7,7 [11,7]	18,3 [18,9]	6,2 [11,5]
5	75 [225]	30,9 [27,3]	7,5 [11,5]	18,2 [18,7]	6,0 [10,9]
10	75 [225]	30,8 [27,2]	7,4 [11,3]	18,2 [18,7]	5,9 [10,7]
15	75 [225]	30,8 [27,2]	7,4 [11,2]	18,2 [18,6]	5,9 [10,6]

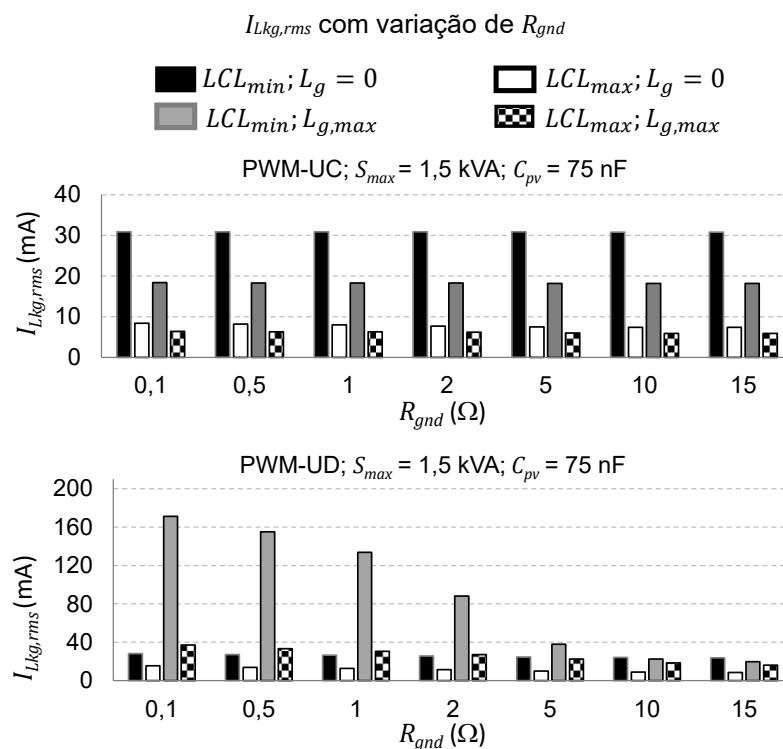
A Tabela 4.36 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 1,5$ kVA e PWM-UD.

Tabela 4.36 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; [$C_{pv,max}$]) – $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	75 [225]	28,2 [258,2]	15,5 [43,0]	171,2 [148,2]	37,0 [51,5]
0,5	75 [225]	27,2 [159,0]	13,8 [38,0]	155,1 [94,6]	33,2 [44,8]
1	75 [225]	26,5 [75,4]	12,6 [33,4]	133,7 [78,2]	30,5 [39,1]
2	75 [225]	25,7 [30,1]	11,4 [27,9]	88,2 [59,4]	27,2 [32,6]
5	75 [225]	24,6 [24,8]	9,9 [21,9]	38,0 [39,3]	22,4 [26,4]
10	75 [225]	24,1 [24,6]	8,9 [19,3]	22,5 [35,5]	18,4 [23,5]
15	75 [225]	23,8 [24,5]	8,4 [18,2]	19,6 [30,5]	16,1 [22,2]

A Figura 4.21 apresenta, na forma de gráfico de colunas, os resultados de simulação, que foram previamente apresentados na Tabela 4.35 e na Tabela 4.36.

Figura 4.21 – Resultados de simulação (FB-CM4; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; PWM-UC e PWM-UD) –

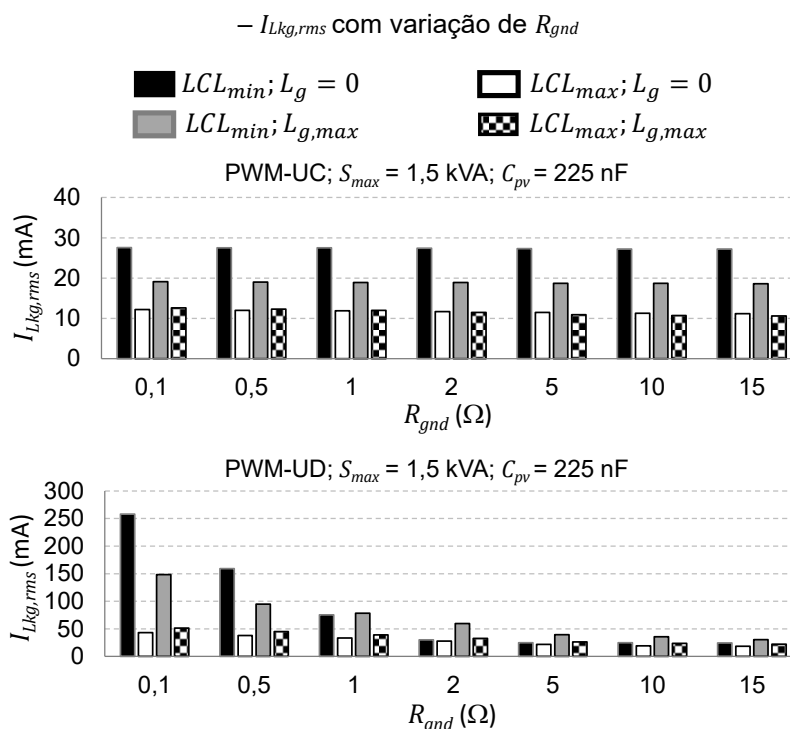


Fonte: Produção do próprio autor

Os resultados apresentados na Figura 4.21 mostram que $I_{Lkg,rms}$ é menor do que o limite máximo permitido (300 mA RMS) em todas as condições simuladas. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UC foi 30,9 mA, na condição LCL_{min} , $L_g = 0$, $R_{gnd} \leq 5 \Omega$ da Tabela 4.35. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UD foi 171,2 mA, na condição LCL_{min} , $L_{g,max}$, $R_{gnd} = 0,1 \Omega$ da Tabela 4.36.

A Figura 4.22 apresenta, na forma de gráfico, os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com $S_{max} = 1,5$ kVA, $C_{pv} = 225$ nF, a variação de R_{gnd} , L_g com valor máximo e mínimo, as tolerâncias dos componentes do filtro FB-CM4 e as estratégias de modulação PWM-UC e PWM-UD. Os gráficos apresentados na Figura 4.22 são construídos com os dados apresentados na Tabela 4.35 e na Tabela 4.36.

Figura 4.22 – Resultados de simulação (FB-CM4; $S_{max} = 1,5$ kVA; $C_{pv} = 225$ nF; PWM-UC e PWM-UD)



Fonte: Produção do próprio autor

Os resultados apresentados na Figura 4.22, mostram que $I_{Lkg,rms}$ é menor do que o limite máximo permitido (300 mA RMS) em todas as condições simuladas. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UC foi 27,6 mA, na condição LCL_{min} , $L_g = 0$, $R_{gnd} = 0,1 \Omega$ da Tabela 4.35. O maior valor de $I_{Lkg,rms}$ obtido com a

modulação PWM-UD foi 258,2 mA, na condição LCL_{min} , $L_g = 0$, $R_{gnd} = 0,1 \Omega$ da Tabela 4.36.

A Tabela 4.37 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 10$ kVA e PWM-UC.

Tabela 4.37 – Resultados de simulação (FB-CM4; **PWM-UC**; $S_{max} = 10$ kVA; $C_{pv,min}$; [$C_{pv,max}$]) – $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	500 [1500]	232,8 [205,9]	60,2 [81,5]	145,1 [144,4]	43,7 [74,1]
0,5	500 [1500]	234,3 [206,3]	54,7 [79,6]	147,0 [145,2]	42,9 [73,3]
1	500 [1500]	232,2 [205,2]	53,9 [78,6]	143,8 [143,4]	42,6 [72,7]
2	500 [1500]	232,1 [205,6]	53,5 [77,7]	143,9 [144,1]	42,4 [72,1]
5	500 [1500]	231,3 [206,8]	53,2 [76,9]	143,8 [147,0]	42,2 [71,5]
10	500 [1500]	228,4 [202,8]	53,0 [76,5]	143,0 [142,8]	42,0 [71,1]
15	500 [1500]	224,3 [200,4]	52,6 [76,3]	142,5 [142,2]	41,8 [71,0]

A Tabela 4.38 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$ considerando o inversor com $S_{max} = 10$ kVA e PWM-UD.

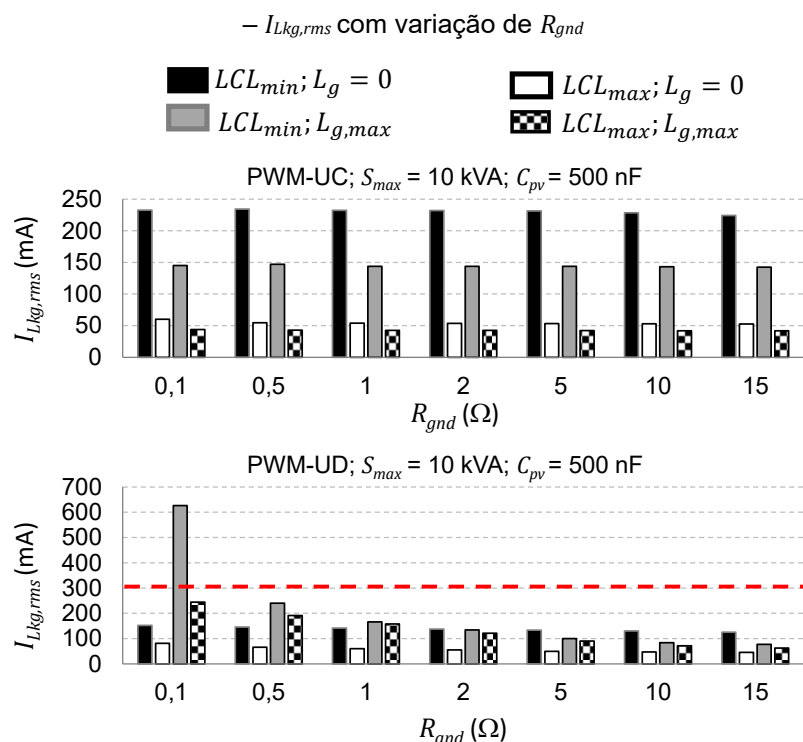
Tabela 4.38 – Resultados de simulação (FB-CM4; **PWM-UD**; $S_{max} = 10$ kVA; $C_{pv,min}$; [$C_{pv,max}$]) – $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	500 [1500]	152,7 [856,4]	81,3 [305,4]	626,0 [594,4]	244,1 [299,3]
0,5	500 [1500]	146,2 [159,1]	66,0 [177,7]	240,6 [393,0]	191,8 [193,9]
1	500 [1500]	142,0 [151,4]	60,2 [145,7]	166,4 [309,0]	158,1 [169,2]
2	500 [1500]	137,8 [150,0]	55,4 [127,8]	134,6 [223,8]	121,2 [152,3]
5	500 [1500]	133,8 [148,1]	49,9 [113,7]	100,0 [170,7]	90,2 [135,0]
10	500 [1500]	130,0 [145,5]	47,2 [105,9]	84,2 [141,5]	71,4 [123,5]
15	500 [1500]	125,6 [142,6]	45,8 [102,0]	77,6 [131,5]	62,6 [117,5]

A Figura 4.23 apresenta, na forma de gráfico, os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com

$S_{max} = 10$ kVA, $C_{pv} = 500$ nF, a variação de R_{gnd} , L_g com valores máximo e mínimo, as tolerâncias dos componentes do filtro FB-CM4 e as estratégias de modulação PWM-UC e PWM-UD. Os gráficos apresentados na Figura 4.23 são construídos com os dados apresentados na Tabela 4.37 e na Tabela 4.38.

Figura 4.23 – Resultados de simulação (FB-CM4; $S_{max} = 10$ kVA; $C_{pv} = 500$ nF; PWM-UC e PWM-UD)



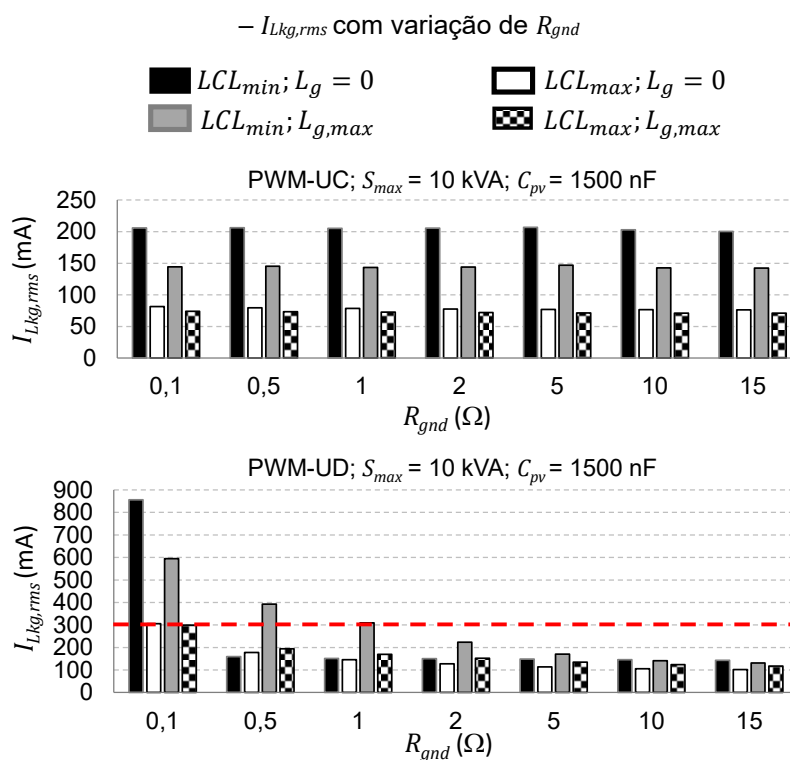
Fonte: Produção do próprio autor

Os resultados apresentados na Figura 4.23, mostram que $I_{Lkg,rms}$ é maior do que o limite máximo permitido (300 mA RMS) na condição com $R_{gnd} = 0,1 \Omega$ e com as duas estratégias de modulação PWM. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UC foi 234,3 mA, na condição LCL_{min} , $L_g = 0$, $R_{gnd} = 0,5 \Omega$ da Tabela 4.37. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UD foi 626,0 mA, na condição LCL_{min} , $L_{g,max}$, $R_{gnd} = 0,1 \Omega$ da Tabela 4.38.

A Figura 4.24 apresenta, na forma de gráfico de colunas, os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com $S_{max} = 10$ kVA, $C_{pv} = 1500$ nF, a variação de R_{gnd} , L_g com valores máximo e mínimo, as tolerâncias dos componentes do filtro FB-CM4 e as estratégias

de modulação PWM-UC e PWM-UD. Os gráficos apresentados na Figura 4.24 são construídos com os dados apresentados na Tabela 4.37 e na Tabela 4.38.

Figura 4.24 – Resultados de simulação (FB-CM4; $S_{max} = 10$ kVA; $C_{pv} = 1500$ nF; PWM-UC e PWM-UD)



Fonte: Produção do próprio autor

Os resultados apresentados na Figura 4.24, mostram que $I_{Lkg,rms}$ é maior do que o limite máximo permitido (300 mA RMS) apenas com PWM-UD e $R_{gnd} \leq 0,5 \Omega$. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UC foi 206,8 mA, na condição $LCL_{min}, L_g = 0, R_{gnd} = 5 \Omega$ da Tabela 4.37. O maior valor de $I_{Lkg,rms}$ obtido com a modulação PWM-UD foi 856,4 mA na condição ($LCL_{min}, L_g = 0, R_{gnd} = 0,1 \Omega$) da Tabela 4.38.

4.2.2.3 Análise dos resultados de simulação do inversor em ponte completa com filtro FB-CM4 (variação de C_{pv} e R_{gnd})

O valor da corrente de fuga $I_{Lkg,rms}$, obtido com a modulação PWM-UC, ficou abaixo do limite de 300 mA RMS em todos os casos de simulação considerados.

O valor da corrente de fuga $I_{Lkg,rms}$, obtido com a modulação PWM-UD, ficou abaixo do limite de 300 mA RMS nos casos de simulação com $R_{gnd} \geq 2\Omega$. Por outro lado, o valor da corrente de fuga $I_{Lkg,rms}$, obtido com a modulação PWM-UD, ultrapassou o limite de 300 mA RMS, nos casos de simulação do inversor com $S_{max} = 10$ kVA apresentados na Tabela 4.39.

Tabela 4.39 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 10$ kVA) – casos com $I_{Lkg,rms}$ maior do que 300 mA

$I_{Lkg,rms}$ (mA)	R_{gnd} (Ω)	C_{pv} (nF)	L_g	LCL
856,4	0,1	1500	$L_g = 0$	LCL_{min}
626,0	0,1	500	$L_{g,max}$	LCL_{min}
594,4	0,1	1500	$L_{g,max}$	LCL_{min}
393,0	0,5	1500	$L_{g,max}$	LCL_{min}
309,0	1	1500	$L_{g,max}$	LCL_{min}
305,4	0,1	1500	$L_g = 0$	LCL_{max}

Considerando as simulações com $R_{gnd} = 5 \Omega$ e a variação de C_{pv} (Figura 4.18 e Figura 4.19), a corrente de fuga obtida em todas as condições de simulação ficou abaixo do limite de 300 mA. Nesse conjunto de simulações, não foram observadas diferenças significativas na comparação dos resultados obtidos com PWM-UC e PWM-UD.

Considerando as simulações com $S_{max} = 1,5$ kVA e a variação de R_{gnd} , a corrente de fuga obtida ficou abaixo do limite de 300 mA em todas as condições de simulação com PWM-UC e PWM-UD. Os resultados desse conjunto de simulações, mostram que o maior valor de $I_{Lkg,rms}$ obtido com PWM-UC foi 30,9 mA e o maior valor de $I_{Lkg,rms}$ obtido com PWM-UD foi 258,2 mA.

Os resultados de simulação apresentados nas seções 4.2.2.1 e 4.2.2.2, mostram que não ocorre excitação das ressonâncias do circuito de modo comum,

quando a modulação PWM-UC é empregada, mesmo com resistência de aterramento muito baixa ($R_{gnd} = 0,1 \Omega$). Por outro lado, quando a modulação PWM-UD é empregada, uma resistência de aterramento com valor mínimo de 2Ω ($R_{gnd} \geq 2 \Omega$) é necessária para evitar a excitação das ressonâncias do circuito de modo comum, que resulta em corrente de fuga maior do que 300 mA RMS.

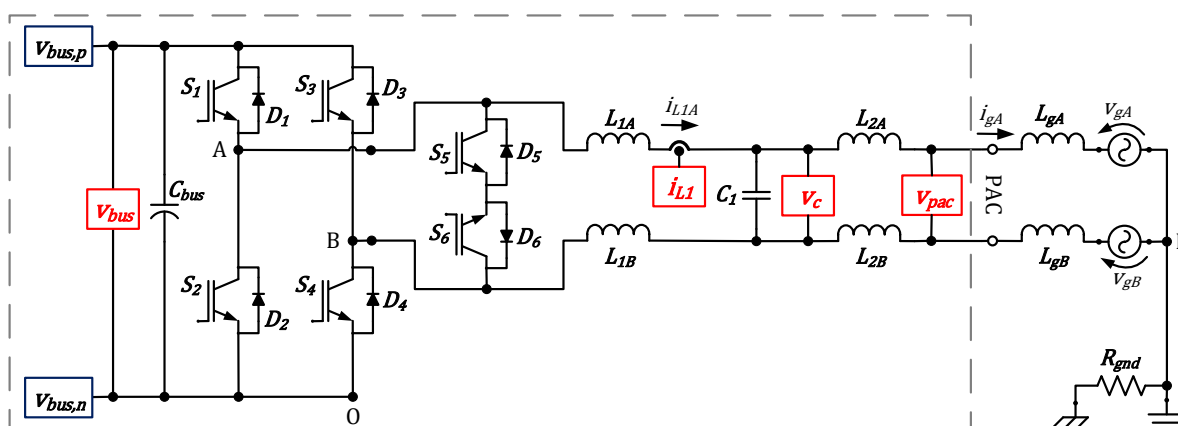
Os resultados obtidos nas simulações apresentadas nas seções 4.2.2.1 e 4.2.2.2, deste trabalho, corroboram as considerações apresentadas em (DONG et al., 2012) para a modulação PWM-UC, mostrando que não ocorre excitação das ressonâncias do circuito de modo comum, mesmo sem a utilização de amortecimento passivo ou ativo do circuito de modo comum.

5 EXEMPLO DE APLICAÇÃO DO PROCEDIMENTO DE PROJETO PARA O FILTRO LCL DE MODO DIFERENCIAL

Nesta seção serão apresentados dois exemplos de aplicação do procedimento de projeto proposto para o dimensionamento do filtro LCL somente de modo diferencial. Os exemplos apresentados consideram o inversor com topologia HERIC empregando a estratégia de modulação PWM apropriada para a provisão de potência ativa e reativa proposta em (SCHMIDT, H.; SIEDLE, C.; KETTERER, J., 2006).

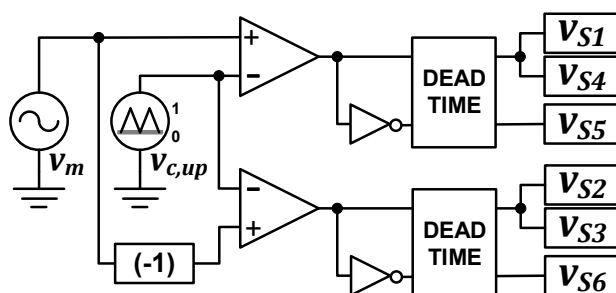
A Figura 5.1 apresenta o esquema elétrico do inversor HERIC com filtro LCL de modo diferencial. A Figura 5.2 apresenta o modulador PWM utilizado para o acionamento das chaves semicondutoras de potência do inversor HERIC, S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}), S_4 (v_{s4}), S_5 (v_{s5}) e S_6 (v_{s6}). O sinal modulador é representado pela fonte (v_m) e portadora triangular unipolar é representada pela fonte $v_{c,up}$ (FIGUEREDO, 2016).

Figura 5.1 – Inversor HERIC com filtro LCL – sensores do sistema de controle



Fonte: Produção do próprio autor

Figura 5.2 – Modulador PWM para inversor HERIC



Fonte: Produção do próprio autor

Os exemplos de projeto apresentados nesta seção, consideram inversores com potência aparente máxima de 1,5 kVA e 10 kVA.

Os parâmetros de entrada, que são comuns para os exemplos considerados, são listados a seguir: $V_{g,rms} = 220$ V, $M = 0,85$, $V_{bus} = 366$ V, $f_g = 60$ Hz, $f_s = 40$ kHz, $SCR_{min} = 10$, $RCR_{iL1,dm} = 0,1$, $L_{1,2,tol+} = 1,4$, $L_{1,2,tol-} = 0,9$, $L_{3,tol-} = 0,75$, $C_{tol+} = 1,25$, $C_{tol-} = 0,75$, $f_{sw} = 40$ kHz, $K_{PWM} = 4$ e $\omega_{swh} = 2\pi(f_{sw} - f_g)$. Esses parâmetros, são os mesmos que foram considerados nos exemplos de projeto apresentados para o filtro integrado de modo comum e diferencial FB-CM4 com modulação PWM-UD.

É importante ressaltar que para o projeto de um filtro LCL somente de modo diferencial é possível adotar uma ondulação de corrente na faixa entre 15% e 40% para dimensionar os indutores do lado do inversor de filtro LCL (SANATKAR-CHAYJANI; MONFARED, 2016), (DONG et al., 2012). No entanto, neste exemplo será mantida a ondulação de corrente de modo diferencial de 10% ($RCR_{iL1,dm} = 0,1$) e a frequência de chaveamento $f_{sw} = 40$ kHz, para manter os indutores L_{1A} , L_{1B} , L_{2A} e L_{2B} do filtro de modo diferencial com os mesmos valores utilizados no filtro FB-CM4. Além disso, com essas considerações, o capacitor C_1 também é mantido com um valor muito próximo da capacitância de modo diferencial que foi utilizada no filtro FB-CM4 ($C_1 \cong C_{dm}$), onde $C_{dm} = C_1 + [C_{2A}C_{2B}/(C_{2A} + C_{2B})]$, definida pela equação (3.7).

Os valores dos componentes do filtro obtidos a partir da aplicação do procedimento de projeto proposto, considerando inversores com potência aparente máxima de 1,5 kVA e 10 kVA, são apresentados na Tabela 5.1 com destaque em fundo cinza.

Os valores máximos e mínimos dos componentes do filtro LCL de modo diferencial denominados, respectivamente, LCL_{max} e LCL_{min} são apresentados na Tabela 5.2.

Tabela 5.1 – Exemplos de aplicação do procedimento de projeto proposto para filtro LCL somente de modo diferencial

Parâmetros	Valores	
S_{max} (kVA)	1,5	10
f_{sw} (kHz)	40	40
f_s (kHz)	40	40
$C_{pv,min}$ (nF)	75	500
$L_{g,dm,max}$ (mH)	8,56	1,28
$I_{g,pk,max}$ (A)	9,64	64,28
$L_{1,dm}$ (mH)	2,37	0,36
L_{1A}, L_{1B} (mH)	1,185	0,18
$f_{r,dm,max}$ (kHz)	10	10
$C_{dm,max,pu}$	0,05	0,05
$f_{0,dm,min,limit,sup}$ (kHz)	2,32	2,33
$f_{0,dm,min,limit,inf}$ (kHz)	0,81	0,81
$f_{0,dm,min}$ (kHz)	1,40	1,40
$max(L_{2,dm,min1}, L_{2,dm,min2})$ (mH)	0,416	0,062
$L_{2,dm}$ (mH)	0,420	0,065
L_{2A}, L_{2B} (mH)	0,210	0,0325
$C_{dm,avg}$ (μ F)	1,06	6,93
C_1 (μ F)	1,00	7,00
$L_{T,dm,LCL}$ (mH)	2,79	0,425
L_b (mH)	85,59	12,84
C_b (μ F)	82,21	548,05
C_{dm} (%) de C_b	1,216	1,277
$L_{T,dm,LCL}$ (%) de L_b	3,260	3,310

Tabela 5.2 – Valores máximos e mínimos dos componentes do filtro LCL de modo diferencial

Parâmetros	$S_{max} = 1,5 \text{ kVA}$		$S_{max} = 10 \text{ kVA}$	
	LCL_{min}	LCL_{max}	LCL_{min}	LCL_{max}
L_{1A}, L_{1B} (mH)	1,0665	1,659	0,162	0,252
L_{2A}, L_{2B} (μ H)	189,0	294,0	29,25	45,5
C_1 (μ F)	0,8	1,2	5,6	8,4

5.1 SIMULAÇÃO DO INVERSOR HERIC COM FILTRO LCL DE MODO DIFERENCIAL

As considerações gerais adotadas nas simulações do inversor HERIC são apresentadas a seguir. Essas considerações, são as mesmas que foram adotadas nas simulações do inversor em ponte completa com filtro FB-CM4 na seção 4.2 e suas subseções.

As simulações apresentadas nas próximas seções foram realizadas com o *software* PSIM e são divididas em dois grupos:

- 1) No primeiro grupo de simulações, apresentado na seção 5.1.1, a capacitância parasita dos módulos fotovoltaicos (C_{pv}) e a resistência de aterramento (R_{gnd}) são mantidas com valores constantes. Nesse grupo de simulações, são apresentados os resultados obtidos para os projetos de 1,5 kVA e 10 kVA. As variáveis analisadas são: $I_{Lkg,rms}$, FP, THD_i e $I_{Ccm,rms}$.
- 2) No segundo grupo de simulações, apresentado na seção 5.1.2, a análise é ampliada considerando as variações dos valores de C_{pv} e R_{gnd} , para a avaliação do impacto desses parâmetros na corrente de fuga de modo comum i_{Lkg} . Nesse grupo de simulações, são apresentados os resultados obtidos apenas para o projeto de 10 kVA, devido a maior capacitância parasita e consequentemente maiores valores de corrente de fuga. A única variável analisada nesse grupo de simulações é $I_{Lkg,rms}$.

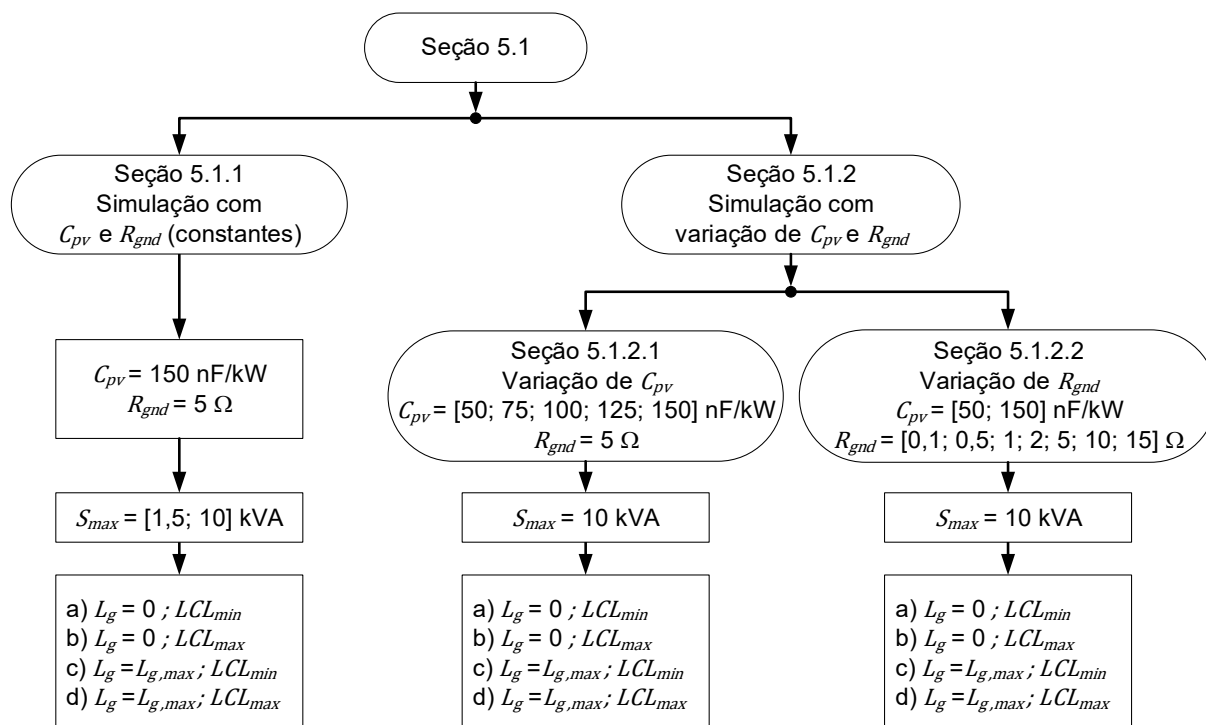
Para os dois grupos de simulações, mencionados anteriormente, são considerados quatro casos, com combinações diferentes dos valores da indutância da rede elétrica (L_g) e dos componentes do filtro FB-CM4:

- a) $L_g = 0$ e LCL_{min} ;
- b) $L_g = 0$ e LCL_{max} ;
- c) $L_g = L_{g,max}$ e LCL_{min} ;
- d) $L_g = L_{g,max}$ e LCL_{max} .

Os valores dos componentes do filtro para as combinações LCL_{min} e LCL_{max} são definidos na Tabela 5.2.

A Figura 5.3 apresenta um diagrama com a estrutura da seção 5.1 e suas subseções.

Figura 5.3 – Diagrama da estrutura da seção 5.1 e suas subseções



Fonte: Produção do próprio autor

Nas simulações do inversor projetado para $S_{max} = 1,5$ kVA , foram considerados: $C_{pv} = 220$ nF , que é aproximadamente equivalente a 150 nF/kW (MYRZIK; CALAIS, 2003); a indutância e a resistência da rede elétrica para a condição $L_g = L_{g,max}$, respectivamente, $L_{gA} = L_{gB} = 4,2795$ mH; e $R_{LgA} = R_{LgB} = 0,5$ Ω.

Nas simulações do inversor projetado para $S_{max} = 10$ kVA , foram considerados: $C_{pv} = 1,5$ μF , que é equivalente a 150 nF/kW; a indutância e a resistência da rede elétrica para a condição $L_g = L_{g,max}$, respectivamente, $L_{gA} = L_{gB} = 1,2838$ mH e $R_{LgA} = R_{LgB} = 74,8$ mΩ.

Nas simulações dos inversores projetados para $S_{max} = 1,5$ kVA e $S_{max} = 10$ kVA , foram considerados: $R_{gnd} = 5$ Ω (TANG et al., 2016); a indutância e a resistência da rede elétrica para a condição $L_g = 0$, respectivamente, $L_{gA} = L_{gB} = 0$ e $R_{LgA} = R_{LgB} = 0$.

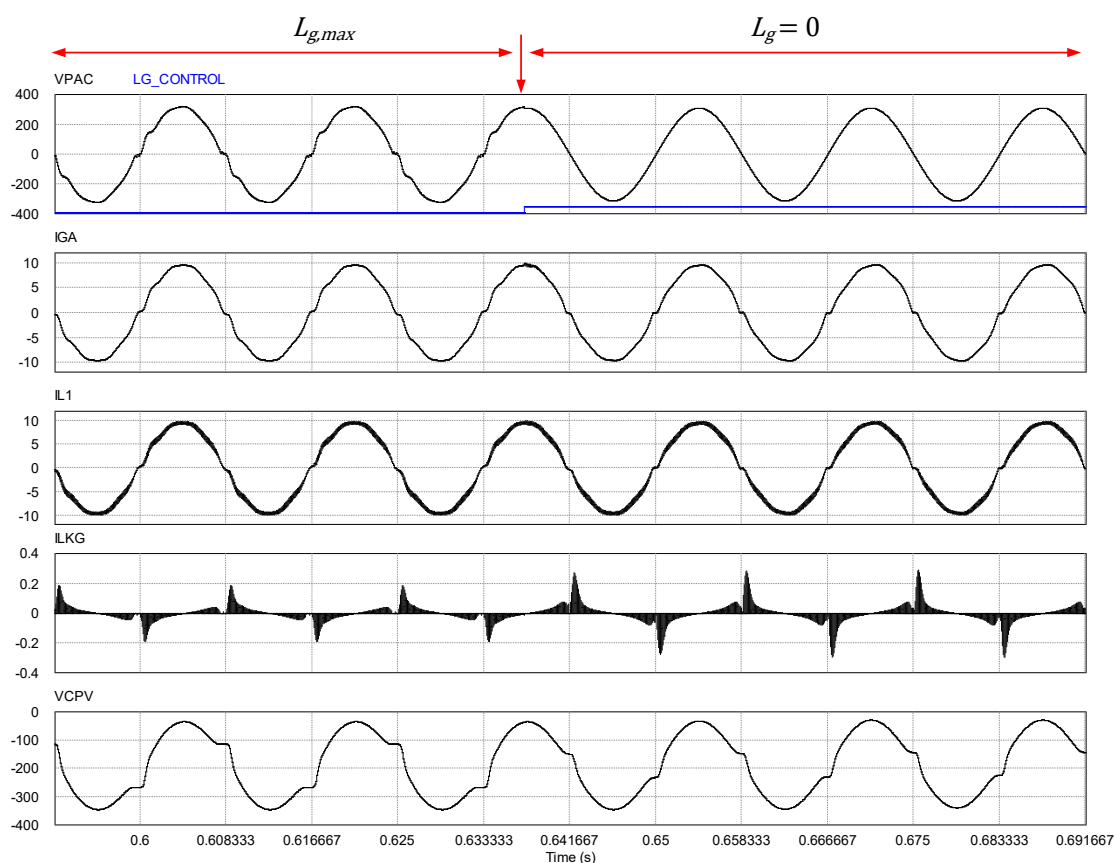
O sistema de controle utilizado nas simulações do inversor HERIC com filtro LCL é o mesmo que foi utilizado nas simulações do inversor em ponte completa com

filtro FB-CM4 e modulação PWM-UC, cujo diagrama de blocos é apresentado na Figura 4.7 e os parâmetros do controlador são apresentados na Tabela 4.6.

5.1.1 Resultados de simulação do inversor HERIC com filtro LCL de modo diferencial (C_{pv} e R_{gnd} constantes)

A Figura 5.4 apresenta as formas de onda obtidas por meio da simulação do inversor HERIC projetado para $S_{max} = 1,5$ kVA, considerando os valores mínimos dos componentes do filtro LCL, denominados LCL_{min} (ver Tabela 5.2).

Figura 5.4 – Formas de onda de simulação (HERIC; $S_{max} = 1,5$ kVA; LCL_{min}): v_{pac} , i_{gA} , i_{L1} , i_{Lkg} e v_{Cpv} .



Fonte: Produção do próprio autor

A Tabela 5.3 apresenta os resultados obtidos por meio da simulação do inversor HERIC com filtro LCL de modo diferencial, projetado para $S_{max} = 1,5$ kVA.

A Tabela 5.4 apresenta os resultados obtidos por meio da simulação do inversor HERIC com filtro LCL de modo diferencial, projetado para $S_{max} = 10$ kVA.

Tabela 5.3 – Resultados de simulação (HERIC; $S_{max} = 1,5 \text{ kVA}$): $I_{Lkg,rms}$, FP, $THD_{i,50}$ e $THD_{i,40}$

Parâmetros	$L_g = 0$		$L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
$I_{Lkg,rms}$ (mA)	22,35	21,50	20,07	19,65
FP	0,9976	0,9975	0,9964	0,9963
$THD_{i,50}$ (%)	3,2006	2,6315	4,1808	3,7202
$THD_{i,40}$ (%)	3,1954	2,6298	4,1806	3,7195

Tabela 5.4 – Resultados de simulação (HERIC; $S_{max} = 10 \text{ kVA}$): $I_{Lkg,rms}$, FP, $THD_{i,50}$ e $THD_{i,40}$

Parâmetros	$L_g = 0$		$L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
$I_{Lkg,rms}$ (mA)	175,93	169,01	156,09	152,98
FP	0,9976	0,9974	0,9964	0,9962
$THD_{i,50}$ (%)	3,1933	2,6155	4,1674	3,7828
$THD_{i,40}$ (%)	3,1882	2,6138	4,1672	3,7822

Os resultados apresentados na Tabela 5.3 e na Tabela 5.4, mostram que o valor eficaz da corrente de fuga ($I_{Lkg,rms}$), o fator de potência e a distorção harmônica total da corrente (THD_i) estão dentro dos limites estabelecidos pelas normas consideradas neste trabalho.

O valor eficaz da corrente de fuga de modo comum, $I_{Lkg,rms}$, deve ser menor do que 300 mA (*continuous residual current*) (IEC, 2011), (DIN, 2006).

Os resultados apresentados na Tabela 5.3 e na Tabela 5.4, mostram que a corrente de fuga ficou abaixo de 300 mA RMS em todos os casos simulados. Os maiores valores de $I_{Lkg,rms}$ obtidos para os inversores HERIC de 1,5 kVA e 10 kVA foram, respectivamente, 22,35 mA e 175,93 mA.

A distorção harmônica total deve ser menor do que 5%, quando o inversor opera com potência de saída igual a sua potência nominal (ABNT, 2013), (TC EL-042, 2020).

Em todos os casos de simulação do inversor HERIC, a THD_i ficou abaixo do limite de 5%. O maior valor de THD_i ($THD_{i,50} = 4,108\%$) foi obtido na simulação do inversor projetado para $S_{max} = 1,5 \text{ kVA}$, na condição com LCL_{min} e $L_{g,max}$.

O sistema fotovoltaico deve ser capaz de operar com fator de potência unitário, com tolerância de trabalho na faixa de 0,98 indutivo até 0,98 capacitivo, quando a

potência ativa injetada na rede for superior a 20% da potência nominal do inversor (ABNT, 2013).

Os resultados apresentados na Tabela 5.3 e na Tabela 5.4 mostram que o fator de potência está dentro dos limites da faixa de 0,98 indutivo até 0,98 capacitivo, em todos os casos de simulação.

5.1.2 Simulação do inversor HERIC com filtro LCL de modo diferencial (impacto da variação de C_{pv} e R_{gnd} na corrente de fuga i_{Lkg})

Os resultados de simulação, apresentados na seção anterior deste trabalho, foram obtidos com uma resistência de aterramento $R_{gnd} = 5 \Omega$ e com capacitância parasita $C_{pv} = 220 \text{ nF}$ para o inversor de 1,5 kVA e $C_{pv} = 1,5 \mu\text{F}$ para o inversor de 10 kVA.

Para analisar o impacto da variação da resistência de aterramento R_{gnd} , da capacitância parasita C_{pv} e da indutância da rede elétrica L_g na corrente de fuga i_{Lkg} , os resultados de um conjunto de simulações, realizadas com o inversor HERIC projetado para $S_{max} = 10 \text{ kVA}$, serão apresentados nas próximas seções deste trabalho.

5.1.2.1 Simulação do inversor HERIC com filtro LCL de modo diferencial (variação de C_{pv})

Nesta seção, será considerada uma resistência de aterramento com valor constante $R_{gnd} = 5 \Omega$. Além disso, serão consideradas as variações dos valores dos componentes do filtro LCL, C_{pv} e L_g para a avaliação do valor eficaz da corrente de fuga $I_{Lkg,rms}$, obtida com o inversor HERIC projetado para $S_{max} = 10 \text{ kVA}$, conforme as definições listadas a seguir:

- Para a capacitância parasita C_{pv} serão considerados 5 valores de capacitância a partir do valor mínimo (500 nF/kWp) até o valor máximo (1500 nF/kWp) (MYRZIK; CALAIS, 2003);

- Para a indutância da rede elétrica serão considerados os casos $L_g = 0$ e $L_g = L_{g,max}$, sendo $L_{g,max} = 1,28$ mH, definido na Tabela 5.1;
- Para os componentes do filtro LCL serão considerados todos os componentes do filtro com valores mínimos (LCL_{min}) e máximos (LCL_{max}), definidos na Tabela 5.2.

A Tabela 5.5 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga ($I_{Lkg,rms}$) considerando o inversor HERIC com $S_{max} = 10$ kVA.

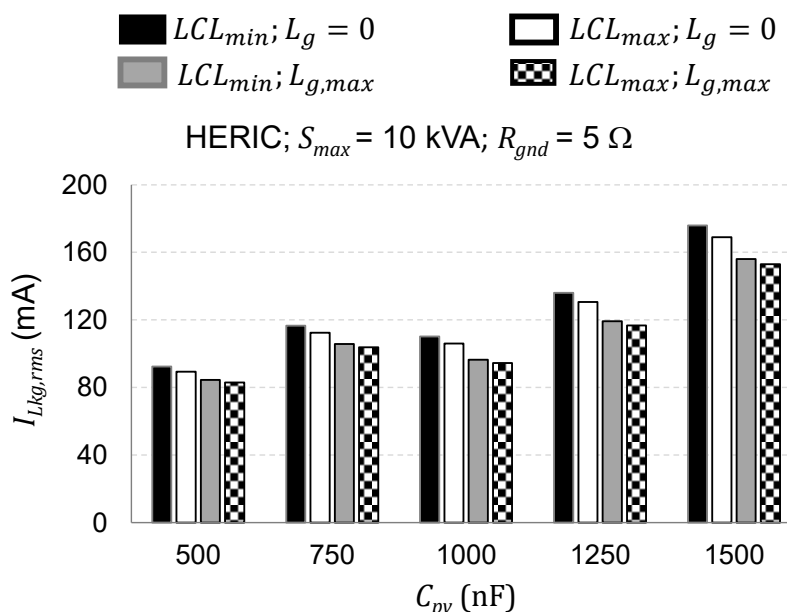
Tabela 5.5 – Resultados de simulação (HERIC; $S_{max} = 10$ kVA; $R_{gnd} = 5 \Omega$): $I_{Lkg,rms}$ com variação de C_{pv}

C_{pv} (nF)	$I_{Lkg,rms}$ (mA)			
	$L_g = 0$		$L_g = L_{g,max}$	
	a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
500	92,4	89,4	84,5	83,0
750	116,6	112,4	105,8	103,8
1000	110,2	106,1	96,4	94,5
1250	136,1	130,7	119,2	116,8
1500	175,9	169,0	156,1	153,0

A Figura 5.5 apresenta, na forma de gráfico de colunas, os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com $S_{max} = 10$ kVA, $R_{gnd} = 5 \Omega$, a variação de C_{pv} , L_g com valores máximo e mínimo e as tolerâncias dos componentes do filtro LCL. Os gráficos apresentados na Figura 5.5 são construídos com os dados apresentados na Tabela 5.5.

Os resultados apresentados na Tabela 5.5 e na Figura 5.5, mostram que $I_{Lkg,rms}$ é menor do que o limite máximo permitido (300 mA RMS), em todas as condições simuladas. O maior valor de $I_{Lkg,rms}$ obtido foi 175,9 mA, na condição (LCL_{min} , $L_g = 0$, $C_{pv} = 1500$ nF) da Tabela 5.5.

Figura 5.5 – Resultados de simulação (HERIC; $S_{max} = 10$ kVA; $R_{gnd} = 5 \Omega$): $I_{Lkg,rms}$ com variação de C_{pv}



Fonte: Produção do próprio autor

5.1.2.2 Simulação do inversor HERIC com filtro LCL de modo diferencial (variação de R_{gnd})

Nesta seção serão consideradas as variações dos valores dos componentes do filtro LCL, C_{pv} , L_g e R_{gnd} para a avaliação do valor eficaz da corrente de fuga $I_{Lkg,rms}$, obtida com o inversor HERIC projetado para $S_{max} = 10$ kVA, conforme as definições listadas a seguir:

- Para a resistência de aterramento R_{gnd} serão considerados 7 valores de resistência variando entre $0,1 \Omega$ e 15Ω , a faixa de valores foi escolhida considerando as seguintes referências (TANG et al., 2016), (KHAN et al., 2019), (LÓPEZ et al., 2010), (BRADASCHIA et al., 2011), (GUO et al., 2013);
- Para a capacitância parasita C_{pv} serão considerados os valores mínimos (500 nF/kWp) e máximos (1500 nF/kWp) (MYRZIK; CALAIS, 2003);
- Para a indutância da rede elétrica serão considerados os casos $L_g = 0$ e $L_g = L_{g,max}$, sendo $L_{g,max} = 1,28$ mH, definido na Tabela 5.1;

- Para os componentes do filtro LCL serão considerados todos os componentes do filtro com valores mínimos (LCL_{min}) e máximos (LCL_{max}), definidos na Tabela 5.2.

A Tabela 5.6 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor HERIC com $S_{max} = 10$ kVA.

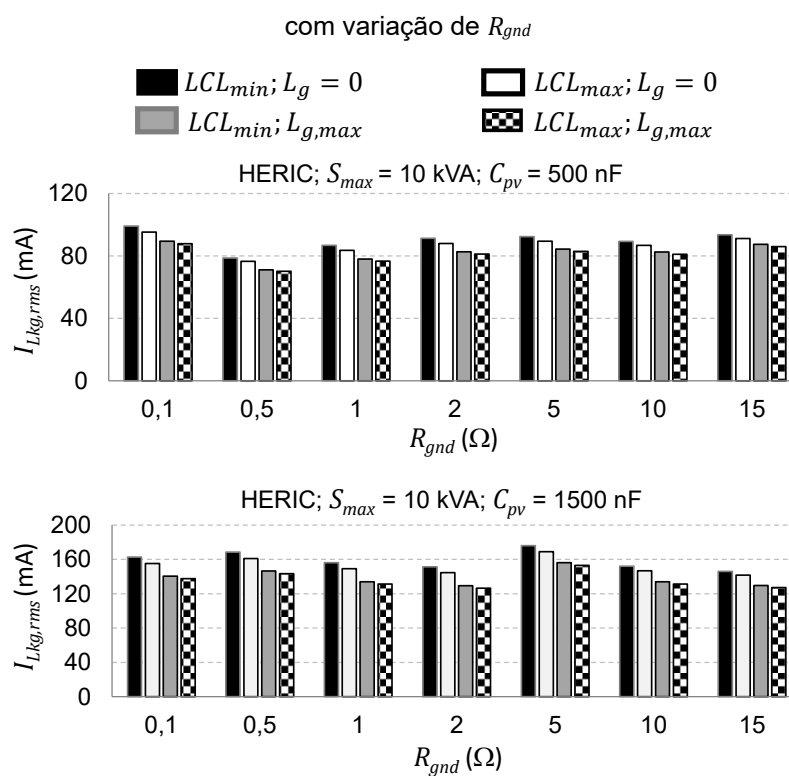
Tabela 5.6 – Resultados de simulação (HERIC; $S_{max} = 10$ kVA; $C_{pv,min}$; [$C_{pv,max}$]): $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	500 [1500]	99,2 [162,8]	95,3 [155,2]	89,5 [140,4]	87,9 [137,5]
0,5	500 [1500]	78,7 [168,6]	76,7 [160,9]	71,1 [146,5]	70,2 [143,5]
1	500 [1500]	86,9 [156,2]	83,7 [149,1]	78,1 [134,0]	76,7 [131,2]
2	500 [1500]	91,4 [151,4]	88,1 [144,6]	82,7 [129,3]	81,2 [126,6]
5	500 [1500]	92,4 [175,9]	89,4 [169,0]	84,5 [156,1]	83,0 [153,0]
10	500 [1500]	89,3 [152,1]	86,8 [146,7]	82,5 [134,1]	81,2 [131,4]
15	500 [1500]	93,7 [146,1]	91,2 [141,6]	87,5 [129,7]	86,0 [127,2]

A Figura 5.6 apresenta, na forma de gráfico de colunas, os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com $S_{max} = 10$ kVA, $C_{pv} = 500$ nF e $C_{pv} = 1500$ nF, a variação de R_{gnd} , L_g com valores máximo e mínimo e as tolerâncias dos componentes do filtro LCL. Os gráficos apresentados na Figura 5.6 são construídos com os dados apresentados na Tabela 5.6.

Os resultados apresentados na Tabela 5.6 e na Figura 5.6, mostram que $I_{Lkg,rms}$ é menor do que o limite máximo permitido (300 mA RMS) em todas as condições simuladas. O maior valor de $I_{Lkg,rms}$ obtido com $C_{pv} = 500$ nF foi 99,2 mA, na condição (LCL_{min} , $L_g = 0$, $R_{gnd} = 0,1 \Omega$). O maior valor de $I_{Lkg,rms}$ obtido com $C_{pv} = 1500$ nF foi 175,9 mA, na condição (LCL_{min} , $L_g = 0$, $R_{gnd} = 5 \Omega$).

Figura 5.6 – Resultados de simulação (HERIC; $S_{max} = 10$ kVA; $C_{pv} = 500$ nF e $C_{pv} = 1500$ nF): $I_{Lkg,rms}$



Fonte: Produção do próprio autor

6 MONTAGEM EXPERIMENTAL DO INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4

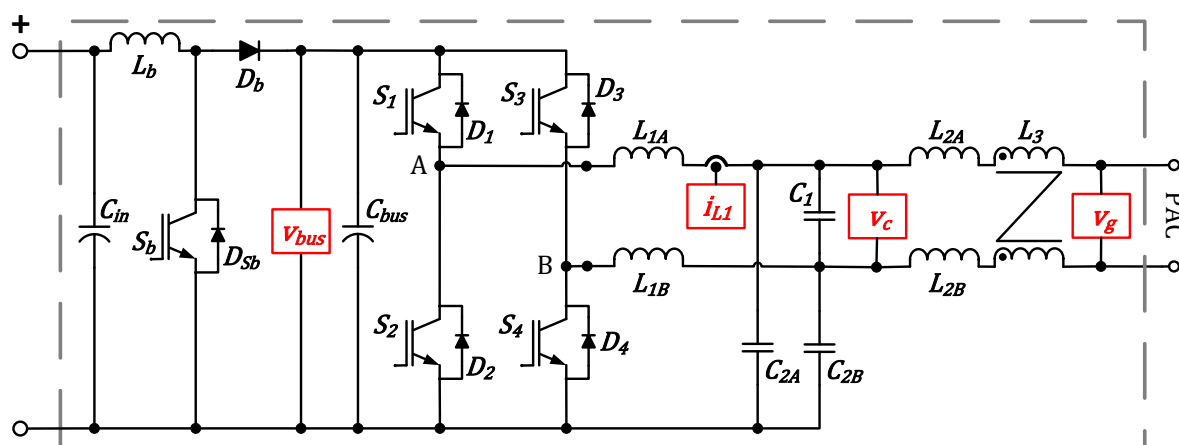
A montagem experimental foi realizada utilizando um inversor para SFCR comercial com topologia em ponte completa, sem transformador e com potência aparente máxima de 1,5 kVA, modelo PHB1500-NS, produzido pela empresa PHB Eletrônica LTDA. Os componentes do filtro FB-CM4 utilizados na montagem experimental atendem as especificações, definidas nos exemplos de aplicação do procedimento de projeto, que foram apresentadas na Tabela 4.1 do capítulo 4.

A Figura 6.1 apresenta o esquema elétrico simplificado do inversor utilizado na montagem experimental.

As modificações mais importantes realizadas no inversor comercial para a realização da montagem experimental são listadas a seguir:

- substituição do filtro de harmônicos original (tipo LC) pelo filtro FB-CM4, projetado neste trabalho;
- remoção dos componentes do filtro de EMI, que afetam o circuito equivalente de modo comum;
- substituição do firmware do DSP TMS320F28034, que é utilizado para a implementação do PLL, PWM, malhas de controle do conversor CC/CC (*Boost*) e do conversor CC/CA (inversor em ponte completa), além de outras funções auxiliares e proteções. O novo firmware foi desenvolvido pelo autor deste trabalho.

Figura 6.1 – Esquema elétrico simplificado do inversor utilizado na montagem experimental

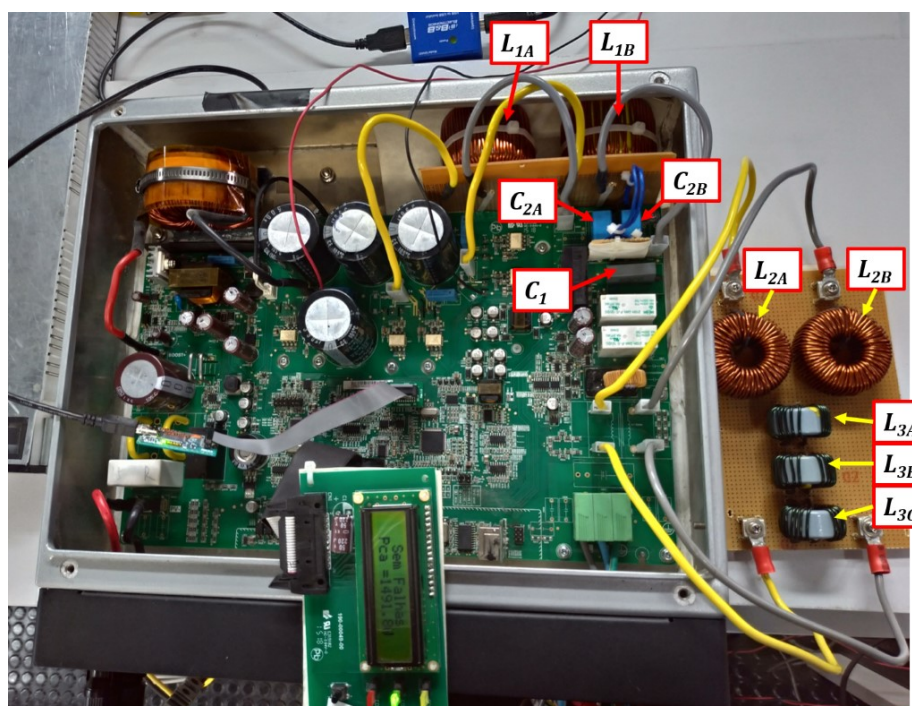


Fonte: Produção do próprio autor

A Figura 6.2 apresenta uma foto do inversor utilizado na montagem experimental com a identificação dos componentes do filtro integrado de modo comum e diferencial FB-CM4.

A Tabela 6.1 apresenta a especificação dos indutores L_{1A} e L_{1B} utilizados na montagem experimental. As indutâncias e a resistência CC (DCR) dos indutores foram medidas com um LCR portátil U1733C Keysight.

Figura 6.2 – Foto do inversor com a identificação dos componentes do filtro FB-CM4



Fonte: Produção do próprio autor

Tabela 6.1 – Especificação dos indutores L_{1A} e L_{1B} do filtro FB-CM4 utilizados na montagem experimental

Parâmetro	Descrição
Núcleo magnético	2 núcleos toroidais empilhados <i>Part Number:</i> CH467060; <i>Fabricante:</i> Chang Sung Corporation; <i>Material:</i> High Flux – <i>Ni-Fe alloy powder cores.</i> $B_{max} = 15000$ Gauss (<i>saturation level</i>) $A_L = 135$ nH/ N_{esp}^2 ($\pm 8\%$)
Fio esmaltado	14 AWG
Número de espiras (N_{esp})	75
L_{1A}, L_{1B} valor nominal (0 A)	1,51875 mH
L_{1A}, L_{1B} valor medido (0 A)	1,527 mH; 1,537 mH (DCR \cong 80 m Ω)

A Tabela 6.2 apresenta a especificação dos indutores L_{2A} e L_{2B} utilizados na montagem experimental.

Tabela 6.2 – Especificação dos indutores L_{2A} e L_{2B} do filtro FB-CM4 utilizados na montagem experimental

Parâmetro	Descrição
Núcleo magnético	1 núcleo toroidal <i>Part Number:</i> CK467026; Fabricante: Chang Sung Corporation; Material: Mega Flux – <i>Fe-Si alloy powder</i> . $B_{max} = 16000 \text{ Gauss (saturation level)}$ $A_L = 59 \text{ nH}/N_{esp}^2 (\pm 8\%)$
Fio esmaltado	14 AWG
Número de espiras (N_{esp})	67
L_{2A}, L_{2B} valor nominal (0 A)	264,851 μH
L_{2A}, L_{2B} valor medido (0 A)	269,8; 269,0 μH (DCR \cong 51 m Ω)

A Tabela 6.3 apresenta a especificação do indutor de modo comum L_3 utilizado na montagem experimental.

Tabela 6.3 – Especificação do indutor de modo comum L_3 do filtro FB-CM4 utilizado na montagem experimental

Parâmetro	Descrição
Núcleo magnético	1 núcleo toroidal <i>Part Number:</i> ZW42915TC; Fabricante: Magnetics Inc.; Material: Ferrite (W) $B_{max} = 3900 \text{ Gauss (saturation level)}$ $A_L = 12894 \text{ nH}/N_{esp}^2 (\pm 30\%)$
Fio esmaltado	14 AWG
Número de espiras (N_{esp})	13 (cada enrolamento)
L_3 valor nominal (0 A)	2,179 mH
L_{3A}, L_{3B}, L_{3C} valor medido (0 A)	1,82 mH; 2,07 mH; 1,89 mH (DCR \cong 16 m Ω)

Para a montagem com modulação PWM-UC o indutor L_3 foi implementado com 3 indutores (L_{3A} , L_{3B} e L_{3C}) totalizando 5,78 mH, que está dentro da tolerância especificada no exemplo de aplicação do procedimento de projeto apresentado no capítulo 4, $L_3 = 4,8 \text{ mH} (\pm 25\%)$.

Para a montagem com modulação PWM-UD foi utilizado apenas 1 indutor (L_{3A}) com indutância de 1,82 mH, que também está dentro da tolerância especificada $L_3 = 1,5 \text{ mH} (\pm 25\%)$.

A Tabela 6.4 e a Tabela 6.5 apresentam as especificações dos capacitores C_1 , C_{2A} e C_{2B} do filtro FB-CM4 utilizados na montagem experimental, com modulação PWM-UC e PWM-UD, respectivamente.

Tabela 6.4 – Especificação dos capacitores C_1 , C_{2A} e C_{2B} do filtro FB-CM4 utilizados na montagem experimental com PWM-UC

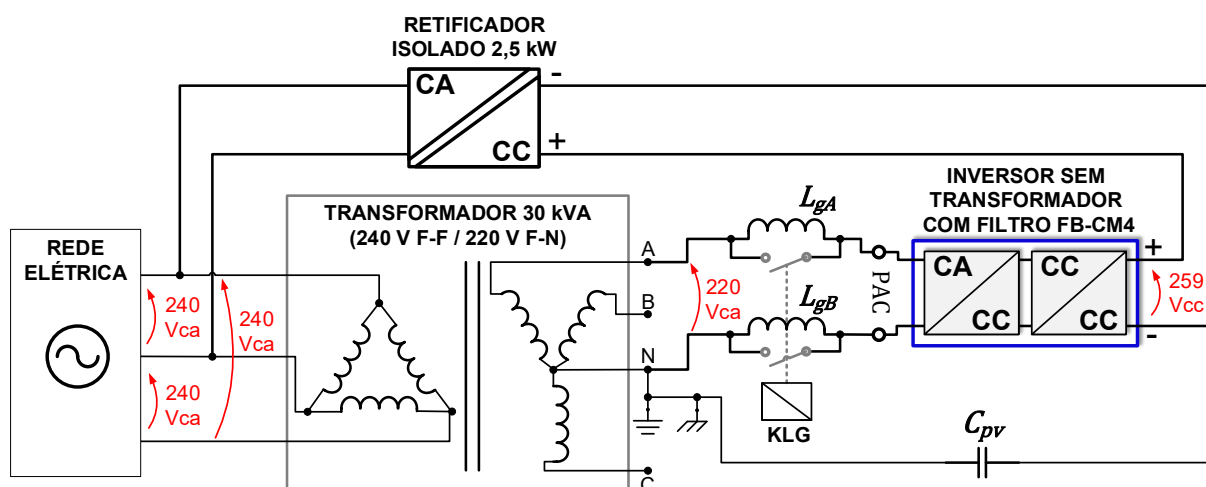
Parâmetro	Descrição
C_1	680 nF / 305 V / $\pm 20\%$ / X2 / MKP62 / Fabricante: Xiamen Faratronic
C_{2A}, C_{2B}	820 nF / 305 V / $\pm 20\%$ / X2 / B32923 / MKP / Fabricante: TDK

Tabela 6.5 – Especificação dos capacitores C_1 , C_{2A} e C_{2B} do filtro FB-CM4 utilizados na montagem experimental com PWM-UD

Parâmetro	Descrição
C_1	1 μF / 275 V / $\pm 20\%$ / X2 / PHE830 / Metallized Polyester / Fabricante: Evox Rifa
C_{2A}, C_{2B}	220 nF / 305 V / $\pm 20\%$ / X2 / B32923 / MKP / Fabricante: TDK

O esquema elétrico geral da montagem experimental é apresentado na Figura 6.3.

Figura 6.3 – Esquema elétrico da montagem experimental

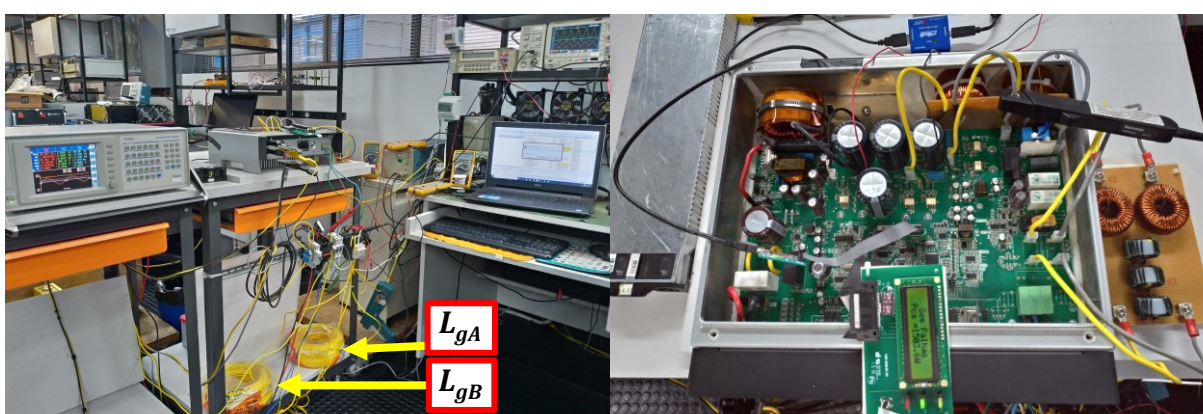


Fonte: Produção do próprio autor

A alimentação do inversor, com 220 V entre fase e neutro, obtida do transformador trifásico com secundário em estrela, representa o pior caso do ponto de vista da contribuição da tensão de modo comum da rede elétrica para a corrente de fuga (FIGUEREDO, 2016), por esse motivo essa configuração foi utilizada nas simulações e na montagem experimental.

A Figura 6.4 apresenta fotos da bancada com equipamentos de medição e o inversor utilizado na montagem experimental.

Figura 6.4 – Fotos da bancada e do inversor utilizado nos ensaios experimentais



Fonte: Produção do próprio autor

O inversor é conectado entre fase e neutro de um transformador trifásico em estrela com terminal neutro aterrado e tensão eficaz de 220 V.

Um retificador com isolamento galvânica e potência nominal de saída de 2,5 kW foi utilizado para alimentar a entrada CC do inversor com tensão contínua média de 259 V, emulando a tensão fornecida por um arranjo fotovoltaico.

Para emular a capacitância parasita do arranjo fotovoltaico (C_{pv}) um capacitor de 220 nF, aproximadamente 150 nF/kW (MYRZIK; CALAIS, 2003), foi conectado entre o terminal negativo da entrada CC do inversor e o condutor de proteção (PE), que está diretamente conectado ao terminal neutro do transformador, proporcionando uma resistência de aterramento com valor desprezível ($R_{gnd} \cong 0$).

Na montagem experimental, foram obtidos resultados considerando rede elétrica forte (com baixa indutância e elevada SCR) e rede elétrica fraca (com elevada indutância e baixa SCR).

Nas simulações foi considerada $L_g = 0$, que representa uma situação ideal, para a condição de rede elétrica forte. No entanto, na montagem experimental, a

indutância da rede elétrica no ponto de conexão do inversor, que será referida como $L_{g,min,exp}$, não é nula. A indutância da rede elétrica $L_{g,min,exp}$ foi estimada por meio da medição do intervalo de comutação de um retificador comutado pela rede, alimentando uma carga RL (resistor-indutor) (MOHAN; UNDELAND; ROBBINS, 2003). A indutância da rede elétrica, estimada, no ponto de conexão do inversor é $L_{g,min,exp} \cong 440 \mu\text{H}$ ($L_{gA,min,exp} = L_{gB,min,exp} \cong 220 \mu\text{H}$).

É importante ressaltar, que a baixa indutância da rede elétrica estimada no ponto de conexão do inversor, na montagem experimental, resulta em uma razão de curto-circuito suficientemente elevada para a caracterização da condição de rede elétrica forte ($SCR_{max} \cong 182$, $L_{g,min,exp} = 440 \mu\text{H}$).

Para obter os resultados experimentais, na condição de rede elétrica fraca, foram incluídos indutores com núcleo de ar $L_{gA} = L_{gB} = 4,3 \text{ mH}$. Portanto, a indutância total da rede elétrica para a condição de rede elétrica fraca é aproximadamente $L_g = 9,04 \text{ mH}$ ($L_{gA} + L_{gB} + L_{g,min,exp}$), que é levemente maior do que a indutância considerada nas simulações ($SCR_{min} = 10$, $L_{g,max} = 8,56 \text{ mH}$) e será referida como $L_{g,max,exp}$.

Para estabelecer a condição de rede elétrica forte, a bobina do contator KLG é energizada e os contatos de potência são fechados provocando o curto-circuito dos indutores L_{gA} e L_{gB} .

Para estabelecer a condição de rede elétrica fraca, a bobina do contator KLG é desenergizada e os contatos de potência são abertos colocando os indutores L_{gA} e L_{gB} em série com os terminais de conexão do lado CA do inversor.

Os indutores com núcleo de ar L_{gA} e L_{gB} foram implementados utilizando cabo unipolar com seção nominal de 4 mm^2 (CABO MACKFLEX BWF 450/750V), foi utilizado 1 rolo de 100 metros de comprimento para cada indutor e a quantidade de espiras foi ajustada para obter a indutância de $4,3 \text{ mH}$.

As formas de onda foram obtidas, na montagem experimental, com um osciloscópio MSO2014 Tektronix, amplificadores para ponta de prova de corrente (*current probe*) TCPA300 e AM503B Tektronix, ponta de prova de corrente TCP312A e A6303 Tektronix e pontas de prova diferenciais para medição das tensões.

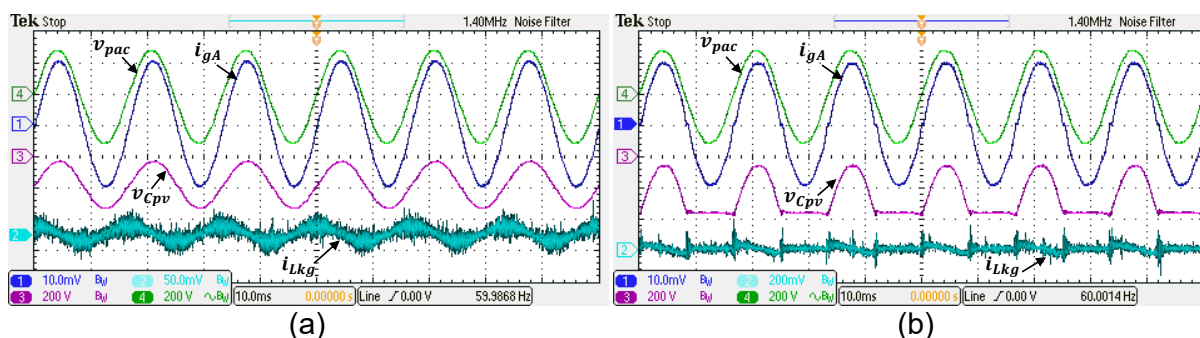
6.1 RESULTADOS EXPERIMENTAIS DO INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4

A Figura 6.5 e a Figura 6.6 apresentam as formas de onda da corrente injetada na rede elétrica (i_{gA}), da corrente de fuga (i_{Lkg}), da tensão sobre a capacitância parasita (v_{Cpv}) e da tensão no ponto de acoplamento comum (v_{pac}). Essas formas de onda foram obtidas com o inversor operando em regime permanente, com fator de potência de referência unitário ($FP = 1$) e potência ativa de referência de 1,5 kW.

Figura 6.5 – Formas de onda da montagem experimental, $L_g = 0$, regime permanente:

(a) PWM-UC, CH1: i_{gA} (5A/div), CH2: i_{Lkg} (50mA/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)

(b) PWM-UD, CH1: i_{gA} (5A/div), CH2: i_{Lkg} (200mA/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)

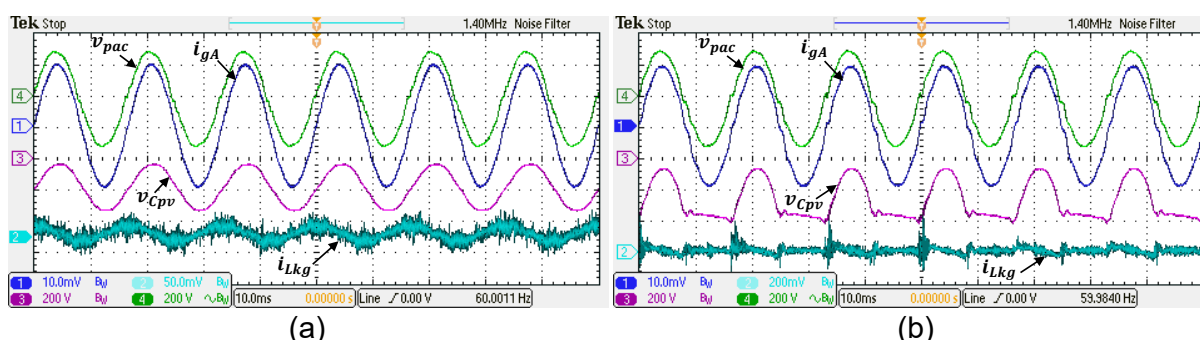


Fonte: Produção do próprio autor

Figura 6.6 – Formas de onda da montagem experimental, $L_{g,max}$, regime permanente:

(a) PWM-UC, CH1: i_{gA} (5A/div), CH2: i_{Lkg} (50mA/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)

(b) PWM-UD, CH1: i_{gA} (5A/div), CH2: i_{Lkg} (200mA/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)



Fonte: Produção do próprio autor

As formas de onda obtidas na condição de rede elétrica forte ($L_g = 0$), L_{gA} e L_{gB} em curto-circuito, empregando as estratégias de modulação PWM-UC e PWM-UD são apresentadas, respectivamente, na Figura 6.5 (a) e na Figura 6.5 (b).

As formas de onda obtidas na condição de rede elétrica fraca ($L_{g,max}$), $L_{gA} = L_{gB} = 4,3$ mH, empregando as estratégias de modulação PWM-UC e PWM-UD. são apresentadas, respectivamente, na Figura 6.6 (a) e na Figura 6.6 (b).

A Figura 6.5 e a Figura 6.6, mostram a diferença da forma de onda da tensão sobre a capacitância parasita v_{Cpv} , produzida com modulação PWM-UC e PWM-UD. A componente alternada da tensão v_{Cpv} apresenta forma de onda senoidal com PWM-UC e forma de onda senoidal retificada em meia-onda com PWM-UD.

A comparação entre as formas de onda da corrente i_{gA} , apresentadas na Figura 6.6 (a) e na Figura 6.6 (b), mostra que a corrente injetada na rede elétrica (i_{gA}) é menos distorcida quando a modulação PWM-UC é empregada.

As formas de onda obtidas na montagem experimental, apresentadas na Figura 6.5 e na Figura 6.6, são coerentes com as formas de onda obtidas por simulação, apresentadas na Figura 4.15 e na Figura 4.16.

A Figura 6.7 e a Figura 6.8 apresentam as formas de onda da corrente injetada na rede elétrica (i_{gA}), da corrente de modo comum que circula pelos capacitores C_{2A} e C_{2B} (i_{CCM}), da tensão sobre a capacitância parasita (v_{Cpv}) e da tensão no ponto de acoplamento comum (v_{pac}). Essas formas de onda foram obtidas durante a aplicação de degrau na referência de corrente do inversor ($I_{L1,pk}^*$) (ver Figura 3.11), de 50% para 100% e de 100% para 50% da corrente máxima do inversor ($I_{L1,pk,max}^* = 9,64$ A).

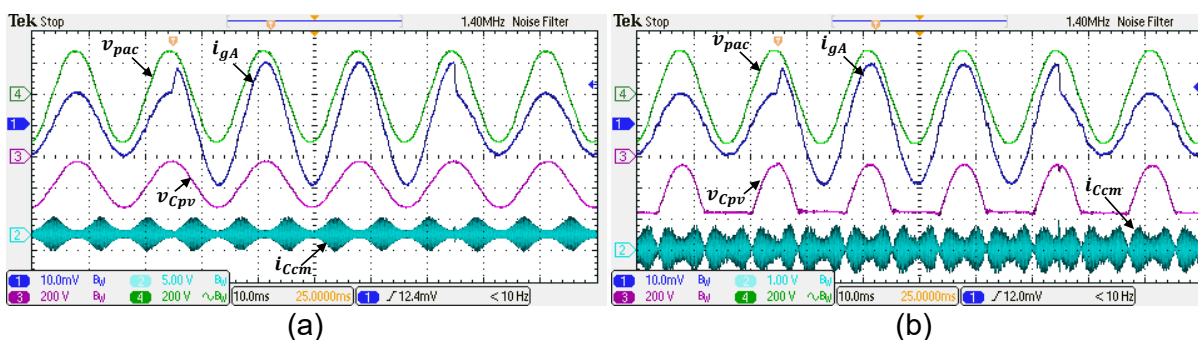
As formas de onda obtidas na condição de rede elétrica forte ($L_g = 0$), L_{gA} e L_{gB} em curto-circuito, empregando as estratégias de modulação PWM-UC e PWM-UD são apresentadas, respectivamente, na Figura 6.7 (a) e na Figura 6.7 (b).

As formas de onda obtidas na condição de rede elétrica fraca ($L_{g,max}$), $L_{gA} = L_{gB} = 4,3$ mH, empregando as estratégias de modulação PWM-UC e PWM-UD. são apresentadas, respectivamente, na Figura 6.8 (a) e na Figura 6.8 (b).

Figura 6.7 – Formas de onda da montagem experimental, $L_g = 0$, degrau na referência de corrente:

(a) PWM-UC, CH1: i_{gA} (5A/div), CH2: i_{csm} (5A/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)

(b) PWM-UD, CH1: i_{gA} (5A/div), CH2: i_{csm} (1A/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)

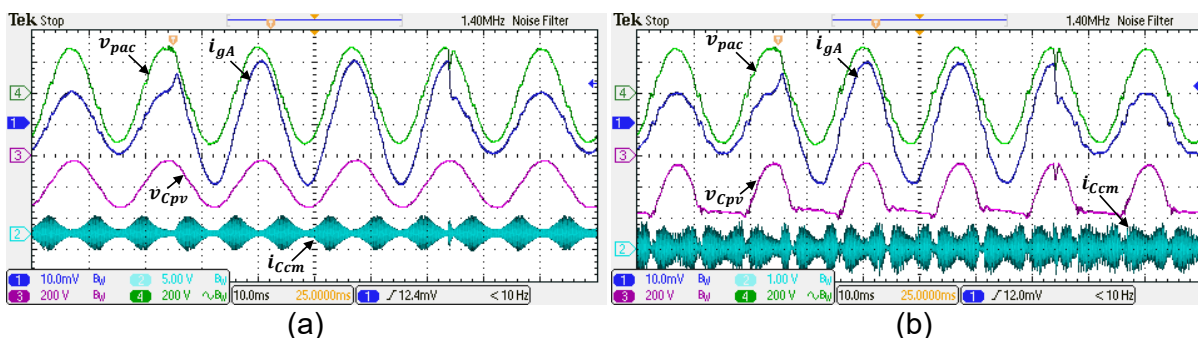


Fonte: Produção do próprio autor

Figura 6.8 – Formas de onda da montagem experimental, $L_{g,max}$, degrau na referência de corrente:

(a) PWM-UC, CH1: i_{gA} (5A/div), CH2: i_{csm} (5A/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)

(b) PWM-UD, CH1: i_{gA} (5A/div), CH2: i_{csm} (1A/div), CH3: v_{Cpv} (200V/div) e CH4: v_{pac} (200V/div)



Fonte: Produção do próprio autor

As formas de onda obtidas na montagem experimental, apresentadas na Figura 6.7 e na Figura 6.8, mostram que nas condições de rede elétrica forte e fraca, com modulação PWM-UC e PWM-UD, não ocorre excitação das ressonâncias do filtro e não ocorre instabilidade do sistema de controle, quando uma variação em degrau é aplicada na referência de corrente do inversor.

Os resultados experimentais, obtidos com o inversor operando em regime permanente, com 100% da potência ativa máxima ($P_{max} = 1,5 \text{ kW}$), empregando as estratégias de modulação PWM-UC e PWM-UD, nas condições de rede elétrica forte ($L_g = 0$) e rede elétrica fraca ($L_g = 8,6 \text{ mH}$) são apresentados na Tabela 6.6.

Tabela 6.6 – Resultados experimentais $P_{nom} = 1,5$ kW: $THD_{i,40}$, FP, $I_{Lkg,rms}$ e $I_{Ccm,rms}$

L_g (mH)	PWM	$THD_{i,40}$ (%)	FP	$I_{Lkg,rms}$ (mA)	$I_{Ccm,rms}$ (A)
0	PWM-UC	1,6681	0,9992	12,61	1,17
	PWM-UD	3,3345	0,9990	25,20	0,36
8,6	PWM-UC	1,8332	0,9990	11,63	1,19
	PWM-UD	4,5199	0,9977	26,38	0,37

THD_i deve ser menor do 5%
FP deve estar na faixa de 0,98 indutivo até 0,98 capacitivo
 $I_{Lkg,rms}$ deve ser menor do que 300 mA RMS
 $I_{Ccm,rms}$ não é limitada por norma

A distorção harmônica total da corrente ($THD_{i,40}$) e o fator de potência (FP) foram obtidos com um analisador de potência *Voltech Power Analyzer PM6000*. Os valores eficazes das correntes $I_{Lkg,rms}$ e $I_{Ccm,rms}$ foram obtidos com o osciloscópio e as pontas de prova de corrente, que também foram utilizados para a obtenção das formas de onda apresentadas na Figura 6.5, na Figura 6.6, na Figura 6.7 e na Figura 6.8. Os dados das formas de onda obtidos pelo osciloscópio foram pós-processados com o software SIMVIEW, que acompanha o simulador PSIM, para obter os valores eficazes das correntes $I_{Lkg,rms}$ e $I_{Ccm,rms}$.

Os resultados experimentais apresentados na Tabela 6.6, mostram que o valor eficaz da corrente de fuga ($I_{Lkg,rms}$) e a distorção harmônica total da corrente injetada na rede elétrica (THD_i), obtidos com a modulação PWM-UC, são aproximadamente a metade dos valores obtidos com a modulação PWM-UD. Por outro lado, o valor eficaz da corrente de modo comum, que circula pelos capacitores C_{2A} e C_{2B} ($I_{Ccm,rms}$), obtida com a modulação PWM-UC, é aproximadamente 3,2 vezes maior do que o valor obtido com a modulação PWM-UD.

Os resultados apresentados na Tabela 6.6, mostram que a corrente de fuga obtida em todas as condições de ensaio é muito inferior ao limite de 300 mA eficazes estabelecido pela norma IEC 62109-2:2011 (IEC, 2011). O maior valor eficaz da corrente de fuga, obtido nos ensaios experimentais, foi 26,38 mA, com a modulação PWM-UD e na condição de rede elétrica fraca.

A distorção harmônica total da corrente e o fator de potência, obtidos nos ensaios experimentais, respeitam os limites estabelecidos pelas normas, IEC

61727:2004 (IEC, 2004) e ABNT NBR 16149:2013 (ABNT, 2013), em todas as condições de ensaio apresentadas na Tabela 6.6.

Além dos ensaios realizados para obter os resultados apresentados na Tabela 6.6, foram realizados ensaios adicionais, utilizando um analisador de potência *Voltech Power Analyzer PM6000*, para a medição da eficiência total de conversão (η_{total}) (conversores CC/CC e CC/CA)¹⁸, THD_i e FP, com o inversor operando na condição de rede elétrica forte ($L_g = 0$) e com a potência injetada na rede elétrica variando entre 10 e 100% da potência máxima do inversor ($P_{max} = 1,5$ kW).

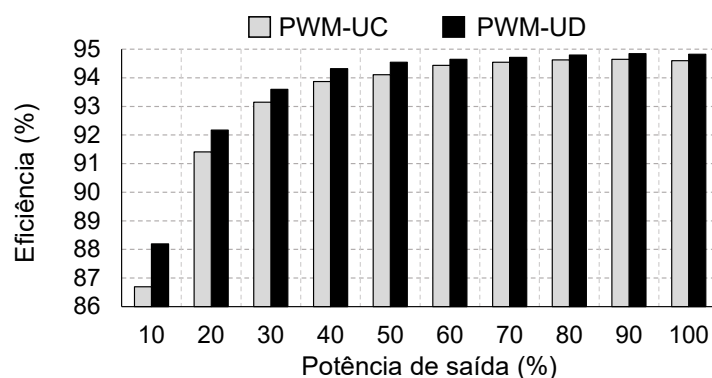
Os resultados obtidos são apresentados na Tabela 6.7 e também na forma de gráficos Figura 6.9, Figura 6.10 e Figura 6.11, respectivamente, η_{total} , THD_{i,40} e FP.

Tabela 6.7 – Resultados experimentais com variação da potência de saída: η_{total} , THD_{i,40} e FP

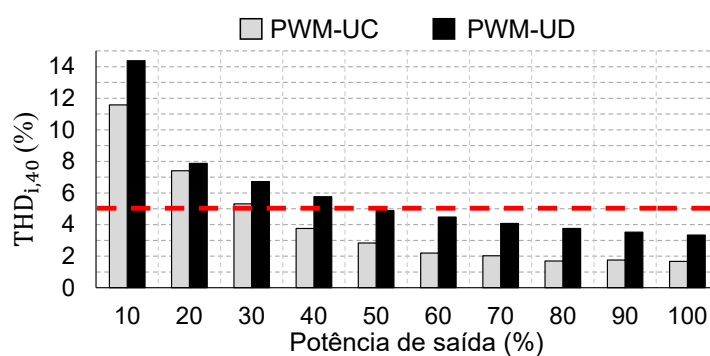
Potência de saída (%)	η_{total} (%)		THD _{i,40} (%)		FP	
	PWM-UC	PWM-UD	PWM-UC	PWM-UD	PWM-UC	PWM-UD
100	94,5996	94,8261	1,6681	3,3346	0,9993	0,9991
90	94,6484	94,8426	1,7510	3,5224	0,9991	0,9989
80	94,6291	94,7959	1,6939	3,7552	0,9993	0,9987
70	94,5475	94,7131	2,0239	4,0774	0,9990	0,9986
60	94,4347	94,6480	2,1985	4,4742	0,9988	0,9981
50	94,1093	94,5453	2,8314	4,8807	0,9982	0,9974
40	93,8677	94,3182	3,7585	5,7607	0,9968	0,9960
30	93,1506	93,5982	5,3143	6,7290	0,9928	0,9930
20	91,4076	92,1739	7,4161	7,8784	0,9808	0,9849
10	86,6961	88,1899	11,5791	14,3825	0,9305	0,9383

¹⁸ A eficiência total de conversão, refere-se a razão entre a potência injetada na rede elétrica em corrente alternada (potência de saída do inversor) e a potência absorvida pelo inversor em corrente contínua (potência de entrada do inversor). A potência absorvida na entrada do inversor inclui a potência absorvida para a operação dos circuitos auxiliares e as perdas do conversor CC/CC *boost*.

Figura 6.9 – Resultado experimental: eficiência de conversão total (%)

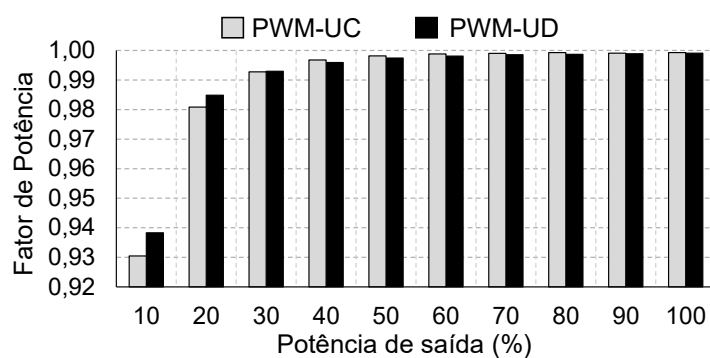


Fonte: Produção do próprio autor

Figura 6.10 – Resultado experimental: distorção harmônica total da corrente $THD_{i,40}$ (%)

Fonte: Produção do próprio autor

Figura 6.11 – Resultado experimental: fator de potência FP



Fonte: Produção do próprio autor

A Figura 6.9 mostra que a eficiência de conversão é levemente maior com a modulação PWM-UD, quando comparada com a modulação PWM-UC. A maior eficiência obtida com PWM-UD foi 94,84% e a maior eficiência obtida com PWM-UC foi 94,65%.

A Figura 6.10 mostra que a distorção harmônica da corrente ($THD_{i,40}$), medida com a modulação PWM-UD é maior do que a $THD_{i,40}$ obtida com PWM-UC em toda a faixa de variação de potência considerada. A $THD_{i,40}$ obtida com a modulação PWM-UD, fica abaixo do limite de 5% com a potência de saída do inversor na faixa entre 50% e 100% da potência nominal. A $THD_{i,40}$ obtida com a modulação PWM-UC, fica abaixo do limite de 5% com a potência de saída do inversor na faixa entre 40% e 100% da potência nominal.

A Figura 6.11 mostra que o fator de potência é maior do que 0,98 com a potência de saída do inversor variando entre 20% e 100% da potência nominal, em conformidade com os requisitos da norma ABNT NBR 16149:2013 (ABNT, 2013), considerando as duas estratégias de modulação, PWM-UC e PWM-UD.

Além da distorção harmônica total da corrente (THD_i), outra métrica que também tem sido adotada para a avaliação da distorção harmônica é a distorção total de demanda, também referida como taxa de distorção de demanda ou distorção de demanda total (TDD, do inglês *Total Demand Distortion*), (BLOOMING; CARNOVALE, 2006), (HAQUE; ALI KHAN; KURUKURU, 2023), (PADMANABAN; CHENNIAPPAN; PALANISAMY, 2024).

A definição de THD_i foi apresentada na equação (4.22) e é repetida na equação (6.1), por conveniência.

$$THD_{i,Nh} = \frac{\sqrt{\sum_{h=2}^{Nh} I_{h,rms}^2}}{I_{1,rms}} \quad (6.1)$$

A distorção de demanda total da corrente (TDD_i) é definida pela equação (6.2), na qual Nh é a maior ordem harmônica considerada no cálculo da TDD_i .

$$TDD_{i,Nh} = \frac{\sqrt{\sum_{h=2}^{Nh} I_{h,rms}^2}}{I_{LD,rms}} \quad (6.2)$$

É possível obter $TDD_{i,Nh}$ a partir de $THD_{i,Nh}$, por meio da equação (6.3), substituindo a equação (6.1) na equação (6.2) e multiplicando por $I_{1,rms}$ (valor rms da componente fundamental da corrente).

$$TDD_{i,Nh} = \frac{\left(\frac{\sqrt{\sum_{h=2}^{Nh} I_{h,rms}^2}}{I_{1,rms}} \right) I_{1,rms}}{I_{LD,rms}} = THD_{i,Nh} \frac{I_{1,rms}}{I_{LD,rms}} \quad (6.3)$$

De acordo com a norma (IEEE, 2003) $I_{LD,rms}$ deve ser o maior valor entre: a) a corrente máxima de demanda da carga (janela de 15 ou 30 minutos) sem a unidade de recurso distribuído (*distributed resource unit*). Nesse contexto, recurso distribuído é o inversor para SFCR; e b) a corrente nominal da unidade de recurso distribuído, que nesse contexto é a corrente nominal do inversor para SFCR.

Considerando, que a corrente máxima de demanda é igual a corrente máxima do inversor, como (JANSSEN, E; ST. HILAIRE, L., 2016), condição que representa o pior caso, obtém-se $I_{LD,rms} \cong 6,82$ A, na equação (6.4).

$$I_{LD,rms} = (S_{max}/V_{g,rms}) = (1500/220) \cong 6,82 \text{ A} \quad (6.4)$$

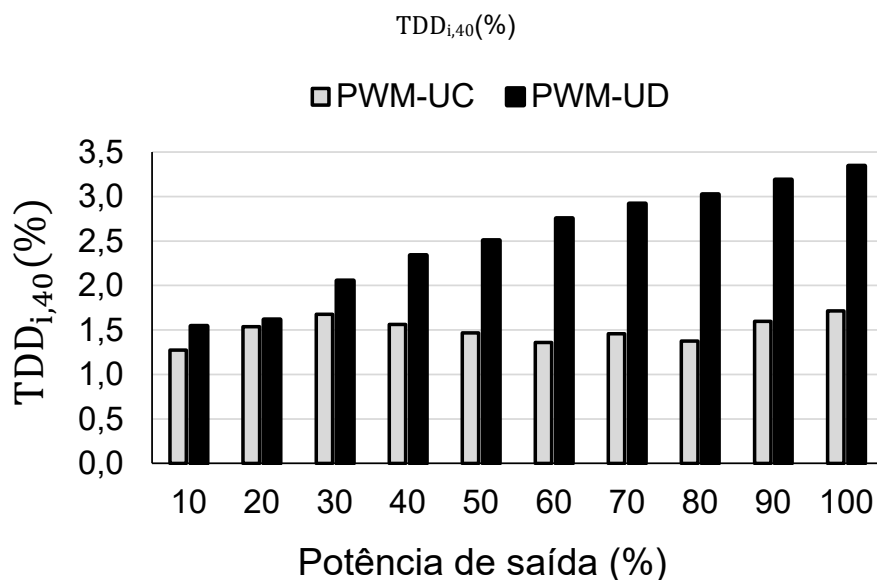
A partir dos valores de $THD_{i,40}$ e $I_{1,rms}$, obtidos experimentalmente com o analisador de potência *Voltech Power Analyzer PM6000*, e considerando $I_{LD,rms} = 6,82$ A na equação (6.3), obtém-se os valores de $TDD_{i,40}$ apresentados na Tabela 6.8.

Tabela 6.8 – Resultados experimentais com variação da potência de saída: $I_{1,rms}$, $THD_{i,40}$ e $TDD_{i,40}$

Potência de saída (%)	$I_{1,rms}$ (A)		$THD_{i,40}$ (%)		$TDD_{i,40}$ (%)	
	PWM-UC	PWM-UD	PWM-UC	PWM-UD	PWM-UC	PWM-UD
100	7,004	6,834	1,668	3,335	1,714	3,342
90	6,220	6,172	1,751	3,522	1,597	3,189
80	5,541	5,492	1,694	3,755	1,377	3,025
70	4,908	4,881	2,024	4,077	1,457	2,919
60	4,216	4,196	2,199	4,474	1,360	2,753
50	3,537	3,503	2,831	4,881	1,469	2,508
40	2,835	2,768	3,759	5,761	1,563	2,339
30	2,149	2,081	5,314	6,729	1,675	2,054
20	1,413	1,397	7,416	7,878	1,537	1,615
10	0,751	0,732	11,579	14,383	1,275	1,544

A Figura 6.12 apresenta os valores de $TDD_{i,40}$ da Tabela 6.8, na forma de gráfico de colunas.

Figura 6.12 – Distorção total de demanda da corrente calculada a partir dos resultados experimentais



Fonte: Produção do próprio autor

O maior valor da distorção da demanda total obtido para a modulação PWM-UC foi $TDD_{i,40} = 1,714\%$. O maior valor da distorção da demanda total obtido para a modulação PWM-UD foi $TDD_{i,40} = 3,342\%$.

O maior valor obtido para $TDD_{i,40}$, com as duas estratégias de modulação, ficou abaixo do limite de 5% (IEEE, 2003), (HAQUE; ALI KHAN; KURUKURU, 2023).

7 CONSIDERAÇÕES FINAIS

Esta tese apresentou um panorama das soluções disponíveis na literatura para o problema da corrente de fuga em inversores monofásicos sem transformador utilizados em sistemas fotovoltaicos conectados à rede elétrica (SFCR).

A partir das classificações disponíveis na literatura para as topologias de inversores sem transformador utilizados em SFCR, que produzem baixa corrente de fuga, este trabalho propôs uma classificação estendida. Essa classificação adiciona a topologia em ponte completa convencional (4 chaves), empregando filtro integrado de modo comum e diferencial projetado para atenuar a corrente de fuga.

Esta tese desenvolveu uma metodologia de projeto conjunta para o filtro de harmônicos e para a malha de controle de corrente. Essa metodologia é aplicada no dimensionamento dos indutores e capacitores dos filtros FB-CM4 (modo comum e diferencial) e LCL (modo diferencial). A metodologia proposta é uma das principais contribuições desta tese e foi validada por meio de simulação e montagem experimental.

A metodologia de projeto proposta, considera os seguintes aspectos:

- a) a variação de parâmetros, incluindo as tolerâncias dos componentes do filtro, a capacitância parasita dos módulos FV e a indutância equivalente da rede elétrica no ponto de conexão do inversor;
- b) para garantir a estabilidade do sistema de controle, são observadas as restrições para a alocação das frequências de ressonância do filtro de harmônicos (FB-CM4 ou LCL);
- c) para obter a atenuação da corrente de fuga, as frequências de ressonância do circuito equivalente de modo comum, do filtro FB-CM4, são alocadas para assegurar o comportamento passa-baixa do filtro na faixa de frequência onde estão localizadas as principais componentes harmônicas da tensão de modo comum produzida pelo inversor.
- d) a partir do dimensionamento dos componentes do filtro, fica estabelecida a faixa de variação das frequências de ressonância dos circuitos de modo comum e diferencial. Com a definição dessa faixa de variação, estabeleceu-se o limite para a maior ordem harmônica dos compensadores, que pode ser utilizada no controlador de corrente do tipo proporcional ressonante com múltiplos compensadores de harmônicos.

A metodologia proposta foi aplicada no projeto do filtro FB-CM4, utilizado em inversores monofásicos com topologia em ponte completa, empregando duas estratégias de modulação PWM unipolar (PWM-UC e PWM-UD), para potências de 1,5 kVA e 10 kVA. Além disso, a metodologia também foi empregada no projeto do filtro LCL de modo diferencial, utilizado com a topologia HERIC.

Foram apresentadas análises de sensibilidade considerando a variação da resistência do circuito de aterramento e da capacitância parasita dos módulos fotovoltaicos, que afetam o circuito equivalente de modo comum.

Os resultados obtidos na simulação e na montagem experimental mostram a viabilidade da implementação do filtro FB-CM4, projetado para atender a um amplo conjunto de restrições em toda a faixa de potência dos inversores monofásicos. Além, disso é validada a metodologia aplicada no projeto dos filtros FB-CM4 e LCL.

Na aplicação do filtro FB-CM4 com modulação PWM unipolar contínua (PWM-UC), o emprego de amortecimento ativo da ressonância de modo diferencial por meio da pré-alimentação da tensão do capacitor do filtro, sem amortecimento (passivo ou ativo) das ressonâncias de modo comum, apresentou bom desempenho, atendendo os objetivos definidos no procedimento do projeto.

Na aplicação do filtro FB-CM4 com modulação PWM unipolar descontínua (PWM-UD), foi identificada a necessidade de medidas adicionais para evitar a instabilidade da malha de controle de corrente, causada pela excitação das ressonâncias de modo comum. Esse problema, ocorre quando o controlador de corrente utiliza a corrente do indutor do lado do inversor na realimentação. A partir da análise do problema, duas soluções foram propostas para viabilizar o uso da modulação PWM-UD com o filtro FB-CM4 e a realimentação da corrente do indutor do lado do inversor. A análise e as soluções propostas são contribuições desta tese e não foram encontradas pelo autor em nenhuma publicação.

A estratégia de controle proposta para o filtro FB-CM4 com modulação PWM-UD (1 sensor de corrente + filtro *notch*) foi validada por meio de simulação e montagem experimental para o projeto de 1,5 kVA.

Para o projeto de 10 kVA com PWM-UD, a corrente de fuga ultrapassou o limite de 300 mA RMS, com valores baixos de resistência do circuito de aterramento ($< 2 \Omega$). Nesse caso, recomenda-se a solução de realimentação com dois sensores de corrente.

Os resultados obtidos neste trabalho mostram um melhor desempenho geral da estratégia de modulação PWM-UC, que apresenta menor complexidade para a implementação da malha de controle de corrente, menor sensibilidade a variação da resistência do circuito de aterramento, menor risco de excitação das ressonâncias do circuito de modo comum e menor distorção harmônica. Por outro lado, a estratégia de modulação PWM-UD apresentou uma eficiência de conversão levemente maior do que a modulação PWM-UC.

A partir das considerações apresentadas no parágrafo anterior o autor recomenda a utilização da modulação PWM-UC para a operação da topologia em ponte completa com filtro FB-CM4, empregando a realimentação da corrente do indutor do lado do inversor, com amortecimento ativo da ressonância de modo diferencial e sem amortecimento das ressonâncias de modo comum.

Esse trabalho apresentou uma revisão da literatura que aborda a faixa de valores da capacitância parasita dos módulos fotovoltaicos, com especial atenção aos valores mínimos relatados. A revisão apresentada, evidencia a grande discrepância entre os valores de capacitância parasita apresentados por diferentes autores. O valor mínimo da capacitância parasita é um dado de entrada para o procedimento de projeto do filtro FB-CM4 proposto nesta tese.

A análise do impacto do valor da capacitância parasita revelou que, para valores baixos dessa capacitância, o valor requerido para a indutância do indutor de modo comum do filtro FB-CM4 se torna muito elevado. Isso ocorre porque o valor máximo da segunda frequência de ressonância do circuito de modo comum, que precisa ser respeitado no procedimento de projeto, é inversamente proporcional aos valores da capacitância parasita e da indutância de modo comum do filtro FB-CM4.

Essa tese mostra o benefício da inclusão de capacitores classe Y no lado CC do inversor, quando o valor mínimo da capacitância parasita dos módulos fotovoltaicos é muito baixo. Nessa condição, os capacitores Y têm um impacto significativo reduzindo a indutância requerida para o indutor de modo comum do filtro FB-CM4.

Os inversores utilizados em SFCR geralmente empregam filtros de EMI com capacitores classe Y, projetados para atender aos requisitos técnicos para a emissão de perturbação de radiofrequências. Embora esta tese não aborde o projeto do filtro de EMI, ela mostra que é necessário considerar os capacitores Y utilizados nesses filtros e apresenta critérios para inclusão desses capacitores no dimensionamento do

indutor de modo comum, quando a capacitância parasita apresenta valor mínimo menor do que 60 nF.

As sugestões para o desenvolvimento de trabalhos futuros são listadas a seguir:

- a) Estudo de metodologias para o ajuste dos ganhos do controlador PR (Proporcional Ressonante) com múltiplos compensadores de harmônicos;
- b) Estudo do desempenho do filtro FB-CM4 considerando os requisitos de compatibilidade eletromagnética;
- c) Inclusão dos requisitos de compatibilidade eletromagnética no procedimento de projeto do filtro FB-CM4;
- d) Estudo de estratégias de amortecimento ativo, passivo e híbrido para o circuito de modo comum, visando melhorar o desempenho do filtro FB-CM4 com modulação PWM-UD;
- e) Estudo para o aprimoramento do filtro *notch* de 2 estágios utilizado na malha de controle de corrente com modulação PWM-UD, comparando a solução implementada nesta tese com outras implementações de filtro rejeita-faixa.

REFERÊNCIAS

ABDELHAKIM, Ahmed; MATTAVELLI, Paolo; YANG, Dongsheng; BLAABJERG, Frede. Coupled-Inductor-Based DC Current Measurement Technique for Transformerless Grid-Tied Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 33, n. 1, p. 18–23, 2018. DOI: 10.1109/TPEL.2017.2712197.

ABNT. **ABNT NBR 16149:2013, Sistemas fotovoltaicos (FV) – Características da interface de conexão com a rede elétrica de distribuição**. Rio de Janeiro, RJ, Brasil: ABNT, 2013.

ABSOLAR. **INFOGRÁFICO ABSOLAR Nº60**. , 2023. Disponível em: <https://www.absolar.org.br/mercado/infografico/>.

ABU-RUB, Haitham; MALINOWSKI, Mariusz; AL-HADDAD, Kamal (ORG.). **Power electronics for renewable energy systems, transportation, and industrial applications**. Chichester, West Sussex, United Kingdom; Hoboken, New Jersey: Wiley/IEEE, 2014.

AHFOCK, A.; HEWITT, A. J. DC magnetisation of transformers. **IEE Proceedings - Electric Power Applications**, [S. l.], v. 153, n. 4, p. 601, 2006. DOI: 10.1049/ip-epa:20050440.

AHFOCK, TONY L; BOWTELL, LESLIE. DC offset elimination in a single-phase grid-connected photovoltaic system. *Em*: 2006, Melbourne, Australia. **Anais [...]**. *Em*: 16TH AUSTRALASIAN UNIVERSITIES POWER ENGINEERING CONFERENCE (AUPEC 2006). Melbourne, Australia Disponível em: http://eprints.usq.edu.au/2187/1/Ahfock__Bowtell.pdf.

AHMED, Ashraf; LI, Ran. Precise detection and elimination of grid injected DC from single phase inverters. **International Journal of Precision Engineering and Manufacturing**, [S. l.], v. 13, n. 8, p. 1341–1347, 2012. DOI: 10.1007/s12541-012-0177-1.

AMA, N. R. N.; KOMATSU, W.; KASSAB, F.; MATAKAS, L. Adaptive single phase moving average filter PLLs: analysis, design, performance evaluation and comparison. **Przeglad Elektrotechniczny**, [S. l.], n. 05/2014, p. 180–188, 2014. DOI: 10.12915/pe.2014.05.43.

ANEEL. **RESOLUÇÃO NORMATIVA Nº 482, DE 17 DE ABRIL DE 2012**. , 2012. Disponível em: <http://www2.aneel.gov.br/cedoc/ren2012482.pdf>. Acesso em: 30 dez. 2020.

ANEEL. **RESOLUÇÃO NORMATIVA Nº 876, DE 10 DE MARÇO DE 2020**. , 2020. Disponível em: <http://www2.aneel.gov.br/cedoc/ren2020876.pdf>. Acesso em: 10 nov. 2022.

ARAUJO, Samuel Vasconcelos; ZACHARIAS, Peter; MALLWITZ, Regine. Highly Efficient Single-Phase Transformerless Inverters for Grid-Connected Photovoltaic

Systems. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 57, n. 9, p. 3118–3128, 2010. DOI: 10.1109/TIE.2009.2037654.

ARMSTRONG, M.; ATKINSON, D. J.; JOHNSON, C. M.; ABEYASEKERA, T. D. Auto-Calibrating DC Link Current Sensing Technique for Transformerless, Grid Connected, H-Bridge Inverter Systems. **IEEE Transactions on Power Electronics**, [S. l.], v. 21, n. 5, p. 1385–1393, 2006. DOI: 10.1109/TPEL.2006.880267.

BAOCHENG, Wang; XIAOQIANG, Guo; HERONG, Gu; QIANG, Mei; WEIYANG, Wu. Real-time DC injection measurement technique for transformerless PV systems. *Em: THE 2ND INTERNATIONAL SYMPOSIUM ON POWER ELECTRONICS FOR DISTRIBUTED GENERATION SYSTEMS 2010*, Hefei, China. **Anais [...]**. Hefei, China: IEEE, 2010. p. 980–983. DOI: 10.1109/PEDG.2010.5545854. Disponível em: <http://ieeexplore.ieee.org/document/5545854/>. Acesso em: 14 abr. 2021.

BARATER, Davide; LORENZANI, Emilio; CONCARI, Carlo; FRANCESCHINI, Giovanni; BUTICCHI, Giampaolo. Recent advances in single-phase transformerless photovoltaic inverters. **IET Renewable Power Generation**, [S. l.], v. 10, n. 2, p. 260–273, 2016. DOI: 10.1049/iet-rpg.2015.0101.

BELTRAME, Fernando; ROGGIA, Leandro; SCHUCH, Luciano; PINHEIRO, José Renes. EMI conduzida gerada por conversores estáticos aplicados à correção do fator de potência. **Sba: Controle & Automação Sociedade Brasileira de Automatica**, [S. l.], v. 23, n. 1, p. 1–13, 2012. DOI: 10.1590/S0103-17592012000100001.

BENDER. **ISOMETER isoPV with coupling device AGH-PV, Insulation monitoring device for unearthed AC, AC/DC and DC systems (IT systems) for photovoltaic plants up to AC 793 V/DC 1100 V.**, 2018. Disponível em: https://www.bender.de/fileadmin/content/Products/d/e/isoPV_D00024_D_XXEN.pdf. Acesso em: 15 abr. 2021.

BERBA, Farag; ATKINSON, David; ARMSTRONG, Matthew. A new approach of prevention of DC current component in transformerless grid-connected PV inverter application. *Em: IEEE 5TH INTERNATIONAL SYMPOSIUM ON POWER ELECTRONICS FOR DISTRIBUTED GENERATION SYSTEMS (PEDG) 2014*, Galway, Ireland. **Anais [...]**. Galway, Ireland: IEEE, 2014. p. 1–7. DOI: 10.1109/PEDG.2014.6878638. Disponível em: <https://ieeexplore.ieee.org/document/6878638>. Acesso em: 8 fev. 2021.

BERES, Remus Narcis; WANG, Xiongfei; LISERRE, Marco; BLAABJERG, Frede; BAK, Claus Leth. A Review of Passive Power Filters for Three-Phase Grid-Connected Voltage-Source Converters. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, [S. l.], v. 4, n. 1, p. 54–69, 2016. DOI: 10.1109/JESTPE.2015.2507203.

BIERHOFF, Michael; SOLIMAN, Ramy; ESPINOZA C, Jose R. Analysis and Design of Grid-Tied Inverter With LCL Filter. **IEEE Open Journal of Power Electronics**, [S. l.], v. 1, p. 161–169, 2020. DOI: 10.1109/OJPEL.2020.2995105.

BIZZI MORARI, Henrique; J. F. BORTOLINI, Ricardo; VIZZOTTO BELLINASSO, Lucas; MICHELS, Leandro. Improved Methodology for Testing the Compliance of Residual

Current Detection of Non-Isolated Grid-Connected Photovoltaic Inverters. **Eletrônica de Potência**, [S. l.], v. 28, n. 3, p. 1–8, 2023. DOI: 10.18618/REP.2023.3.0008.

BLAABJERG, Frede. **Control of power electronic converters and systems. Volume 1**. [s.l.: s.n.]. v. 1

BLAABJERG, Frede; IONEL, Dan M. **Renewable energy devices and systems with simulations in MATLAB and ANSYS**. Boca Raton: CRC Press, Taylor & Francis Group, 2017.

BLEWITT, W. M.; ATKINSON, D. J.; KELLY, J.; LAKIN, R. A. Approach to low-cost prevention of DC injection in transformerless grid connected inverters. **IET Power Electronics**, [S. l.], v. 3, n. 1, p. 111, 2010. DOI: 10.1049/iet-pel.2008.0319.

BLOOMING, T. M.; CARNOVALE, D. J. Application of IEEE STD 519-1992 Harmonic Limits. *Em: CONFERENCE RECORD OF 2006 ANNUAL PULP AND PAPER INDUSTRY TECHNICAL CONFERENCE 2006*, Appleton, WI, USA. **Anais [...]**. Appleton, WI, USA: IEEE, 2006. p. 1–9. DOI: 10.1109/PAPCON.2006.1673767. Disponível em: <http://ieeexplore.ieee.org/document/1673767/>. Acesso em: 5 fev. 2024.

BO, Long; HUANG, Lijun; DAI, Yufei; LU, Youliang; TO CHONG, Kil. Mitigation of DC Components Using Adaptive BP-PID Control in Transformless Three-Phase Grid-Connected Inverters. **Energies**, [S. l.], v. 11, n. 8, p. 2047, 2018. DOI: 10.3390/en11082047.

BOILLAT, David Olivier; KRISMER, Florian; KOLAR, Johann Walter. EMI Filter Volume Minimization of a Three-Phase, Three-Level T-Type PWM Converter System. **IEEE Transactions on Power Electronics**, [S. l.], v. 32, n. 4, p. 2473–2480, 2017. DOI: 10.1109/TPEL.2016.2617085.

BOLSI, Pedro C.; PRADO, Edeimar O.; PRECHT, Arthur F.; LENZ, João M.; SARTORI, Hamiltom C.; PINHEIRO, José Renes. Metodologia de Projeto para Minimização de Volume do Filtro LCL de Conversores Conectados à Rede Considerando Tempo de Vida do Capacitor. **Eletrônica de Potência**, [S. l.], v. 26, n. 4, p. 399–408, 2021. DOI: 10.18618/REP.2021.4.0028.

BOLSI, Pedro C.; PRADO, Edeimar O.; SARTORI, Hamiltom C.; LENZ, João Manuel; PINHEIRO, José Renes. LCL Filter Parameter and Hardware Design Methodology for Minimum Volume Considering Capacitor Lifetimes. **Energies**, [S. l.], v. 15, n. 12, p. 4420, 2022. DOI: 10.3390/en15124420.

BRADASCHIA, Fabricio; CAVALCANTI, Marcelo C.; FERRAZ, Pedro E. P.; NEVES, Francisco A. S.; DOS SANTOS, Euzeli C.; DA SILVA, João H. G. M. Modulation for Three-Phase Transformerless Z-Source Inverter to Reduce Leakage Currents in Photovoltaic Systems. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 58, n. 12, p. 5385–5395, 2011. DOI: 10.1109/TIE.2011.2116762.

BURGER, Bruno; KRANZER, Dirk. Extreme high efficiency PV-power converters. *Em: 2009 13TH EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS 2009*, **Anais [...]**. [s.l.: s.n.] p. 1–13. Disponível em: <https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=5279115>.

BÜYÜK, Mehmet; TAN, Adnan; TÜMAY, Mehmet; BAYINDIR, K. Çağatay. Topologies, generalized designs, passive and active damping methods of switching ripple filters for voltage source inverter: A comprehensive review. **Renewable and Sustainable Energy Reviews**, [S. l.], v. 62, p. 46–69, 2016. DOI: 10.1016/j.rser.2016.04.006.

CALAIS, M.; AGELIDIS, V. G. Multilevel converters for single-phase grid connected photovoltaic systems-an overview. *Em*: 1998, Pretoria, South Africa. **Anais [...]**. *Em*: IEEE INTERNATIONAL SYMPOSIUM ON INDUSTRIAL ELECTRONICS. PROCEEDINGS. ISIE'98. Pretoria, South Africa: IEEE, 1998. p. 224–229. DOI: 10.1109/ISIE.1998.707781. Disponível em: <http://ieeexplore.ieee.org/document/707781/>. Acesso em: 31 dez. 2020.

CALAIS, Martina; AGELIDIS, Vassilios G.; MEINHARDT, Mike. Multilevel converters for single-phase grid connected photovoltaic systems: an overview. **Solar Energy**, [S. l.], v. 66, n. 5, p. 325–335, 1999. DOI: 10.1016/S0038-092X(99)00035-3.

CEI. **CEI 0-21:2016-07, Reference technical rules for the connection of active and passive users to the LV electrical Utilities**. Milano MI, Itália: CEI, 2016.

CHAKRABORTY, Sudipta; SIMÕES, Marcelo G.; KRAMER, William E. (ORG.). **Power Electronics for Renewable and Distributed Energy Systems**. London: Springer London, 2013. DOI: 10.1007/978-1-4471-5104-3. Disponível em: <http://link.springer.com/10.1007/978-1-4471-5104-3>. Acesso em: 30 dez. 2020.

CHEN, Baifeng; GU, Bin; ZHANG, Lanhua; LAI, Jih-Sheng. A Novel Pulse-Width Modulation Method for Reactive Power Generation on a CoolMOS- and SiC-Diode-Based Transformerless Inverter. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 63, n. 3, p. 1539–1548, 2016. a. DOI: 10.1109/TIE.2015.2498118.

CHEN, Min; XU, Dehong; ZHANG, Tao; SHI, Keyan; HE, Guofeng; RAJASHEKARA, Kaushik. A Novel DC Current Injection Suppression Method for Three-Phase Grid-Connected Inverter Without the Isolation Transformer. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 65, n. 11, p. 8656–8666, 2018. DOI: 10.1109/TIE.2018.2808916.

CHEN, Wenjie; YANG, Xu; ZHANG, Weiping; SONG, Xiaomei. Leakage current calculation for PV inverter system based on a parasitic capacitor model. **IEEE Transactions on Power Electronics**, [S. l.], p. 1–1, 2016. b. DOI: 10.1109/TPEL.2016.2517740.

COTRIM, ADEMARO A.M.B. **Instalações Eléctricas**. 5. ed. São Paulo, Brazil: Prentice Hall Brasil, 2008.

CSC. **CSC MAGNETIC POWDER CORES Ver.13**. , 2021. Disponível em: http://www.mhw-intl.com/assets/CSC/CSC_Catalog.pdf. Acesso em: 13 set. 2021.

DE BEER, A. S.; FAUL, K. Factors Influencing Common Mode EMI Generation in Boost Converters. *Em*: IEEE 4TH GLOBAL ELECTROMAGNETIC COMPATIBILITY CONFERENCE (GEMCCON) 2018, Stellenbosch, South Africa. **Anais [...]**. Stellenbosch, South Africa: IEEE, 2018. p. 1–5. DOI: 10.1109/GEMCCON.2018.8628475. Disponível em: <https://ieeexplore.ieee.org/document/8628475/>. Acesso em: 15 dez. 2021.

DE LAURO CASTRUCCI, P.; BITTAR, A.; SALES, R. M. **Controle Automático**. 1. Ed. ed. Rio de Janeiro, RJ, Brasil: Grupo Gen - LTC, 2011.

DIN. **VDE 0126-1-1 - Automatic disconnection device between a generator and the public low-voltage grid**: VDE STANDARDS. Berlin, Germany: DIN, 2006.

DO, Duc-Thanh. **Disturbance properties of photovoltaic appliances and its interaction with low-voltage grids**. 2021. DuEPublico: Duisburg-Essen Publications online, University of Duisburg-Essen, Germany, [S. l.], 2021. DOI: 10.17185/DUEPUBLICO/74675. Disponível em: https://duepublico2.uni-due.de/servlets/MCRFileNodeServlet/duepublico_derivate_00074433/Diss_Do.pdf. Acesso em: 19 jan. 2024.

DO, Duc-Thanh; HIRSCH, Holger. EMI Filter Performance of Transformerless Topology for Photovoltaic Applications. *Em*: INTERNATIONAL SYMPOSIUM ON ELECTROMAGNETIC COMPATIBILITY - EMC EUROPE 2020, Rome, Italy. **Anais [...]**. Rome, Italy: IEEE, 2020. p. 1–6. DOI: 10.1109/EMCEUROPE48519.2020.9245763. Disponível em: <https://ieeexplore.ieee.org/document/9245763/>. Acesso em: 30 jan. 2024.

DONG, DONG. **Ac-dc Bus-interface Bi-directional Converters in Renewable Energy Systems**. 2012. PhD dissertation - Virginia Polytechnic Institute and State University, Blacksburg, Virginia, 2012. Disponível em: https://vtechworks.lib.vt.edu/bitstream/handle/10919/28495/Dong_D_D_2012.pdf?sequence=1&isAllowed=y. Acesso em: 21 mar. 2021.

DONG, Dong; LUO, Fang; BOROYEVICH, Dushan; MATTAVELLI, Paolo. Leakage Current Reduction in a Single-Phase Bidirectional AC–DC Full-Bridge Inverter. **IEEE Transactions on Power Electronics**, [S. l.], v. 27, n. 10, p. 4281–4291, 2012. DOI: 10.1109/TPEL.2012.2190300.

DOS SANTOS, Leonardo; IANO, Yuzo; LOSCHI, Hermes; NASCIMENTO, Douglas; RAZMJOOY, Navid; CHUMA, Euclides; BERTOLASSI, Carlos. EMC Issues in Grid-Connected Photovoltaic Systems: The Brazilian Regulatory and Standardization Scenario. *Em*: IANO, Yuzo; SAOTOME, Osamu; KEMPER, Guillermo; MENDES DE SEIXAS, Ana Claudia; GOMES DE OLIVEIRA, Gabriel (org.). **Proceedings of the 6th Brazilian Technology Symposium (BTSym'20)**. Smart Innovation, Systems and Technologies Cham: Springer International Publishing, 2021. v. 233p. 687–694. DOI: 10.1007/978-3-030-75680-2_76. Disponível em: https://link.springer.com/10.1007/978-3-030-75680-2_76. Acesso em: 28 nov. 2023.

ENA. **Engineering Recommendation G99 Issue 1 – Amendment 6, Requirements for the connection of generation equipment in parallel with public distribution networks on or after 27 April 2019**. London, England: ENERGY NETWORKS ASSOCIATION, 2020. Disponível em: [https://www.energynetworks.org/assets/images/Resource%20library/ENA_EREC_G9_9_Issue_1_Amendment_6_\(2020\).pdf](https://www.energynetworks.org/assets/images/Resource%20library/ENA_EREC_G9_9_Issue_1_Amendment_6_(2020).pdf). Acesso em: 7 abr. 2021.

ERIKA TWINING; HOLMES, D. G. Grid current regulation of a three-phase voltage source inverter with an LCL input filter. **IEEE Transactions on Power Electronics**, [S. l.], v. 18, n. 3, p. 888–895, 2003. DOI: 10.1109/TPEL.2003.810838.

ERTL, H.; WIESINGER, T.; KOLAR, J. W. Active voltage balancing of DC-link electrolytic capacitors. **IET Power Electronics**, [S. l.], v. 1, n. 4, p. 488, 2008. DOI: 10.1049/iet-pel:20070390.

ETXEGARAI, Agurtzane; EGUIA, Pablo; TORRES, Esther; ITURREGI, Araitx; VALVERDE, Victor. Review of grid connection requirements for generation assets in weak power grids. **Renewable and Sustainable Energy Reviews**, [S. l.], v. 41, p. 1501–1514, 2015. DOI: 10.1016/j.rser.2014.09.030.

FABIO VIOLA, M.C. DI PIAZZA, G. VITALE. Evaluation of Ground Currents in a PV System with High Frequency Modeling. **International Journal of Renewable Energy Research**, [S. l.], n. v8i3, 2018. DOI: 10.20508/ijrer.v8i3.7890.g7478. Disponível em: <https://www.ijrer.org/ijrer/index.php/ijrer/article/view/7890>. Acesso em: 30 nov. 2023.

FIGUEREDO, Ricardo Souza. **Corrente de fuga em inversores monofásicos sem transformador para conexão de sistemas fotovoltaicos à rede de distribuição de energia elétrica: análise e proposta de filtro passivo integrado de modo comum e diferencial**. 2016. Mestrado em Sistemas de Potência - Universidade de São Paulo, São Paulo, 2016. Disponível em: <http://www.teses.usp.br/teses/disponiveis/3/3143/tde-20072016-092205/>. Acesso em: 28 fev. 2021.

FIGUEREDO, Ricardo Souza; DE CARVALHO, Kelly Caroline Mingorancia; AMA, Naji Rajai Nasri; MATAKAS, Lourenço. Leakage current minimization techniques for single-phase transformerless grid-connected PV inverters — An overview. *Em*: 2013 BRAZILIAN POWER ELECTRONICS CONFERENCE 2013, Gramado, RS, Brazil. **Anais [...]**. Gramado, RS, Brazil p. 517–524. DOI: 10.1109/COBEP.2013.6785164.

FIGUEREDO, Ricardo Souza; DE CARVALHO, Kelly Caroline Mingorancia; MATAKAS, Lourenço. Integrated common and differential mode filter applied to a single-phase transformerless PV microinverter with low leakage current. *Em*: 2014 INTERNATIONAL POWER ELECTRONICS CONFERENCE (IPEC-HIROSHIMA 2014 - ECCE ASIA) 2014, Hiroshima, Japan. **Anais [...]**. Hiroshima, Japan p. 2618–2625. DOI: 10.1109/IPEC.2014.6869959.

FIGUEREDO, Ricardo Souza; MATAKAS, Lourenco. Integrated Common and Differential Mode Filter With Capacitor-Voltage Feedforward Active Damping for Single-Phase Transformerless PV Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 35, n. 7, p. 7058–7072, 2020. DOI: 10.1109/TPEL.2019.2956184.

FLICKER, Jack; JOHNSON, Jay. Photovoltaic ground fault detection recommendations for array safety and operation. **Solar Energy**, [S. l.], v. 140, p. 34–50, 2016. DOI: 10.1016/j.solener.2016.10.017.

FRANKLIN, G. F.; POWELL, J. D.; EMAMI-NAEINI, A. **Sistemas de Controle para Engenharia - 6ed.** [s.l.] : Bookman Editora, 2013. Disponível em: <https://books.google.com.br/books?id=WB84AgAAQBAJ>.

FREDDY, Tan Kheng Suan; LEE, June-Hee; MOON, Hyun-Cheol; LEE, Kyo-Beum; RAHIM, Nasrudin Abd. Modulation Technique for Single-Phase Transformerless

Photovoltaic Inverters With Reactive Power Capability. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 64, n. 9, p. 6989–6999, 2017. DOI: 10.1109/TIE.2017.2686366.

FREDDY, Tan Kheng Suan; RAHIM, Nasrudin A.; HEW, Wooi-Ping; CHE, Hang Seng. Comparison and Analysis of Single-Phase Transformerless Grid-Connected PV Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 29, n. 10, p. 5358–5369, 2014. DOI: 10.1109/TPEL.2013.2294953.

GERARDO, Vázquez-Guzmán; RAYMUNDO, Martínez-Rodríguez Pánfilo; MIGUEL, Sosa-Zúñiga José. High Efficiency Single-Phase Transformer-less Inverter for Photovoltaic Applications. **Ingeniería, Investigación y Tecnología**, [S. l.], v. 16, n. 2, p. 173–184, 2015. DOI: 10.1016/j.riit.2015.03.002.

GIACOMINI, Julian C.; MICHELS, Leandro; PINHEIRO, Humberto; RECH, Cassiano. Active Damping Scheme for Leakage Current Reduction in Transformerless Three-Phase Grid-Connected PV Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 33, n. 5, p. 3988–3999, 2018. DOI: 10.1109/TPEL.2017.2711785.

GIACOMINI, Julian C.; MICHELS, Leandro; SCHUCH, Luciano; PINHEIRO, Humberto; RECH, Cassiano. Design of a LCL filter for leakage current reduction in transformerless PV grid-connected three-level inverter. *Em: 2015 IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC) 2015*, Charlotte, NC, USA. **Anais [...]**. Charlotte, NC, USA: IEEE, 2015. p. 239–245. DOI: 10.1109/APEC.2015.7104358. Disponível em: <http://ieeexplore.ieee.org/document/7104358/>. Acesso em: 3 ago. 2022.

GOMES, Camilo C.; CUPERTINO, Allan F.; PEREIRA, Heverton A. Damping techniques for grid-connected voltage source converters based on LCL filter: An overview. **Renewable and Sustainable Energy Reviews**, [S. l.], v. 81, p. 116–135, 2018. DOI: 10.1016/j.rser.2017.07.050.

GONZALEZ, R.; LOPEZ, J.; SANCHIS, P.; MARROYO, L. Transformerless Inverter for Single-Phase Photovoltaic Systems. **IEEE Transactions on Power Electronics**, [S. l.], v. 22, n. 2, p. 693–697, 2007. DOI: 10.1109/TPEL.2007.892120.

GONZALEZ, Roberto; GUBIA, Eugenio; LOPEZ, Jesús; MARROYO, Luis. Transformerless Single-Phase Multilevel-Based Photovoltaic Inverter. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 55, n. 7, p. 2694–2702, 2008. DOI: 10.1109/TIE.2008.924015.

GONZALEZ SENOSIAIN, ROBERTO; COLOMA CALAHORRA, JAVIER; MARROYO PALOMO, LUIS; LOPEZ TABERNA, JESUS; SANCHIS GURPIDE, PABLO. **SINGLE-PHASE INVERTER CIRCUIT FOR CONDITIONING AND CONVERTING DC ELECTRICAL ENERGY INTO AC ELECTRICAL ENERGY**, EP2053730A1, 2006.

GU, Yunjie; LI, Wuhua; ZHAO, Yi; YANG, Bo; LI, Chushan; HE, Xiangning. Transformerless Inverter With Virtual DC Bus Concept for Cost-Effective Grid-Connected PV Power Systems. **IEEE Transactions on Power Electronics**, [S. l.], v. 28, n. 2, p. 793–805, 2013. DOI: 10.1109/TPEL.2012.2203612.

GUBÍA, Eugenio; SANCHIS, Pablo; URSÚA, Alfredo; LÓPEZ, Jesús; MARROYO, Luis. Ground currents in single-phase transformerless photovoltaic systems. **Progress in Photovoltaics: Research and Applications**, [S. l.], v. 15, n. 7, p. 629–650, 2007. DOI: 10.1002/pip.761.

GUO, Xiaoqiang; CAVALCANTI, Marcelo C.; FARIAS, Alexandre M.; GUERRERO, Josep M. Single-Carrier Modulation for Neutral-Point-Clamped Inverters in Three-Phase Transformerless Photovoltaic Systems. **IEEE Transactions on Power Electronics**, [S. l.], v. 28, n. 6, p. 2635–2637, 2013. DOI: 10.1109/TPEL.2012.2224138.

GUO XIAOQIANG; WU WEIYANG; GU HERONG; SAN GUOCHENG. DC injection control for grid-connected inverters based on virtual capacitor concept. *Em: 2008 INTERNATIONAL CONFERENCE ON ELECTRICAL MACHINES AND SYSTEMS 2008*, **Anais** [...]. [s.l: s.n.] p. 2327–2330. Disponível em: <https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4771137>.

H. KIM; K-H. KIM. Filter design for grid connected PV inverters. *Em: 2008 IEEE INTERNATIONAL CONFERENCE ON SUSTAINABLE ENERGY TECHNOLOGIES 2008*, **Anais** [...]. *Em: 2008 IEEE INTERNATIONAL CONFERENCE ON SUSTAINABLE ENERGY TECHNOLOGIES*. [s.l: s.n.] p. 1070–1075. DOI: 10.1109/ICSET.2008.4747165.

HAEBERLIN, H. Evolution of Inverters for Grid Connected PV-Systems from 1989 to 2000. *Em: 2001*, **Anais** [...]. [s.l: s.n.]

HAQUE, Ahteshamul; ALI KHAN, Mohammed; KURUKURU, V. S. **Design and Control of Grid-Connected Photovoltaic System**. 1. ed. Boca Raton: CRC Press, 2023. DOI: 10.1201/9781003257189. Disponível em: <https://www.taylorfrancis.com/books/9781003257189>. Acesso em: 5 fev. 2024.

HART, Daniel W. **Power electronics**. New York: McGraw-Hill, 2011.

HASANZADEH, Amin; EDRINGTON, Christopher S.; LEONARD, Jesse. Reduced switch NPC-based transformerless PV inverter by developed switching pattern. *Em: 2012 TWENTY-SEVENTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC) 2012, Orlando, FL, USA*. **Anais** [...]. *Em: 2012 IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION - APEC 2012. Orlando, FL, USA: IEEE, 2012*. p. 359–360. DOI: 10.1109/APEC.2012.6165844. Disponível em: <http://ieeexplore.ieee.org/document/6165844/>. Acesso em: 24 abr. 2021.

HE, Guofeng; XU, Dehong; CHEN, Min. A Novel Control Strategy of Suppressing DC Current Injection to the Grid for Single-Phase PV Inverter. **IEEE Transactions on Power Electronics**, [S. l.], v. 30, n. 3, p. 1266–1274, 2015. DOI: 10.1109/TPEL.2014.2317288.

HELDWEIN, Marcelo Lobo. **EMC Filtering of Three-Phase PWM Converters**. 2008. ETH Zurich, [S. l.], 2008. DOI: 10.3929/ETHZ-A-005635188. Disponível em: <http://hdl.handle.net/20.500.11850/5094>. Acesso em: 23 set. 2023.

HIZARCI, Halime; PEKPERLAK, Umit; ARIFOGLU, Ugur. Conducted Emission Suppression Using an EMI Filter for Grid-Tied Three-Phase/Level T-Type Solar Inverter. **IEEE Access**, [S. l.], v. 9, p. 67417–67431, 2021. DOI: 10.1109/ACCESS.2021.3077380.

HOLMES, D. Grahame; LIPO, T. A. **Pulse width modulation for power converters: principles and practice**. Hoboken, NJ: John Wiley, 2003.

IEC. **IEC 61727:2004, Photovoltaic (PV) Systems - Characteristics Of The Utility Interface**. Geneva, Switzerland: IEC, 2004.

IEC. **IEC 60950-1:2005 - Information technology equipment – Safety – Part 1: General requirements**: Information technology equipment – Safety. Geneva, Switzerland: IEC, 2005.

IEC. **IEC 61000-4-7:2009, Electromagnetic Compatibility (EMC) - Part 4-7: Testing And Measurement Techniques - General Guide On Harmonics And Interharmonics Measurements And Instrumentation, For Power Supply Systems And Equipment Connected Thereto**. Geneva, Switzerland: IEC, 2009.

IEC. **IEC 62109-1:2010 Safety of power converters for use in photovoltaic power systems – Part 1: General requirements**. Geneva, Switzerland: IEC, 2010.

IEC. **IEC 62109-2:2011, Safety of power converters for use in photovoltaic power systems – Part 2: Particular requirements for inverters**. Geneva, Switzerland: IEC, 2011.

IEC. **IEC 61000-3-2:2014 - Electromagnetic compatibility (EMC) - Part 3-2: Limits - Limits for harmonic current emissions (equipment input current ≤ 16 A per phase)**. Geneva, Switzerland: IEC, 2014.

IEC. **IEC 62920:2017 Photovoltaic power generating systems - EMC requirements and test methods for power conversion equipment**. Geneva, Switzerland: IEC, 2017.

IEC. **IEC 63112:2021, Photovoltaic (PV) Arrays - Earth Fault Protection Equipment - Safety And Safety-Related Functionality**. Geneva, Switzerland: IEC, 2021.

IEEE. **IEEE Std. 519-1992, IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems**. NY, USA: IEEE, 1993. DOI: 10.1109/IEEESTD.1993.114370. Disponível em: <http://ieeexplore.ieee.org/document/210894/>. Acesso em: 28 set. 2021.

IEEE. **IEEE Std. 1547-2003, IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems**. New York, USA: IEEE, 2003. DOI: 10.1109/IEEESTD.2003.94285. Disponível em: <http://ieeexplore.ieee.org/document/1225051/>. Acesso em: 28 set. 2021.

IEEE. **IEEE Std. 1547.1-2005 - IEEE Standard Conformance Test Procedures for Equipment Interconnecting Distributed Resources with Electric Power Systems**.

New York, USA: IEEE, 2005. DOI: 10.1109/IEEESTD.2005.96289. Disponível em: <http://ieeexplore.ieee.org/document/1490131/>. Acesso em: 16 mar. 2022.

IEEE. **IEEE Std. 1547.2-2008, IEEE Application Guide for IEEE Std 1547, IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems**. New York, USA: IEEE, 2008. DOI: 10.1109/IEEESTD.2008.4816078. Disponível em: <http://ieeexplore.ieee.org/document/4816078/>. Acesso em: 7 fev. 2021.

IEEE. **IEEE Std. 519-2014, Recommended Practice and Requirements for Harmonic Control in Electric Power Systems**. NY, USA: IEEE, 2014. DOI: 10.1109/IEEESTD.2014.6826459. Disponível em: <https://ieeexplore.ieee.org/document/6826459>. Acesso em: 16 set. 2021.

IEEE. **IEEE Std. 1547-2018, Standard for Interconnection and Interoperability of Distributed Energy Resources with Associated Electric Power Systems Interfaces**. New York, USA: IEEE, 2018. DOI: 10.1109/IEEESTD.2018.8332112. Disponível em: <https://ieeexplore.ieee.org/document/8332112/>. Acesso em: 7 abr. 2021.

IEEE. **IEEE Std 1547.1-2020 - Standard Conformance Test Procedures for Equipment Interconnecting Distributed Energy Resources with Electric Power Systems and Associated Interfaces**. NY, USA: IEEE, 2020. DOI: 10.1109/IEEESTD.2020.9097534. Disponível em: <https://ieeexplore.ieee.org/document/9097534/>. Acesso em: 18 abr. 2023.

INMETRO. **PORTARIA Nº 140, DE 21 DE MARÇO DE 2022 - Regulamento Técnico da Qualidade e os Requisitos de Avaliação da Conformidade para Equipamentos de Geração, Condicionamento e Armazenamento de Energia Elétrica em Sistemas Fotovoltaicos - Consolidado**. , 2022. Disponível em: <https://www.in.gov.br/en/web/dou/-/portaria-n-140-de-21-de-marco-de-2022-389587680>. Acesso em: 17 ago. 2022.

INMETRO. **PORTARIA Nº 515, DE 10 DE NOVEMBRO DE 2023 - Proposta de alteração da Portaria Inmetro nº 140, de 21 de março de 2022, que aprova o Regulamento Técnico da Qualidade e os Requisitos de Avaliação da Conformidade para Equipamentos de Geração, Condicionamento e Armazenamento de Energia Elétrica em Sistemas Fotovoltaicos - Consolidado**. , 2023. Disponível em: <https://www.in.gov.br/en/web/dou/-/portaria-n-515-de-10-de-novembro-de-2023-522884957>. Acesso em: 30 nov. 2023.

ISLAM, Monirul; MEKHILEF, Saad. H6-type transformerless single-phase inverter for grid-tied photovoltaic system. **IET Power Electronics**, [S. l.], v. 8, n. 4, p. 636–644, 2015. DOI: 10.1049/iet-pel.2014.0251.

JALILI, K.; BERNET, S. Design of LCL Filters of Active-Front-End Two-Level Voltage-Source Converters. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 56, n. 5, p. 1674–1689, 2009. DOI: 10.1109/TIE.2008.2011251.

JANSSEN, E; ST. HILAIRE, L. **POWER QUALITY ASSESSMENT OF SOLAR PHOTOVOLTAIC INVERTERS**: Sustainable Technologies Evaluation Program.

Toronto, Ontario.: Toronto and Region Conservation Authority, 2016. Disponível em: https://sustainabletechnologies.ca/app/uploads/2016/01/PowerQuality_FinalReport_Jan2016.pdf. Acesso em: 5 fev. 2024.

JAYALATH, Sampath; HANIF, Moin. Generalized LCL-Filter Design Algorithm for Grid-Connected Voltage-Source Inverter. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 64, n. 3, p. 1905–1915, 2017. DOI: 10.1109/TIE.2016.2619660.

JAYALATH, Sampath; HANIF, Moin. An LCL-Filter Design With Optimum Total Inductance and Capacitance. **IEEE Transactions on Power Electronics**, [S. l.], v. 33, n. 8, p. 6687–6698, 2018. DOI: 10.1109/TPEL.2017.2754100.

JIANG, Shiqi; LIU, Yitao. EMI Noise Reduction for the Single-Phase Grid-Connected Inverter With A Modified Harmonic Filter Design. **IEEE Transactions on Electromagnetic Compatibility**, [S. l.], p. 1–13, 2020. DOI: 10.1109/TEMC.2020.3039243.

KANE, Makarand; TAYLOR, Nathaniel; MANSSON, Daniel. Characterization of Parasitic Impedances of PV Panels from Common Mode Perspective. *Em: 2022 INTERNATIONAL SYMPOSIUM ON ELECTROMAGNETIC COMPATIBILITY – EMC EUROPE 2022*, Gothenburg, Sweden. **Anais [...]**. . *Em: 2022 INTERNATIONAL SYMPOSIUM ON ELECTROMAGNETIC COMPATIBILITY – EMC EUROPE*. Gothenburg, Sweden: IEEE, 2022. p. 560–565. DOI: 10.1109/EMCEurope51680.2022.9901119. Disponível em: <https://ieeexplore.ieee.org/document/9901119/>. Acesso em: 1 dez. 2023.

KEREKES, T.; TEODORESCU, R.; BORUP, U. Transformerless Photovoltaic Inverters Connected to the Grid. *Em: APEC 07 - TWENTY-SECOND ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION 2007*, Anaheim, CA, USA. **Anais [...]**. Anaheim, CA, USA: IEEE, 2007. p. 1733–1737. DOI: 10.1109/APEX.2007.357753. Disponível em: <http://ieeexplore.ieee.org/document/4195956/>. Acesso em: 31 dez. 2020.

KEREKES, Tamas. **Analysis and Modeling of Transformerless Photovoltaic Inverter Systems**. 2009. PhD Thesis - Institut for Energiteknik, Aalborg Universitet, Aalborg, Denmark, 2009. Disponível em: https://vbn.aau.dk/ws/portalfiles/portal/549568627/tamas_kerekes_no_publications.pdf. Acesso em: 1 maio. 2021.

KEREKES, Tamás; TEODORESCU, Remus; RODRIGUEZ, Pedro; VAZQUEZ, Gerardo; ALDABAS, Emiliano. A New High-Efficiency Single-Phase Transformerless PV Inverter Topology. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 58, n. 1, p. 184–191, 2011. DOI: 10.1109/TIE.2009.2024092.

KHAN, Ahmad; D’SILVA, Silvanus; HOSSEINZADEHTAHER, Mohsen; SHADMAND, Mohammad B.; ABU-RUB, Haitham. Differential and Common Mode Active Resonance Damping Control for Shunt-less LCL Filter Based Grid-Connected PV Inverters. *Em: 2019 IEEE POWER AND ENERGY CONFERENCE AT ILLINOIS (PECI) 2019*, Champaign, IL, USA. **Anais [...]**. . *Em: 2019 IEEE POWER AND ENERGY CONFERENCE AT ILLINOIS (PECI)*. Champaign, IL, USA: IEEE, 2019. p.

1–8. DOI: 10.1109/PECI.2019.8698929. Disponível em: <https://ieeexplore.ieee.org/document/8698929/>. Acesso em: 25 jan. 2022.

KHAN, Md Noman H.; FOROUZESH, Mojtaba; SIWAKOTI, Yam P.; LI, Li; KEREKES, Tamas; BLAABJERG, Frede. Transformerless Inverter Topologies for Single-Phase Photovoltaic Systems: A Comparative Review. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, [S. l.], v. 8, n. 1, p. 805–835, 2020. DOI: 10.1109/JESTPE.2019.2908672.

KJAER, S. B.; PEDERSEN, J. K.; BLAABJERG, F. A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules. **IEEE Transactions on Industry Applications**, [S. l.], v. 41, n. 5, p. 1292–1306, 2005. DOI: 10.1109/TIA.2005.853371.

KNAUP, PETER. **INVERTER**, WO/2007/048420, 2007.

KOUTROULIS, Eftichios; BLAABJERG, Frede. Design Optimization of Transformerless Grid-Connected PV Inverters Including Reliability. **IEEE Transactions on Power Electronics**, [S. l.], v. 28, n. 1, p. 325–335, 2013. DOI: 10.1109/TPEL.2012.2198670.

LI, Wuhua; GU, Yunjie; LUO, Haoze; CUI, Wenfeng; HE, Xiangning; XIA, Changliang. Topology Review and Derivation Methodology of Single-Phase Transformerless Photovoltaic Inverters for Leakage Current Suppression. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 62, n. 7, p. 4537–4551, 2015. DOI: 10.1109/TIE.2015.2399278.

LI, Xiaoqiang; FANG, Jingyang; TANG, Yi; WU, Xiaojie. Robust Design of LCL Filters for Single-Current-Loop-Controlled Grid-Connected Power Converters With Unit PCC Voltage Feedforward. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, [S. l.], v. 6, n. 1, p. 54–72, 2018. a. DOI: 10.1109/JESTPE.2017.2766672.

LI, Xiaoqiang; FANG, Jingyang; TANG, Yi; WU, Xiaojie; GENG, Yiwen. Capacitor-Voltage Feedforward With Full Delay Compensation to Improve Weak Grids Adaptability of LCL-Filtered Grid-Connected Converters for Distributed Generation Systems. **IEEE Transactions on Power Electronics**, [S. l.], v. 33, n. 1, p. 749–764, 2018. b. DOI: 10.1109/TPEL.2017.2665483.

LISERRE, M.; BLAABJERG, F.; HANSEN, S. Design and Control of an LCL-Filter-Based Three-Phase Active Rectifier. **IEEE Transactions on Industry Applications**, [S. l.], v. 41, n. 5, p. 1281–1291, 2005. DOI: 10.1109/TIA.2005.853373.

LISERRE, M.; TEODORESCU, R.; BLAABJERG, F. Stability of photovoltaic and wind turbine grid-connected inverters for a large set of grid impedance values. **IEEE Transactions on Power Electronics**, [S. l.], v. 21, n. 1, p. 263–272, 2006. DOI: 10.1109/TPEL.2005.861185.

LIU, Bangyin; WEI, Qikang; ZOU, Changyue; DUAN, Shanxu. Stability Analysis of LCL-Type Grid-Connected Inverter Under Single-Loop Inverter-Side Current Control With Capacitor Voltage Feedforward. **IEEE Transactions on Industrial Informatics**, [S. l.], v. 14, n. 2, p. 691–702, 2018. DOI: 10.1109/TII.2017.2766890.

LIU, Yuan; WU, Weimin; HE, Yuanbin; LIN, Zhe; BLAABJERG, Frede; CHUNG, Henry Shu-Hung. An Efficient and Robust Hybrid Damper for LCL- or LLCL-Based Grid-Tied Inverter With Strong Grid-Side Harmonic Voltage Effect Rejection. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 63, n. 2, p. 926–936, 2016. DOI: 10.1109/TIE.2015.2478738.

LONG, Bo; HUANG, LiJun; SUN, HongBin; CHEN, Yong; VICTOR, Freret; CHONG, Kil To. An intelligent dc current minimization method for transformerless grid-connected photovoltaic inverters. **ISA Transactions**, [S. l.], v. 88, p. 268–279, 2019. a. DOI: 10.1016/j.isatra.2018.12.005.

LONG, Bo; WANG, Wei; HUANG, LiJun; CHEN, Yong; LI, FuSheng; SUN, HongBin; LI, Hui. Design and implementation of a virtual capacitor based DC current suppression method for grid-connected inverters. **ISA Transactions**, [S. l.], v. 92, p. 257–272, 2019. b. DOI: 10.1016/j.isatra.2019.02.019.

LONG, Bo; ZHANG, Muheng; LIAO, Yong; HUANG, Lijun; CHONG, Kil To. An Overview of DC Component Generation, Detection and Suppression for Grid-Connected Converter Systems. **IEEE Access**, [S. l.], v. 7, p. 110426–110438, 2019. c. DOI: 10.1109/ACCESS.2019.2934175.

LÓPEZ, Óscar; FREIJEDO, Francisco D.; YEPES, Alejandro G.; FERNÁNDEZ-COMESAÑA, Pablo; MALVAR, Jano; TEODORESCU, Remus; DOVAL-GANDOY, Jesús. Eliminating Ground Current in a Transformerless Photovoltaic Application. **IEEE Transactions on Energy Conversion**, [S. l.], v. 25, n. 1, p. 140–147, 2010. DOI: 10.1109/TEC.2009.2037810.

LU, Minghui; AL-DURRA, Ahmed; MUYEEN, S. M.; LENG, Siyu; LOH, Poh Chiang; BLAABJERG, Frede. Benchmarking of Stability and Robustness Against Grid Impedance Variation for LCL-Filtered Grid-Interfacing Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 33, n. 10, p. 9033–9046, 2018. DOI: 10.1109/TPEL.2017.2784685.

MAGNETICS INC. **Magnetics Powder Core Catalog**. , 2020. Disponível em: <https://www.mag-inc.com/Media/Magnetics/File-Library/Product%20Literature/Powder%20Core%20Literature/Magnetics-Powder-Core-Catalog-2020.pdf?ext=.pdf>. Acesso em: 13 set. 2021.

MANISH, BHARDWAJ. **Software Phase Locked Loop Design Using C2000 Microcontrollers for Single Phase Grid Connected Inverter**. [s.l.] : Texas Instruments Incorporated, 2017. Disponível em: https://www.ti.com/lit/an/sprabt3a/sprabt3a.pdf?ts=1630175272996&ref_url=https%25A%252F%252Fwww.google.com.br%252F. Acesso em: 28 ago. 2021.

MARAFÃO, F. P.; DECKMANN, S. M.; LUNA, E. K.; LUNA, E. K. A Novel Frequency and Positive Sequence Detector for Utility Applications and Power Quality Analysis. **Renewable Energy and Power Quality Journal**, [S. l.], v. 1, n. 02, p. 211–218, 2004. DOI: 10.24084/repqj02.255.

MARTINZ, Fernando Ortiz; DE CARVALHO, Kelly Caroline Mingorancia; AMA, Naji Rajai Nasri; KOMATSU, Wilson; MATAKAS, Lourenco. Optimized tuning method of

stationary frame Proportional Resonant current controllers. *Em*: 2014 INTERNATIONAL POWER ELECTRONICS CONFERENCE (IPEC-HIROSHIMA 2014 - ECCE ASIA) 2014, Hiroshima. **Anais** [...]. . *Em*: 2014 INTERNATIONAL POWER ELECTRONICS CONFERENCE (IPEC-HIROSHIMA 2014 ECCE-ASIA). Hiroshima: IEEE, 2014. p. 2988–2995. DOI: 10.1109/IPEC.2014.6870109. Disponível em: <https://ieeexplore.ieee.org/document/6870109/>. Acesso em: 9 dez. 2023.

MASSING, Jorge Rodrigo; STEFANELLO, Márcio; GRUNDLING, Hilton Abílio; PINHEIRO, Humberto. Adaptive Current Control for Grid-Connected Converters With LCL Filter. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 59, n. 12, p. 4681–4693, 2012. DOI: 10.1109/TIE.2011.2177610.

MCMURRAY WILLIAM. **Inverter circuits**, US3207974A, 1965.

MOHAN, Ned; UNDELAND, Tore M.; ROBBINS, William P. **Power electronics: converters, applications, and design**. 3rd ed ed. Hoboken, NJ: John Wiley & Sons, 2003.

MORADI, Gholam Reza; AFSHARI, Ehsan; RAHIMI, Ramin; FARHANGI, Babak; FARHANGI, Shahrokh. Improvement of the modulation method for single-phase transformerless photovoltaic conergy inverter for reactive power injection capability. *Em*: 2016 24TH IRANIAN CONFERENCE ON ELECTRICAL ENGINEERING (ICEE) 2016, Shiraz, Iran. **Anais** [...]. . *Em*: 2016 24TH IRANIAN CONFERENCE ON ELECTRICAL ENGINEERING (ICEE). Shiraz, Iran: IEEE, 2016. p. 1312–1317. DOI: 10.1109/IranianCEE.2016.7585724. Disponível em: <http://ieeexplore.ieee.org/document/7585724/>. Acesso em: 14 fev. 2021.

MUKHERJEE, Nilanjan; DE, Dipankar. Analysis and improvement of performance in LCL filter-based PWM rectifier/inverter application using hybrid damping approach. **IET Power Electronics**, [S. l.], v. 6, n. 2, p. 309–325, 2013. DOI: 10.1049/iet-pel.2012.0032.

MULLER, BURKHARD. **MEASURING ARRAY**, US 7,576,547 B2, 2009.

MYRZIK, J. M. A.; CALAIS, M. String and module integrated inverters for single-phase grid connected photovoltaic systems - a review. *Em*: 2003 IEEE BOLOGNA POWER TECH CONFERENCE PROCEEDINGS, 2003, **Anais** [...]. . *Em*: 2003 IEEE BOLOGNA POWER TECH CONFERENCE PROCEEDINGS,. [s.l: s.n.] p. 8 pp. Vol.2-. DOI: 10.1109/PTC.2003.1304589.

NABAE, Akira; TAKAHASHI, Isao; AKAGI, Hirofumi. A New Neutral-Point-Clamped PWM Inverter. **IEEE Transactions on Industry Applications**, [S. l.], v. IA-17, n. 5, p. 518–523, 1981. DOI: 10.1109/TIA.1981.4503992.

NAVE, M. J. On modeling the common mode inductor. *Em*: IEEE 1991 INTERNATIONAL SYMPOSIUM ON ELECTROMAGNETIC COMPATIBILITY 1991, Cherry Hill, NJ, USA. **Anais** [...]. . *Em*: IEEE 1991 INTERNATIONAL SYMPOSIUM ON ELECTROMAGNETIC COMPATIBILITY. Cherry Hill, NJ, USA: IEEE, 1991. p. 452–457. DOI: 10.1109/ISEMC.1991.148275. Disponível em: <http://ieeexplore.ieee.org/document/148275/>. Acesso em: 11 ago. 2021.

OMATA, Shinpei; SHIMIZU, Toshihisa. Design Method for EMI Filters Connected to Both dc and ac ports of a Residential-Use Photovoltaic Power Conditioner. **Electrical Engineering in Japan**, [S. l.], v. 197, n. 2, p. 56–67, 2016. DOI: 10.1002/eej.22873.

OZKAN, Ziya; HAVA, Ahmet M. Classification of Grid Connected Transformerless PV Inverters with a Focus on the Leakage Current Characteristics and Extension of Topology Families. **Journal of Power Electronics**, [S. l.], v. 15, n. 1, p. 256–267, 2015. DOI: 10.6113/JPE.2015.15.1.256.

PADMANABAN, Sanjeevikumar; CHENNIAPPAN, Sharmeela; PALANISAMY, Sivaraman (ORG.). **Power Systems Operation with 100% Renewable Energy Sources**. Amsterdam, Netherlands: Elsevier, 2024.

PARK, Ki-Bum; KIEFERNDORF, Frederick D.; DROFENIK, Uwe; PETTERSSON, Sami; CANALES, Francisco. Weight Minimization of LCL Filters for High-Power Converters: Impact of PWM Method on Power Loss and Power Density. **IEEE Transactions on Industry Applications**, [S. l.], v. 53, n. 3, p. 2282–2296, 2017. DOI: 10.1109/TIA.2017.2657479.

PARKER, Stewart Geoffrey; MCGRATH, Brendan P.; HOLMES, Donald Grahame. Regions of Active Damping Control for LCL Filters. **IEEE Transactions on Industry Applications**, [S. l.], v. 50, n. 1, p. 424–432, 2014. DOI: 10.1109/TIA.2013.2266892.

PEÑA-ALZOLA, R.; LISERRE, M.; BLAABJERG, F.; SEBASTIÁN, R.; DANNEHL, J.; FUCHS, F. W. Analysis of the Passive Damping Losses in LCL-Filter-Based Grid Converters. **IEEE Transactions on Power Electronics**, [S. l.], v. 28, n. 6, p. 2642–2646, 2013. DOI: 10.1109/TPEL.2012.2222931.

PEÑA-ALZOLA, Rafael; LISERRE, Marco; BLAABJERG, Frede; ORDONEZ, Martin; YANG, Yongheng. LCL-Filter Design for Robust Active Damping in Grid-Connected Converters. **IEEE Transactions on Industrial Informatics**, [S. l.], v. 10, n. 4, p. 2192–2203, 2014. DOI: 10.1109/TII.2014.2361604.

POONGOTHAI, C.; VASUDEVAN, Krishna. Design of LCL Filter for Grid-Interfaced PV System Based on Cost Minimization. **IEEE Transactions on Industry Applications**, [S. l.], v. 55, n. 1, p. 584–592, 2019. DOI: 10.1109/TIA.2018.2865723.

R. SHARMA. Removal of DC offset current from transformerless PV inverters connected to utility. *Em*: 2005, Cork, Ireland. **Anais [...]**. *Em*: 40TH INTERNATIONAL UNIVERSITIES POWER ENGINEERING CONFERENCE (UPEC 2005). Cork, Ireland. Disponível em: http://eprints.usq.edu.au/8224/1/Sharma_IUPEC2005_PV.pdf.

RAHMAN, M. F.; ZHONG, L. A new, transformerless, photovoltaic array to utility grid interconnection. *Em*: PROCEEDINGS OF SECOND INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND DRIVE SYSTEMS 1997, Singapore. **Anais [...]**. *Em*: SECOND INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND DRIVE SYSTEMS. Singapore: IEEE, 1997. p. 139–143. DOI: 10.1109/PEDS.1997.618682. Disponível em: <http://ieeexplore.ieee.org/document/618682/>. Acesso em: 31 dez. 2020.

RASHID, Muhammad H. (ORG.). **Alternative energy in power electronics**. Amsterdam ; Boston: Elsevier/Butterworth-Heinemann, 2015.

R.B. RIDLEY. Secondary LC filter analysis and design techniques for current-mode-controlled converters. **IEEE Transactions on Power Electronics**, [S. l.], v. 3, n. 4, p. 499–507, 1988. DOI: 10.1109/63.17972.

REZNIK, Aleksandr; SIMOES, Marcelo Godoy; AL-DURRA, Ahmed; MUYYEEN, S. M. LCL Filter Design and Performance Analysis for Grid-Interconnected Systems. **IEEE Transactions on Industry Applications**, [S. l.], v. 50, n. 2, p. 1225–1232, 2014. DOI: 10.1109/TIA.2013.2274612.

ROBERTO GONZALEZ SENOSIAIN; JAVIER COLOMA CALAHORRA; LUIS MARROYO PALOMO; JESUS LOPEZ TABERNA; PABLO SANCHIS GURPIDE. **Single-phase inverter circuit to condition and transform direct current electric power into alternating current electric power**, US20090316458A1, 2009.

RODRIGUEZ, P.; LUNA, A.; CANDELA, I.; TEODORESCU, R.; BLAABJERG, F. Grid synchronization of power converters using multiple second order generalized integrators. *Em*: 2008 34TH ANNUAL CONFERENCE OF IEEE INDUSTRIAL ELECTRONICS 2008, Orlando, FL. **Anais [...]**. *Em*: IECON 2008 - 34TH ANNUAL CONFERENCE OF IEEE INDUSTRIAL ELECTRONICS SOCIETY. Orlando, FL: IEEE, 2008. p. 755–760. DOI: 10.1109/IECON.2008.4758048. Disponível em: <http://ieeexplore.ieee.org/document/4758048/>. Acesso em: 31 out. 2022.

RODRIGUEZ-DIAZ, Enrique; FREIJEDO, Francisco D.; VASQUEZ, Juan C.; GUERRERO, Josep M. Analysis and Comparison of Notch Filter and Capacitor Voltage Feedforward Active Damping Techniques for LCL Grid-Connected Converters. **IEEE Transactions on Power Electronics**, [S. l.], v. 34, n. 4, p. 3958–3972, 2019. DOI: 10.1109/TPEL.2018.2856634.

RUAN, Xinbo; WANG, Xuehua; PAN, Donghua; YANG, Dongsheng; LI, Weiwei; BAO, Chenlei. **Control Techniques for LCL-Type Grid-Connected Inverters**. [s.l.] : Springer Singapore, 2018. DOI: 10.1007/978-981-10-4277-5. Disponível em: <https://www.springer.com/gp/book/9789811042768>. Acesso em: 26 out. 2019.

RYAN, M. J.; LORENZ, R. D. A high performance sine wave inverter controller with capacitor current feedback and “back-EMF” decoupling. *Em*: PROCEEDINGS OF PESC '95 - POWER ELECTRONICS SPECIALIST CONFERENCE 1995, Atlanta, GA, USA. **Anais [...]**. *Em*: PESC '95 - POWER ELECTRONICS SPECIALIST CONFERENCE. Atlanta, GA, USA: IEEE, 1995. p. 507–513. DOI: 10.1109/PESC.1995.474857. Disponível em: <http://ieeexplore.ieee.org/document/474857/>. Acesso em: 27 ago. 2021.

SAID-ROMDHANE, Marwa; NAOUAR, Mohamed; BELKHODJA, Ilhem; MONMASSON, Eric. An Improved LCL Filter Design in Order to Ensure Stability without Damping and Despite Large Grid Impedance Variations. **Energies**, [S. l.], v. 10, n. 3, p. 336, 2017. DOI: 10.3390/en10030336.

SANATKAR-CHAYJANI, Majid; MONFARED, Mohammad. Design of LCL and LLCL filters for single-phase grid connected converters. **IET Power Electronics**, [S. l.], v. 9, n. 9, p. 1971–1978, 2016. DOI: 10.1049/iet-pel.2015.0922.

SARIDAKIS, S.; KOUTROULIS, E.; BLAABJERG, F. Optimal design of NPC and Active-NPC transformerless PV inverters. *Em: 2012 3RD IEEE INTERNATIONAL SYMPOSIUM ON POWER ELECTRONICS FOR DISTRIBUTED GENERATION SYSTEMS (PEDG) 2012, Aalborg*. **Anais [...]**. *Em: 2012 3RD IEEE INTERNATIONAL SYMPOSIUM ON POWER ELECTRONICS FOR DISTRIBUTED GENERATION SYSTEMS (PEDG)*. Aalborg: IEEE, 2012. p. 106–113. DOI: 10.1109/PEDG.2012.6253987. Disponível em: <http://ieeexplore.ieee.org/document/6253987/>. Acesso em: 6 set. 2022.

SCHAFFNER. **Leakage Currents in Power Line Filters: Basics about leakage currents including calculation and measurements**. Switzerland. Disponível em: https://emcfastpass.com/wp-content/uploads/2017/04/Powerline_leakage.pdf. Acesso em: 13 fev. 2021.

SCHMIDT, H.; SIEDLE, C.; KETTERER, J. **Inverter for transforming a DC voltage into an AC current or an AC voltage**, EP1369985A2, 2005.

SCHMIDT, H.; SIEDLE, C.; KETTERER, J. **DC/AC converter to convert direct electric voltage into alternating voltage or into alternating current**, US7046534B2, 2006.

SHAYESTEGAN, Mohsen; SHAKERI, Mohammad; ABUNIMA, Hamza; REZA, S. M. Salim; AKHTARUZZAMAN, M.; BAIS, Badariah; MAT, Sohif; SOPIAN, Kamaruzzaman; AMIN, Nowshad. An overview on prospects of new generation single-phase transformerless inverters for grid-connected photovoltaic (PV) systems. **Renewable and Sustainable Energy Reviews**, [S. l.], v. 82, p. 515–530, 2018. DOI: 10.1016/j.rser.2017.09.055.

SHEN, C. L.; PENG, S. T. A Half-Bridge PV System with Bi-direction Power Flow Controlling and Power Quality Improvement. *Em: 2007 7TH INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND DRIVE SYSTEMS 2007, Bangkok, Thailand*. **Anais [...]**. *Em: 2007 7TH INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND DRIVE SYSTEMS*. Bangkok, Thailand: IEEE, 2007. p. 725–731. DOI: 10.1109/PEDS.2007.4487783. Disponível em: <http://ieeexplore.ieee.org/document/4487783/>. Acesso em: 24 abr. 2021.

SIWAKOTI, Yam P.; BLAABJERG, Frede. Common-Ground-Type Transformerless Inverters for Single-Phase Solar Photovoltaic Systems. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 65, n. 3, p. 2100–2111, 2018. DOI: 10.1109/TIE.2017.2740821.

SMA. **Leading Leakage Currents Information on the design of transformerless inverters of type Sunny Boy, Sunny Tripower, Sunny Highpower**. [s.l.: s.n.]. Disponível em: <https://files.sma.de/downloads/Ableitstrom-TI-en-26.pdf>. Acesso em: 13 fev. 2021.

STRACHAN, Nicholas P. W.; JOVCIC, Dragan. Stability of a Variable-Speed Permanent Magnet Wind Generator With Weak AC Grids. **IEEE Transactions on Power Delivery**, [S. l.], v. 25, n. 4, p. 2779–2788, 2010. DOI: 10.1109/TPWRD.2010.2053723.

TANG, Ting; XIE, Shaojun; XU, Jinming. Evaluations of current control in weak grid case for grid-connected LCL-filtered inverter. **IET Power Electronics**, [S. l.], v. 6, n. 2, p. 227–234, 2013. DOI: 10.1049/iet-pel.2012.0192.

TANG, Yi; YAO, Wenli; LOH, Poh Chiang; BLAABJERG, Frede. Highly Reliable Transformerless Photovoltaic Inverters With Leakage Current and Pulsating Power Elimination. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 63, n. 2, p. 1016–1026, 2016. DOI: 10.1109/TIE.2015.2477802.

TANG, Yi; YOON, Changwoo; ZHU, Rongwu; BLAABJERG, Frede. Generalized stability regions of current control for LCL-filtered grid-connected converters without passive or active damping. *Em*: 2015 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE) 2015, Montreal, QC, Canada. **Anais [...]**. *Em*: 2015 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION. Montreal, QC, Canada: IEEE, 2015. p. 2040–2047. DOI: 10.1109/ECCE.2015.7309948. Disponível em: <http://ieeexplore.ieee.org/document/7309948/>. Acesso em: 16 jul. 2020.

TARATEERASETH, V. EMI filter design: Part III: Selection of filter topology for optimal performance. **IEEE Electromagnetic Compatibility Magazine**, [S. l.], v. 1, n. 2, p. 60–73, 2012. DOI: 10.1109/MEMC.2012.6244975.

TAWARA, T.; AOKI, T.; KAWAGOE, Y. An efficient interactive inverter for a photovoltaic system. *Em*: APEC '99. FOURTEENTH ANNUAL APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION. 1999 CONFERENCE PROCEEDINGS (CAT. NO.99CH36285) 1999, Dallas, TX, USA. **Anais [...]**. Dallas, TX, USA: IEEE, 1999. p. 1052–1056 vol.2. DOI: 10.1109/APEC.1999.750499. Disponível em: <http://ieeexplore.ieee.org/document/750499/>. Acesso em: 31 dez. 2020.

TC EL-042. **AS/NZS 4777.2:2020, Grid connection of energy systems via inverters - Part 2: Inverter requirements**. AUS/NZ: TC EL-042, 2020.

TDK. **Metallized Polyester Film Capacitors (MKT)**. TDK Electronics AG, , 2019. Disponível em: https://product.tdk.com/system/files/dam/doc/product/capacitor/film/mkt/data_sheet/20/20/db/fc_2009/b32520_529.pdf. Acesso em: 6 fev. 2023.

TEODORESCU, Remus; LISERRE, Marco; RODRÍGUEZ, Pedro. **Grid converters for photovoltaic and wind power systems**. Chichester: Wiley, 2011.

TRAFIX. **IMD Insulation Monitoring System for Photovoltaic applications**. , 2020. Disponível em: https://www.trafox.fi/wp-content/uploads/2021/01/TrafoxSuperintend_IMD_PV_EN_rev6_HVC-11_15.pdf. Acesso em: 17 ago. 2022.

UNIVERSITY OF STRATHCLYDE. **DC INJECTION INTO LOW VOLTAGE AC NETWORKS**. Glasgow, UK: UNIVERSITY OF STRATHCLYDE, 2005. Disponível em: <https://www.osti.gov/etdeweb/servlets/purl/20714599>.

VAJTA, Miklos. Some remarks on Pade-approximations. *Em*: 2000, **Anais [...]**. [s.l.: s.n.] p. 53–58. Disponível em: https://ris.utwente.nl/ws/portalfiles/portal/134422804/Some_remarks_on_Pade-approximations.pdf.

VENKATRAMANAN, D.; JOHN, Vinod. A Modified Common-Mode Filter with Enhanced Attenuation Performance in Single-Phase Grid-Tied Solar PV Inverters. *Em*: 2020 IEEE INTERNATIONAL CONFERENCE ON POWER ELECTRONICS, SMART GRID AND RENEWABLE ENERGY (PESGRE2020) 2020, Cochin, India. **Anais [...]**. Cochin, India: IEEE, 2020. p. 1–6. DOI: 10.1109/PESGRE45664.2020.9070514. Disponível em: <https://ieeexplore.ieee.org/document/9070514/>. Acesso em: 23 mar. 2021.

VICTOR, M.; FRANK, G.; SVEN, B.; UWE, H. **Method of converting a direct current voltage from a source of direct current voltage, more specifically from a photovoltaic source of direct current voltage, into a alternating current voltage**, US20050286281A1, 2005.

VICTOR, M.; FRANK, G.; SVEN, B.; UWE, H. **Method of converting a DC voltage of a DC source, in particular of a photovoltaic DC source, in an AC voltage**, EP1626494A2, 2006.

VICTOR, M.; FRANK, G.; SVEN, B.; UWE, H. **Method of converting a direct current voltage from a source of direct current voltage, more specifically from a photovoltaic source of direct current voltage, into a alternating current voltage**, US7411802B2, 2008.

VITORINO, M. A. **Eletrônica De Potência: FUNDAMENTOS, CONCEITOS E APLICAÇÕES**. 1. ed. Curitiba, PR: APPRIS, 2019.

VUKOSAVIC, Slobodan N.; PERIC, Ljiljana S. High-Precision Active Suppression of DC Bias in AC Grids by Grid-Connected Power Converters. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 64, n. 1, p. 857–865, 2017. DOI: 10.1109/TIE.2016.2542126.

WANG, Jianguo; YAN, Jiu Dun; JIANG, Lin; ZOU, Jiyan. Delay-Dependent Stability of Single-Loop Controlled Grid-Connected Inverters with LCL Filters. **IEEE Transactions on Power Electronics**, [S. l.], v. 31, n. 1, p. 743–757, 2016. DOI: 10.1109/TPEL.2015.2401612.

WANG, Shuo; KONG, Pengju; LEE, Fred. C. Common Mode Noise Reduction for Boost Converters Using General Balance Technique. **IEEE Transactions on Power Electronics**, [S. l.], v. 22, n. 4, p. 1410–1416, 2007. DOI: 10.1109/TPEL.2007.900503.

WANG, T. C. Y.; ZHIHONG YE; GAUTAM SINHA; XIAOMING YUAN. Output filter design for a grid-interconnected three-phase inverter. *Em*: 2003, Acapulco, Mexico. **Anais [...]**. *Em*: PESC 2003 - POWER ELECTRONICS SPECIALIST CONFERENCE. Acapulco, Mexico: IEEE, 2003. p. 779–784. DOI: 10.1109/PESC.2003.1218154.

Disponível em: <http://ieeexplore.ieee.org/document/1218154/>. Acesso em: 31 dez. 2020.

WANG, Xiongfei; BLAABJERG, Frede; LOH, Poh Chiang. Grid-Current-Feedback Active Damping for LCL Resonance in Grid-Connected Voltage-Source Converters. **IEEE Transactions on Power Electronics**, [S. l.], v. 31, n. 1, p. 213–223, 2016. DOI: 10.1109/TPEL.2015.2411851.

WOLFRAM RESEARCH. **Solve**. Wolfram Language & System Documentation Center, , 2020. Disponível em: <https://reference.wolfram.com/language/ref/Solve.html>. Acesso em: 17 set. 2022.

WU, Tsai-Fu; MISRA, Mitradatta; LIN, Li-Chiun; HSU, Chih-Wei. An Improved Resonant Frequency Based Systematic LCL Filter Design Method for Grid-Connected Inverter. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 64, n. 8, p. 6412–6421, 2017. a. DOI: 10.1109/TIE.2017.2682004.

WU, Weimin; BLAABJERG, Frede; CHUNG, Henry; HE, Yuanbin; HUANG, Min. **Control and Filter Design of Single-Phase Grid-Connected Converters**. 1. ed. [s.l.] : Wiley, 2022. DOI: 10.1002/9781119886594. Disponível em: <https://onlinelibrary.wiley.com/doi/book/10.1002/9781119886594>. Acesso em: 20 abr. 2023.

WU, Weimin; HE, Yuanbin; BLAABJERG, Frede. An LLCL Power Filter for Single-Phase Grid-Tied Inverter. **IEEE Transactions on Power Electronics**, [S. l.], v. 27, n. 2, p. 782–789, 2012. DOI: 10.1109/TPEL.2011.2161337.

WU, Weimin; HE, Yuanbin; TANG, Tianhao; BLAABJERG, Frede. A New Design Method for the Passive Damped LCL and LLCL Filter-Based Single-Phase Grid-Tied Inverter. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 60, n. 10, p. 4339–4350, 2013. a. DOI: 10.1109/TIE.2012.2217725.

WU, Weimin; HUANG, Min; BLAABJERG, Frede. Efficiency comparison between the LLCL and LCL-filters based single-phase grid-tied inverters. **Archives of Electrical Engineering**, [S. l.], v. 63, n. 1, p. 63–79, 2014. DOI: 10.2478/ae-2014-0005.

WU, Weimin; JI, Junhao; BLAABJERG, Frede. Aalborg Inverter - A New Type of “Buck in Buck, Boost in Boost” Grid-Tied Inverter. **IEEE Transactions on Power Electronics**, [S. l.], v. 30, n. 9, p. 4784–4793, 2015. DOI: 10.1109/TPEL.2014.2363566.

WU, Weimin; LIN, Zhe; SUN, Yunjie; WANG, Xiongfei; HUANG, Min; WANG, Huai; CHUNG, Henry Shu-hung. A hybrid damping method for LLCL-filter based grid-tied inverter with a digital filter and an RC parallel passive damper. *Em: 2013 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION 2013b*, Denver, CO, USA. **Anais** [...]. Denver, CO, USA: IEEE, 2013. p. 456–463. DOI: 10.1109/ECCE.2013.6646737. Disponível em: <http://ieeexplore.ieee.org/document/6646737/>. Acesso em: 7 mar. 2023.

WU, Weimin; LIU, Yuan; HE, Yuanbin; CHUNG, Henry Shu-Hung; LISERRE, Marco; BLAABJERG, Frede. Damping Methods for Resonances Caused by LCL-Filter-Based Current-Controlled Grid-Tied Power Inverters: An Overview. **IEEE Transactions on**

Industrial Electronics, [S. l.], v. 64, n. 9, p. 7402–7413, 2017. b. DOI: 10.1109/TIE.2017.2714143.

WU, Weimin; SUN, Yunjie; LIN, Zhe; HE, Yuanbin; HUANG, Min; BLAABJERG, Frede; CHUNG, Henry Shu-hung. A Modified LLCL Filter With the Reduced Conducted EMI Noise. **IEEE Transactions on Power Electronics**, [S. l.], v. 29, n. 7, p. 3393–3402, 2014. DOI: 10.1109/TPEL.2013.2280672.

WU, Weimin; SUN, Yunjie; LIN, Zhe; HUANG, Min; BLAABJERG, Frede; CHUNG, Henry Shu-hung. A modified LLCL-filter with the reduced conducted EMI noise. *Em: 2013 15TH EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS (EPE) 2013c*, Lille, France. **Anais [...]**. Lille, France: IEEE, 2013. p. 1–10. DOI: 10.1109/EPE.2013.6634408. Disponível em: <https://ieeexplore.ieee.org/document/6634408>. Acesso em: 23 mar. 2021.

XIAO, Huafeng. Overview of Transformerless Photovoltaic Grid-Connected Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 36, n. 1, p. 533–548, 2021. DOI: 10.1109/TPEL.2020.3003721.

XIAO, Huafeng; WANG, Xiaobiao. **Transformerless Photovoltaic Grid-Connected Inverters**. Singapore: Springer Singapore, 2021. DOI: 10.1007/978-981-15-8525-8. Disponível em: <http://link.springer.com/10.1007/978-981-15-8525-8>. Acesso em: 30 dez. 2020.

XIAO, Huafeng; XIE, Shaojun. Leakage Current Analytical Model and Application in Single-Phase Transformerless Photovoltaic Grid-Connected Inverter. **IEEE Transactions on Electromagnetic Compatibility**, [S. l.], v. 52, n. 4, p. 902–913, 2010. DOI: 10.1109/TEMC.2010.2064169.

XIAO, Huafeng; XIE, Shaojun; CHEN, Yang; HUANG, Ruhai. An Optimized Transformerless Photovoltaic Grid-Connected Inverter. **IEEE Transactions on Industrial Electronics**, [S. l.], v. 58, n. 5, p. 1887–1895, 2011. DOI: 10.1109/TIE.2010.2054056.

XIN, Zhen; MATTAVELLI, Paolo; YAO, Wenli; YANG, Yongheng; BLAABJERG, Frede; LOH, Poh Chiang. Mitigation of Grid-Current Distortion for LCL-Filtered Voltage-Source Inverter With Inverter-Current Feedback Control. **IEEE Transactions on Power Electronics**, [S. l.], v. 33, n. 7, p. 6248–6261, 2018. DOI: 10.1109/TPEL.2017.2740946.

XIN, Zhen; WANG, Xiongfei; LOH, Poh Chiang; BLAABJERG, Frede. Grid-Current-Feedback Control for LCL-Filtered Grid Converters With Enhanced Stability. **IEEE Transactions on Power Electronics**, [S. l.], v. 32, n. 4, p. 3216–3228, 2017. DOI: 10.1109/TPEL.2016.2580543.

XU, Jinming; XIE, Shaojun; HUANG, Liuliu; JI, Lin. Design of LCL-filter considering the control impact for grid-connected inverter with one current feedback only. **IET Power Electronics**, [S. l.], v. 10, n. 11, p. 1324–1332, 2017. DOI: 10.1049/iet-pel.2016.0849.

XU, Jinming; XIE, Shaojun; TANG, Ting. Improved control strategy with grid-voltage feedforward for LCL-filter-based inverter connected to weak grid. **IET Power Electronics**, [S. l.], v. 7, n. 10, p. 2660–2671, 2014. DOI: 10.1049/iet-pel.2013.0666.

YAN, Qingzeng; WU, Xiaojie; YUAN, Xibo; GENG, Yiwen; ZHANG, Qi. Minimization of the DC Component in Transformerless Three-Phase Grid-Connected Photovoltaic Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 30, n. 7, p. 3984–3997, 2015. DOI: 10.1109/TPEL.2014.2350485.

YANG, Bo; LI, Wuhua; GU, Yunjie; CUI, Wenfeng; HE, Xiangning. Improved Transformerless Inverter With Common-Mode Leakage Current Elimination for a Photovoltaic Grid-Connected Power System. **IEEE Transactions on Power Electronics**, [S. l.], v. 27, n. 2, p. 752–762, 2012. DOI: 10.1109/TPEL.2011.2160359.

YANG, Yongheng; ZHOU, Keliang; WANG, Huai; BLAABJERG, Frede. Analysis and Mitigation of Dead-Time Harmonics in the Single-Phase Full-Bridge PWM Converter With Repetitive Controllers. **IEEE Transactions on Industry Applications**, [S. l.], v. 54, n. 5, p. 5343–5354, 2018. DOI: 10.1109/TIA.2018.2825941.

YAO, Wenli; YANG, Yongheng; ZHANG, Xiaobin; BLAABJERG, Frede; LOH, Poh Chiang. Design and Analysis of Robust Active Damping for LCL Filters Using Digital Notch Filters. **IEEE Transactions on Power Electronics**, [S. l.], v. 32, n. 3, p. 2360–2375, 2017. DOI: 10.1109/TPEL.2016.2565598.

YE, Jie; HUANG, Songtao; LIU, Linguo; LI, Lanxin; XU, Jinbang; SHEN, Anwen. Accurate Harmonic Calculation for Digital SPWM of VSI With Dead-Time Effect. **IEEE Transactions on Power Electronics**, [S. l.], v. 36, n. 7, p. 7892–7902, 2021. DOI: 10.1109/TPEL.2020.3041632.

YEPES, Alejandro G.; FREIJEDO, Francisco D.; DOVAL-GANDOY, Jesús; LÓPEZ, Óscar; MALVAR, Jano; FERNANDEZ-COMESAÑA, Pablo. Effects of Discretization Methods on the Performance of Resonant Controllers. **IEEE Transactions on Power Electronics**, [S. l.], v. 25, n. 7, p. 1692–1712, 2010. DOI: 10.1109/TPEL.2010.2041256.

YEPES, Alejandro G.; FREIJEDO, Francisco D.; LOPEZ, Óscar; DOVAL-GANDOY, Jesús. High-Performance Digital Resonant Controllers Implemented With Two Integrators. **IEEE Transactions on Power Electronics**, [S. l.], v. 26, n. 2, p. 563–576, 2011. DOI: 10.1109/TPEL.2010.2066290.

YOUNGSEOK JUNG; GWONJONG YU; JAEHO CHOI; JUYEOP CHOI. High-frequency DC link inverter for grid-connected photovoltaic system. *Em*: 2002, New Orleans, LA, USA. **Anais [...]**. . *Em*: CONFERENCE RECORD OF THE TWENTY-NINTH IEEE PHOTOVOLTAIC SPECIALISTS CONFERENCE 2002. New Orleans, LA, USA: IEEE, 2002. p. 1410–1413. DOI: 10.1109/PVSC.2002.1190873. Disponível em: <http://ieeexplore.ieee.org/document/1190873/>. Acesso em: 31 dez. 2020.

YU, Shaolin; WANG, Jianing; ZHANG, Xing. Effect of water on parasitic capacitance of photovoltaic panel. *Em*: 2017 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE) 2017, Cincinnati, OH. **Anais [...]**. . *Em*: 2017 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE). Cincinnati, OH: IEEE, 2017. p. 4414–4419. DOI: 10.1109/ECCE.2017.8096759. Disponível em: <http://ieeexplore.ieee.org/document/8096759/>. Acesso em: 13 fev. 2021.

YUE, Xiumei; WANG, Hongliang; ZHU, Xiaonan; WEI, Xinwei; LIU, Yan-Fei. A Topology Synthetization Method for Single-Phase, Full-Bridge, Transformerless Inverter with Leakage Current Suppression Part I. **Energies**, [S. l.], v. 13, n. 2, p. 434, 2020. a. DOI: 10.3390/en13020434.

YUE, Xiumei; WANG, Hongliang; ZHU, Xiaonan; WEI, Xinwei; LIU, Yan-Fei. A Topology Synthetization Method for Single-Phase, Full-Bridge, Transformerless Inverter with Leakage Current Suppression—Part II. **Energies**, [S. l.], v. 13, n. 2, p. 446, 2020. b. DOI: 10.3390/en13020446.

ZEB, Kamran; KHAN, Imran; UDDIN, Waqar; KHAN, Muhammad Adil; SATHISHKUMAR, P.; BUSARELLO, Tiago Davi Curi; AHMAD, Iftikhar; KIM, H. J. A Review on Recent Advances and Future Trends of Transformerless Inverter Structures for Single-Phase Grid-Connected Photovoltaic Systems. **Energies**, [S. l.], v. 11, n. 8, p. 1968, 2018. a. DOI: 10.3390/en11081968.

ZEB, Kamran; UDDIN, Waqar; KHAN, Muhammad Adil; ALI, Zunaib; ALI, Muhammad Umair; CHRISTOFIDES, Nicholas; KIM, H. J. A comprehensive review on inverter topologies and control strategies for grid connected photovoltaic system. **Renewable and Sustainable Energy Reviews**, [S. l.], v. 94, p. 1120–1141, 2018. b. DOI: 10.1016/j.rser.2018.06.053.

ZHANG, Jiansong; YANG, Xu; CHEN, Wenjie; ZHOU, Hongwei. Modeling and Resonance Damping for the CM Loop of the MLCL-Filtered Grid-Connected Inverter With Variable Inductors Under the Weak Grid Condition. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, [S. l.], v. 10, n. 1, p. 310–323, 2022. DOI: 10.1109/JESTPE.2021.3050791.

ZHANG, Jiao; CHEN, Wenjie; SONG, Xiaomei; HUANG, Hao; YANG, Xu. On discussion of DC side EMI filter design for conducted noise suppression in photovoltaic system. *Em: 2014 INTERNATIONAL POWER ELECTRONICS AND APPLICATION CONFERENCE AND EXPOSITION 2014, Shanghai, China*. **Anais [...]**. Shanghai, China: IEEE, 2014. p. 441–445. DOI: 10.1109/PEAC.2014.7037896. Disponível em: <https://ieeexplore.ieee.org/document/7037896>. Acesso em: 31 jan. 2024.

ZHANG, Jiao; CHEN, Wenjie; ZHANG, Bin; SONG, Xiaomei; HUANG, Hao. Optimal design of EMI filters for PV system based on parasitic parameter and stability analysis. *Em: 2015 9TH INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND ECCE ASIA (ICPE-ECCE ASIA) 2015, Seoul, South Korea*. **Anais [...]**. Seoul, South Korea: IEEE, 2015. p. 2744–2751. DOI: 10.1109/ICPE.2015.7168159. Disponível em: <http://ieeexplore.ieee.org/document/7168159/>. Acesso em: 13 fev. 2021.

ZHANG, Li; SUN, Kai; FENG, Lanlan; WU, Hongfei; XING, Yan. A Family of Neutral Point Clamped Full-Bridge Topologies for Transformerless Photovoltaic Grid-Tied Inverters. **IEEE Transactions on Power Electronics**, [S. l.], v. 28, n. 2, p. 730–739, 2013. DOI: 10.1109/TPEL.2012.2205406.

ZHANG, Shuaitao; ZHANG, Baihua; LIN, Qiang; TAKEGAMI, Eiji; SHOYAMA, Masahito; DOUSOKY, Gamal M. Modeling and Optimization of Impedance Balancing Technique for Common Mode Noise Attenuation in DC-DC Boost Converters. **Electronics**, [S. l.], v. 9, n. 3, p. 480, 2020. DOI: 10.3390/electronics9030480.

ZHANG, Weichi; ARMSTRONG, Matthew; ELGENDY, Mohammed Ali. Mitigation of DC Current Injection in Transformer-Less Grid-Connected Inverters Using a Voltage Filtering DC Extraction Approach. **IEEE Transactions on Energy Conversion**, [S. l.], v. 34, n. 1, p. 426–434, 2019. DOI: 10.1109/TEC.2018.2874101.

ZOU, Changyue; LIU, Bangyin; DUAN, Shanxu; LI, Rui. Influence of Delay on System Stability and Delay Optimization of Grid-Connected Inverters With LCL Filter. **IEEE Transactions on Industrial Informatics**, [S. l.], v. 10, n. 3, p. 1775–1784, 2014. DOI: 10.1109/TII.2014.2324492.

APÊNDICES

APÊNDICE A – ANÁLISE DE ALGUMAS TOPOLOGIAS DE INVERSORES SEM TRANSFORMADOR PARA SFCR

Neste apêndice, serão apresentadas algumas topologias representativas de cada uma das classes definidas na Figura 2.11. Além disso, também serão apresentadas, as formas de onda dos sinais de comando das chaves semicondutoras, sinais do modulador PWM, formas de onda da corrente injetada na rede elétrica, corrente de fuga e tensão aplicada sobre as capacitâncias parasitas, obtidas por simulação utilizando o software PSIM.

Todos os resultados de simulação foram obtidos considerando os parâmetros listados na Tabela A.1 e os parâmetros específicos mencionados na descrição da simulação de cada topologia¹⁹.

Em todas as simulações foram utilizadas fontes de tensão CC ideais no barramento CC, por esse motivo, não são avaliados os impactos da ondulação de tensão nos capacitores do barramento.

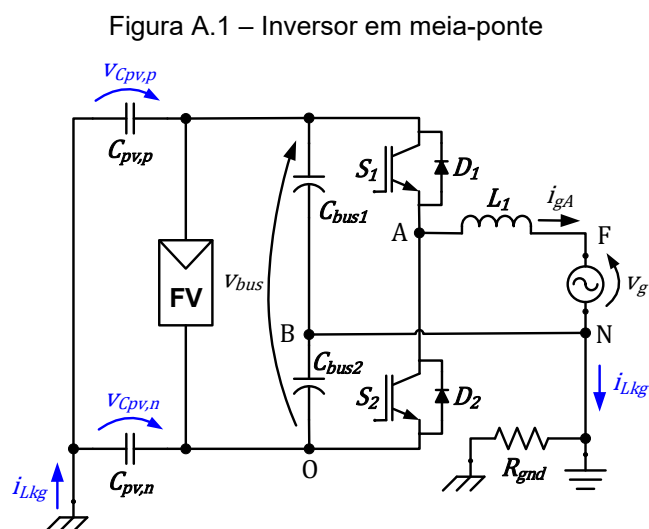
Tabela A.1 – Parâmetros utilizados nas simulações das topologias de inversores sem transformador

Parâmetro	Valor
Timestep do simulador PSIM ($t_{step,PSIM}$)	250 ns
Tensão da rede elétrica (V_g)	220 V RMS (F-N)
Frequência da rede elétrica (f_g)	60 Hz
Frequência de chaveamento (f_{sw})	20 kHz
Frequência de amostragem do sistema de controle (f_s)	20 kHz
Potência ativa injetada na rede (P_{max})	1,5 kW
Fator de Potência (FP)	1
Capacitâncias parasitas dos módulos FV ($C_{pv} = C_{pv,p} + C_{pv,n}$)	(225 nF = 112,5 nF + 112,5 nF)
Resistência de aterramento (R_{gnd})	2 Ω
Tensão do barramento CC (topologias com $V_{bus} > 2V_{g,pk}$)	732 V
Tensão do barramento CC (topologias com $V_{bus} > V_{g,pk}$)	366 V

¹⁹ Exceto quando mencionado um valor diferente na descrição de uma simulação específica, como no caso da topologia Virtual DC Bus Inverter (VDCBI).

A.1 INVERSOR EM MEIA-PONTE (*HALF-BRIDGE*)

A Figura A.1 apresenta o inversor em meia-ponte (XIAO; WANG, 2021).



Fonte: Produção do próprio autor

Entre as características positivas do inversor em meia-ponte pode-se destacar:

- a) a tensão aplicada sobre as capacitâncias parasitas é praticamente constante, desprezando-se a ondulação de tensão nos capacitores do barramento CC, que resulta em baixíssima corrente de fuga. Em (KJAER; PEDERSEN; BLAABJERG, 2005), recomenda-se que essa ondulação de tensão seja inferior a 8,5% da tensão do barramento CC para obter elevada eficiência do algoritmo de MPPT;
- b) em todos os estágios de operação dessa topologia um dos capacitores está em série com a rede elétrica, impedindo a presença de componente CC na corrente injetada (BERBA; ATKINSON; ARMSTRONG, 2014).

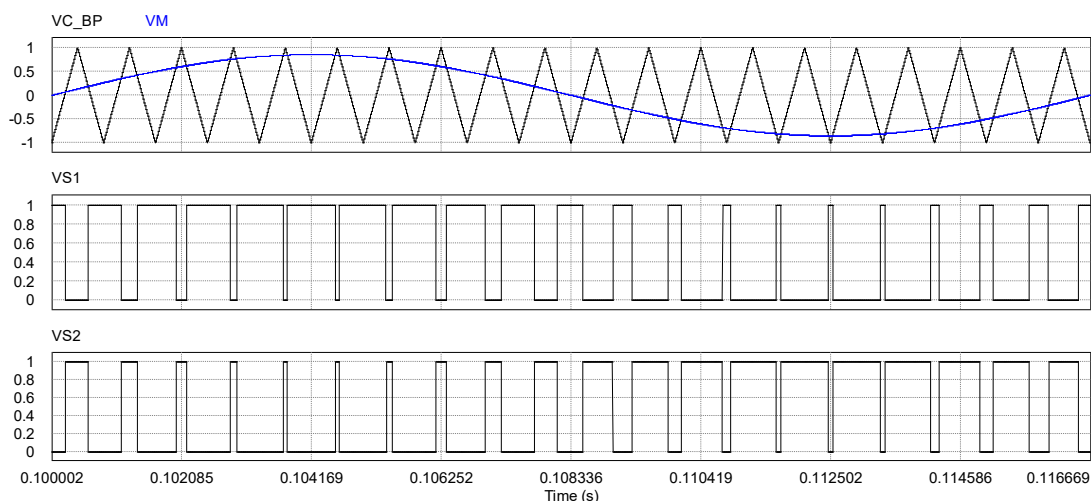
Entre as características negativas do inversor em meia-ponte pode-se destacar:

- a) requer tensão de barramento CC com valor médio maior que o dobro do valor de pico da rede elétrica ($V_{bus} > 2V_{g,pk}$);
- b) requer barramento com CC com ponto médio e balanceamento das tensões dos capacitores do barramento CC (ERTL; WIESINGER; KOLAR, 2008);
- c) as chaves semicondutoras de potência devem suportar a tensão total do barramento CC ($V_{bus} > 2V_{g,pk}$);

- d) elevadas perdas de chaveamento nas chaves semicondutoras de potência devido a tensão elevada do barramento CC;
- e) tensão de saída do inversor com dois níveis, que requer indutores maiores no filtro de harmônicos de corrente, quando comparado a inversores com tensão de saída em 3 níveis, mesma frequência de chaveamento e mesma ondulação de corrente no indutor;
- f) o desempenho das topologias que possuem conexão direta entre o condutor neutro da rede elétrica e o barramento CC pode ser prejudicado em casos de conexão em uma rede elétrica com alta impedância²⁰ ou em um circuito de aterramento com alta impedância (BARATER et al., 2016).

A Figura A.2 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor em meia-ponte. Os sinais apresentados nessa figura são: portadora triangular bipolar ($v_{c,bp}$); sinal modulador (v_m); sinal de comando da chave S_1 (v_{s1}); e sinal de comando da chave S_2 (v_{s2}).

Figura A.2 – Formas de onda da modulação PWM para inversor em meia-ponte: $v_{c,bp}$; v_m ; v_{s1} ; v_{s2} .



Fonte: Produção do próprio autor

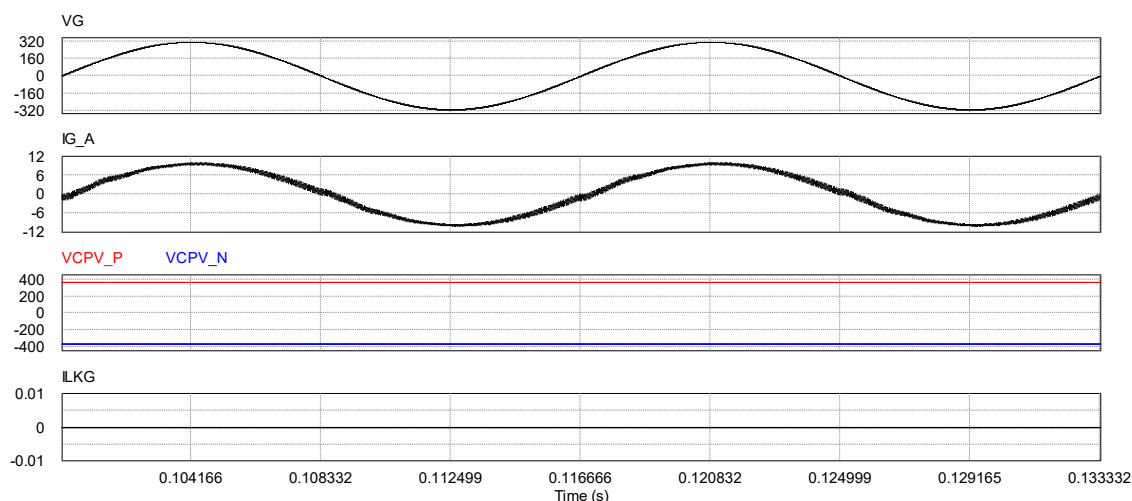
²⁰ Cenário de rede fraca, que apresenta valor baixo da relação entre a potência de curto circuito da rede elétrica no ponto de conexão e a potência do inversor.

A Figura A.3 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio de simulação do inversor em meia-ponte. Na Figura A.3, pode-se observar que a tensão aplicada sobre as capacitâncias parasitas ($v_{Cpv,p}$ e $v_{Cpv,n}$) são praticamente constantes, o que resulta em corrente de fuga (i_{Lkg}) praticamente nula.

Analisando o circuito da Figura A.1, pode-se observar que as tensões sobre as capacitâncias parasitas $C_{pv,p}$ e $C_{pv,n}$ são praticamente as mesmas tensões aplicadas sobre os capacitores do barramento CC C_{bus1} e C_{bus2} , respectivamente.

Na simulação do inversor em meia-ponte foi utilizado um indutor de filtro (L_1) com indutância de 4,745 mH. A corrente de fuga obtida na simulação foi praticamente nula, o que é esperado para todas as topologias com condutor neutro da rede elétrica conectado ao ponto médio do barramento CC, devido a tensão praticamente constante aplicada sobre as capacitâncias parasitas dos módulos fotovoltaicos.

Figura A.3 – Formas de onda do inversor em meia-ponte: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg} .



Fonte: Produção do próprio autor

A.1.1 Topologias derivadas da estrutura em meia ponte

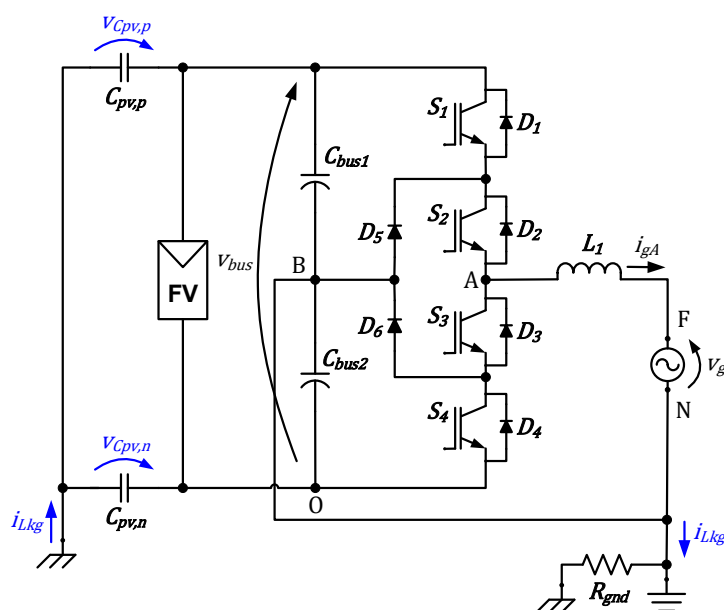
As topologias derivadas da estrutura em meia-ponte mantêm o bom desempenho do inversor em meia-ponte no que diz respeito a corrente de fuga, devido

a conexão do condutor neutro da rede elétrica com o ponto médio do barramento CC, que resulta em tensão praticamente constante aplicada sobre as capacitâncias parasitas dos módulos fotovoltaicos e conseqüentemente baixa corrente de fuga. Por outro lado, as topologias derivadas empregam chaves semicondutoras de potência adicionais e apresentam uma melhoria significativa em relação a tensão de modo diferencial produzida pelo inversor, que passa a apresentar três níveis ao invés dos dois níveis obtidos com o inversor em meia-ponte.

A.1.1.1 Topologia NPC

A Figura A.4 apresenta o inversor com ponto neutro grampeado (NPC – *Neutral Point Clamped*) (NABAE; TAKAHASHI; AKAGI, 1981), (VITORINO, 2019).

Figura A.4 – Inversor NPC



Fonte: Produção do próprio autor

Entre as características positivas do inversor NPC pode-se destacar:

- a) a tensão aplicada sobre a capacitância parasita é praticamente constante, conseqüentemente, a corrente de fuga é praticamente nula;

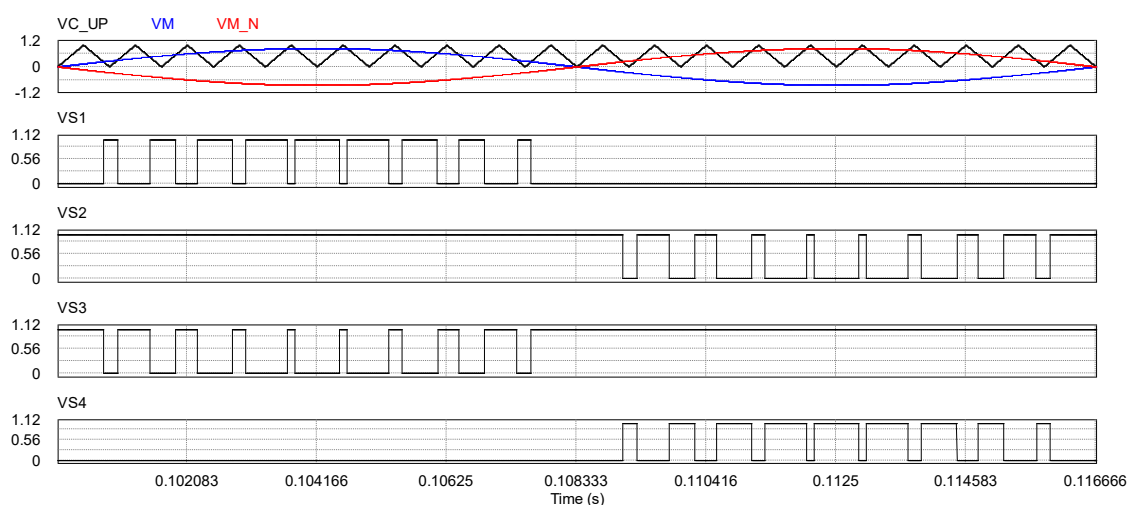
- b) a tensão de saída do inversor apresenta 3 níveis, o que resulta em um filtro de harmônicos com indutância menor quando comparado ao inversor em meia-ponte;
- c) as chaves semicondutoras de potência são submetidas a uma tensão igual a metade da tensão total do barramento CC, o que resulta em menores perdas de comutação.

Entre as características negativas do inversor NPC pode-se destacar:

- a) requer tensão de barramento CC com valor médio maior que o dobro do valor de pico da rede elétrica ($V_{bus} > 2V_{g,pk}$);
- b) requer barramento CC com ponto médio e balanceamento das tensões dos capacitores do barramento CC (ERTL; WIESINGER; KOLAR, 2008);
- c) a corrente injetada na rede pelo inversor pode apresentar componente CC, pois não há capacitor em série com a saída do inversor em todas as etapas de operação (TEODORESCU; LISERRE; RODRÍGUEZ, 2011), (BERBA; ATKINSON; ARMSTRONG, 2014).

A Figura A.5 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor NPC.

Figura A.5 – Formas de onda da modulação PWM para inversor NPC: $V_{c,up}$; V_m ; $V_{m,n}$; $VS1$; $VS2$; $VS3$; $VS4$.

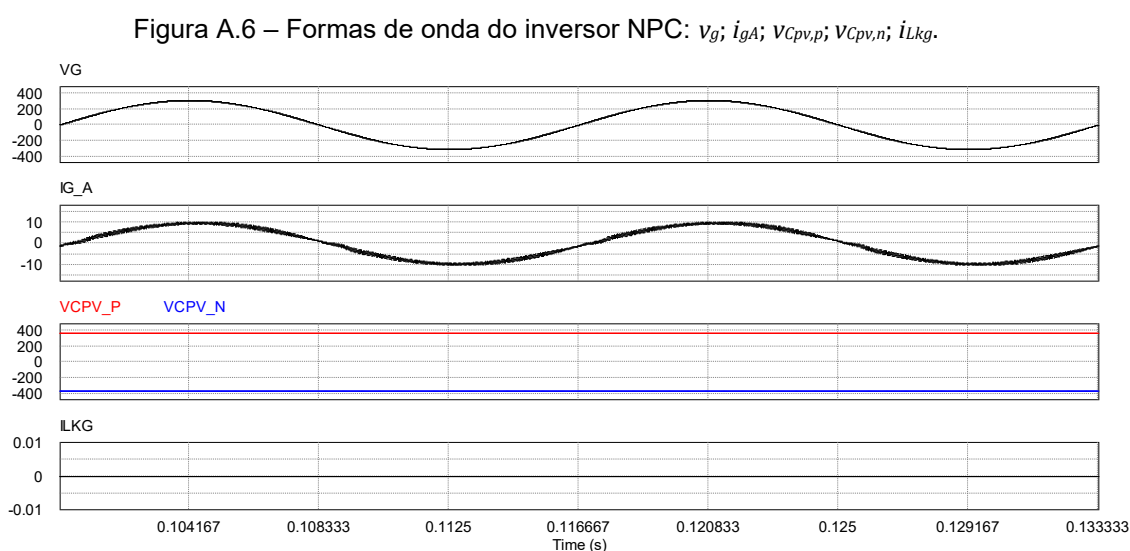


Fonte: Produção do próprio autor

Os sinais apresentados na Figura A.5 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}) e S_4 (v_{s4}).

A Figura A.6 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor NPC.

Na simulação do inversor NPC foi utilizado um indutor de filtro (L_1) com indutância de 2,37 mH. A corrente de fuga obtida na simulação foi praticamente nula.



Fonte: Produção do próprio autor

A.1.1.2 Topologia Conergy NPC

A Figura A.7 apresenta o inversor com a topologia Conergy NPC (KNAUP, PETER, 2007), (MORADI et al., 2016).

Entre as características positivas do inversor Conergy NPC pode-se destacar:

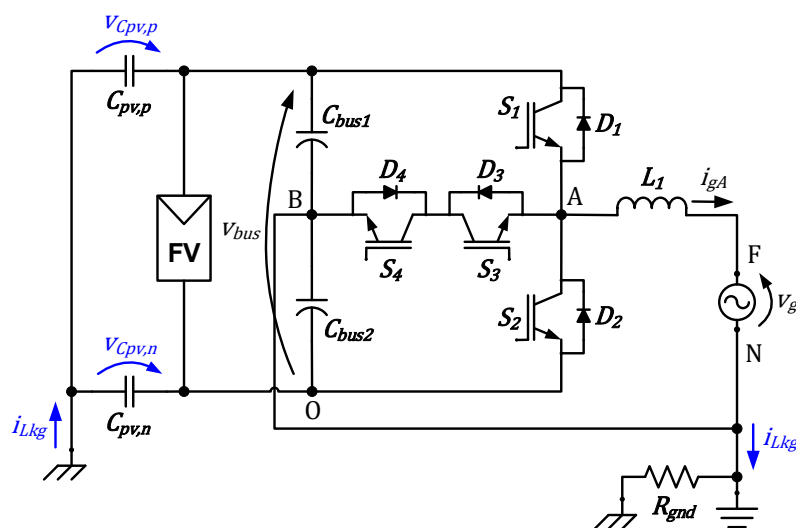
- a) a tensão aplicada sobre a capacitância parasita é praticamente constante, conseqüentemente, a corrente de fuga é praticamente nula;
- b) a tensão de saída do inversor apresenta 3 níveis, o que resulta em um filtro de harmônicos com indutância menor quando comparado ao inversor em meia ponte;

- c) as chaves semicondutoras de potência S_3, S_4, D_3, D_4 são submetidas a uma tensão igual a metade da tensão total do barramento CC.

Entre as características negativas do inversor Conergy NPC pode-se destacar:

- a) requer tensão de barramento CC com valor médio maior que o dobro do valor de pico da rede elétrica ($V_{bus} > 2V_{g,pk}$);
- b) requer barramento CC com ponto médio e balanceamento das tensões dos capacitores do barramento CC (ERTL; WIESINGER; KOLAR, 2008);
- c) a corrente injetada na rede pelo inversor pode apresentar componente CC, pois não há capacitor em série com a saída do inversor em todas as etapas de operação (TEODORESCU; LISERRE; RODRÍGUEZ, 2011);
- d) as chaves semicondutoras de potência S_1, S_2, D_1, D_2 são submetidas a tensão total do barramento CC ($V_{bus} > 2V_{g,pk}$).

Figura A.7 – Inversor Conergy NPC

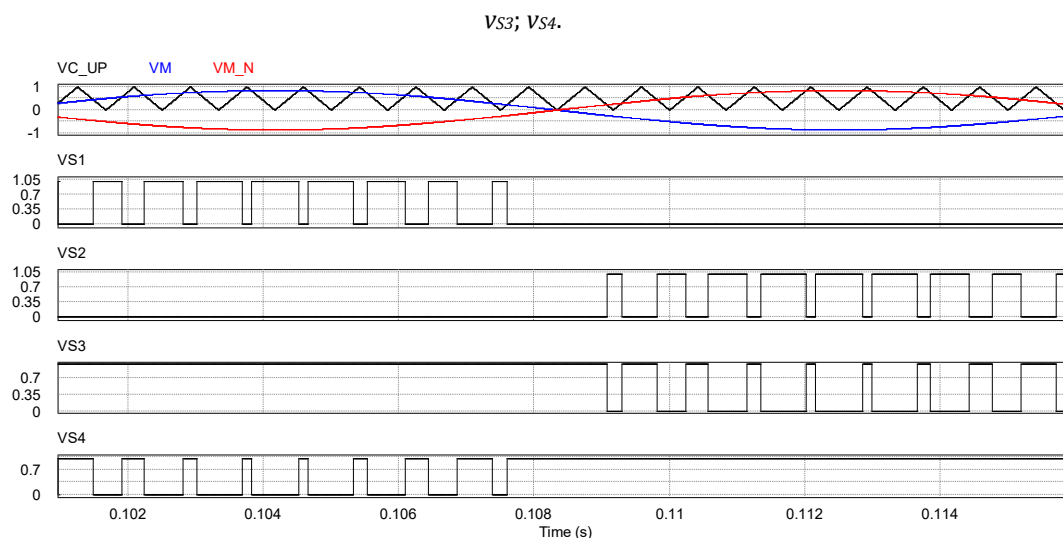


Fonte: Produção do próprio autor

A Figura A.8 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor Conergy NPC.

Os sinais apresentados na Figura A.8 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}) e S_4 (v_{s4}).

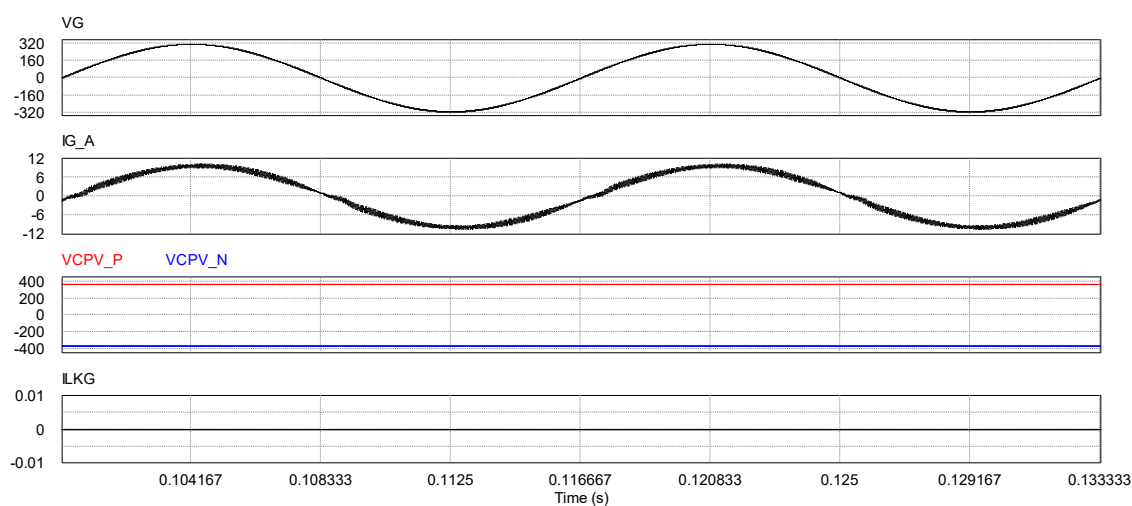
Figura A.8 – Formas de onda da modulação PWM para inversor Conergy NPC: $v_{c,up}$; v_m ; $v_{m,n}$; $VS1$; $VS2$;



Fonte: Produção do próprio autor

A Figura A.9 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{c_{pv,p}}$ e $v_{c_{pv,n}}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor Conergy NPC.

Figura A.9 – Formas de onda do inversor Conergy NPC: v_g ; i_{gA} ; $v_{c_{pv,p}}$; $v_{c_{pv,n}}$; i_{Lkg} .



Fonte: Produção do próprio autor

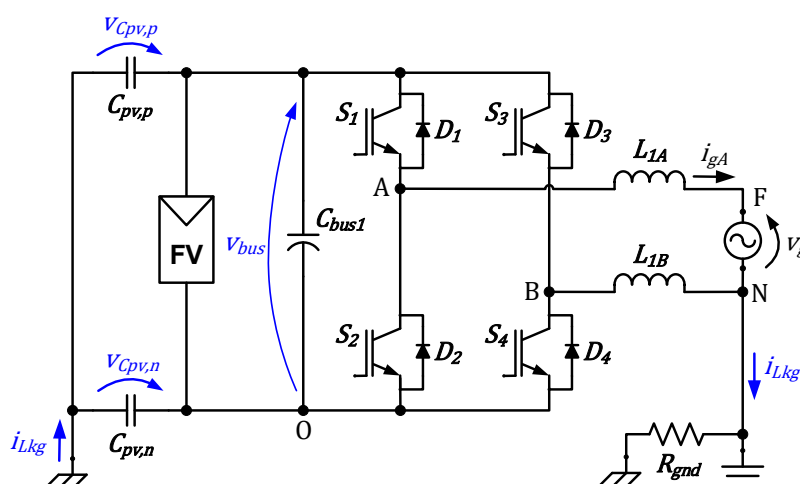
Na simulação do Conergy NPC foi utilizado um indutor de filtro (L_1) com indutância de 2,37 mH. A corrente de fuga obtida na simulação foi praticamente nula.

A.2 INVERSOR EM PONTE COMPLETA (*FULL-BRIDGE*)

A Figura A.10 apresenta o inversor com topologia em ponte completa (*Full-Bridge* ou *H-Bridge*) (MCMURRAY WILLIAM, 1965), (TEODORESCU; LISERRE; RODRÍGUEZ, 2011), (XIAO; WANG, 2021).

As características das tensões de modo comum e de modo diferencial produzidas pelo inversor em ponte completa dependem da estratégia de modulação por largura de pulso empregada. Uma análise mais detalhada do inversor em ponte completa, suas estratégias de modulação e o impacto na corrente de fuga é apresentada em (FIGUEREDO, 2016). Nas próximas seções deste trabalho, as principais estratégias de modulação empregadas nos inversores em ponte completa serão brevemente discutidas.

Figura A.10 – Inversor em ponte completa



Fonte: Produção do próprio autor

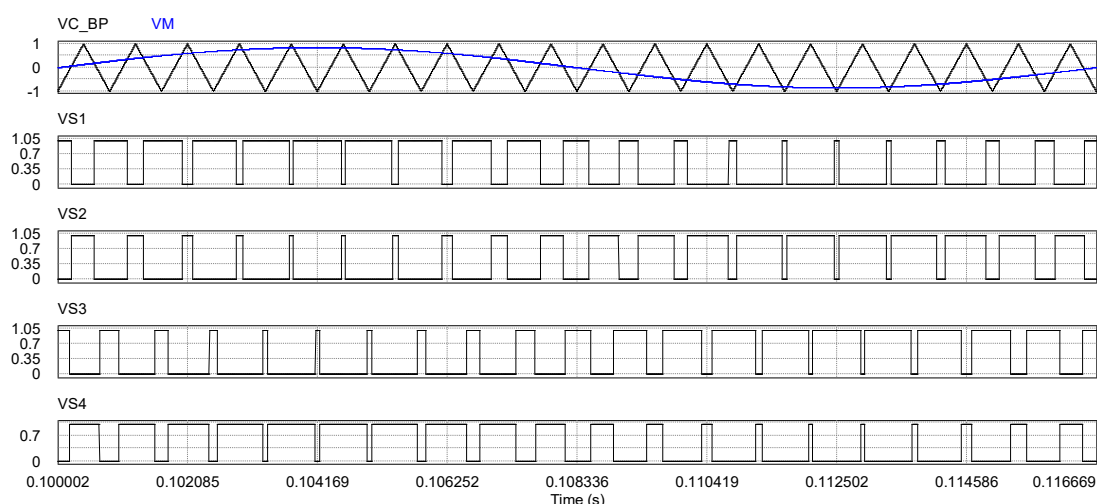
A.2.1 Estratégias de modulação para inversor em ponte completa

A seguir serão apresentadas algumas formas de onda obtidas por meio da simulação da topologia em ponte completa operando com as estratégias de modulação PWM bipolar, PWM unipolar contínua e PWM unipolar descontínua (FIGUEREDO, 2016). Além das formas de onda, comentários sobre as principais características, vantagens e desvantagens de cada estratégia de modulação também serão apresentados.

A.2.1.1 Modulação PWM bipolar

A Figura A.11 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor em ponte completa com modulação PWM bipolar (modulação dois níveis).

Figura A.11 – Formas de onda da modulação PWM bipolar para inversor em ponte completa: $v_{c,bp}$; v_m ; v_{s1} ; v_{s2} ; v_{s3} ; v_{s4} .



Fonte: Produção do próprio autor

Os sinais apresentados na Figura A.11 são: portadora triangular bipolar ($v_{c,bp}$); sinal modulador (v_m); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}) e S_4 (v_{s4}).

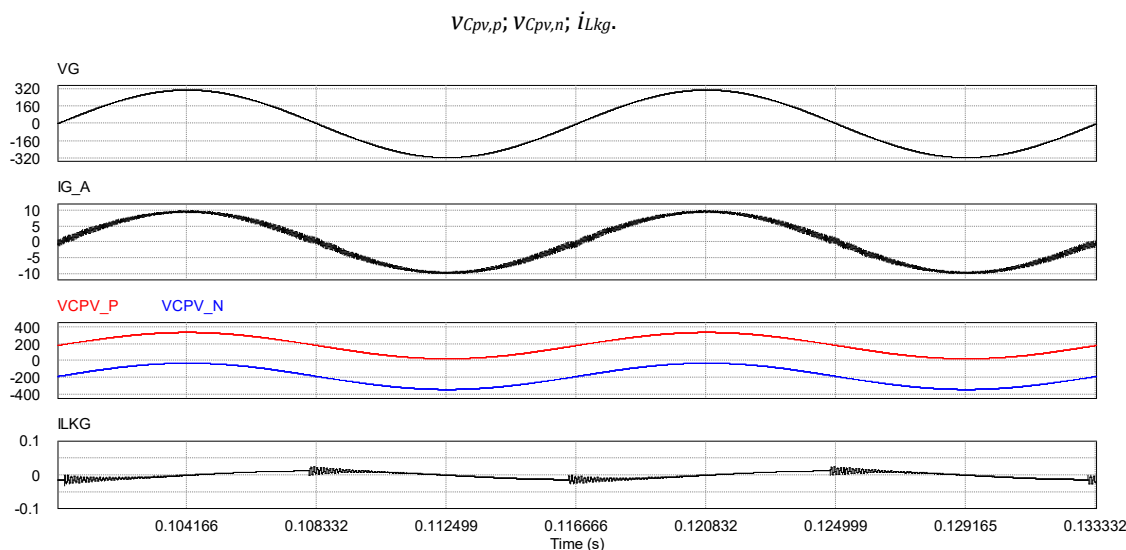
A Figura A.12 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor em ponte completa com modulação PWM bipolar.

A tensão aplicada sobre as capacitâncias parasitas apresenta como componentes harmônicas predominantes, uma componente CC cuja magnitude é igual a metade do valor da tensão do barramento CC e uma componente senoidal na frequência da rede elétrica, que está relacionada com a tensão de modo comum produzida pela rede elétrica. No entanto, é possível observar na forma de onda da corrente fuga (i_{Lkg}), apresentada na Figura A.12, a presença de uma componente de alta frequência com baixa amplitude, que está relacionada com a ressonância entre

os indutores de filtro do inversor e as capacitâncias parasitas dos módulos fotovoltaicos.

Na simulação do inversor em ponte completa com modulação PWM bipolar foram utilizados indutores de filtro L_{1A} e L_{1B} com indutância de 2,37 mH. O valor eficaz da corrente de fuga obtido na simulação foi 6,69 mA.

Figura A.12 – Formas de onda do inversor em ponte completa com modulação PWM bipolar: v_g ; i_{gA} ;



Fonte: Produção do próprio autor

Entre as características positivas do inversor em ponte completa operando com modulação PWM bipolar pode-se destacar, que a tensão aplicada sobre as capacitâncias parasitas, idealmente, não apresenta componentes de alta frequência, consequentemente, a corrente de fuga apresenta baixa magnitude respeitando os limites das normas para inversores sem transformador utilizados em SFCR.

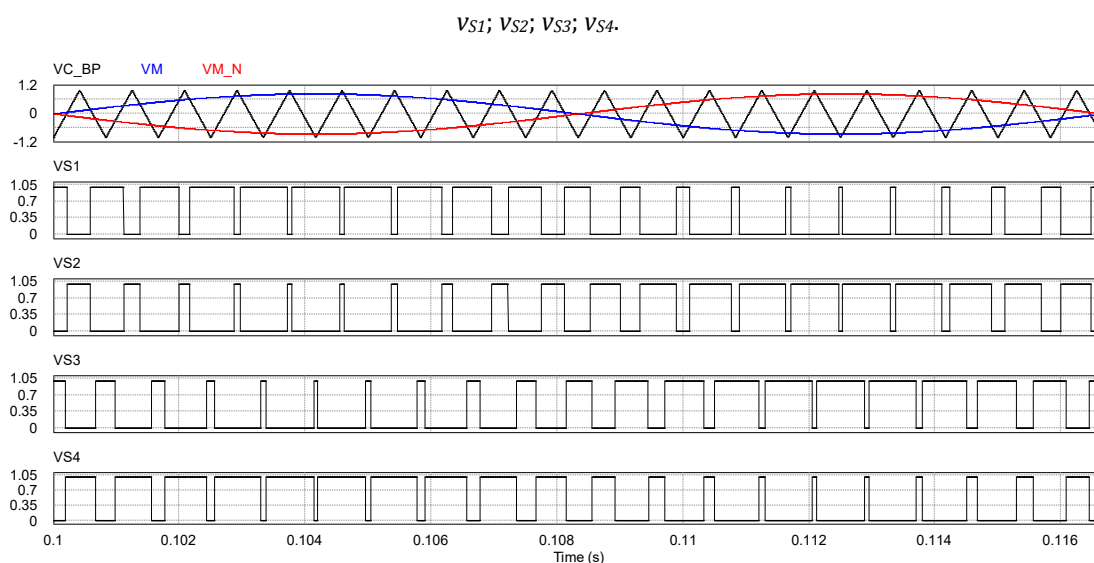
Entre as características negativas do inversor em ponte completa operando com modulação PWM bipolar pode-se destacar (WU; HUANG; BLAABJERG, 2014):

- a) a tensão de saída do inversor apresenta dois níveis, o que requer indutores maiores no filtro de harmônicos de corrente, quando comparado a inversores com tensão de saída com 3 níveis, com a mesma frequência de chaveamento e a mesma ondulação de corrente nos indutores;
- b) apresenta baixa eficiência de conversão, quando comparado a estratégias de modulação PWM que produzem tensão de saída em 3 níveis.

A.2.1.2 Modulação PWM unipolar contínua (PWM-UC)

A Figura A.13 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor em ponte completa com modulação PWM unipolar contínua (PWM-UC) (modulação três níveis) (WU; HUANG; BLAABJERG, 2014).

Figura A.13 – Formas de onda da modulação PWM-UC para inversor em ponte completa: $v_{c,bp}$; v_m ; $v_{m,n}$;



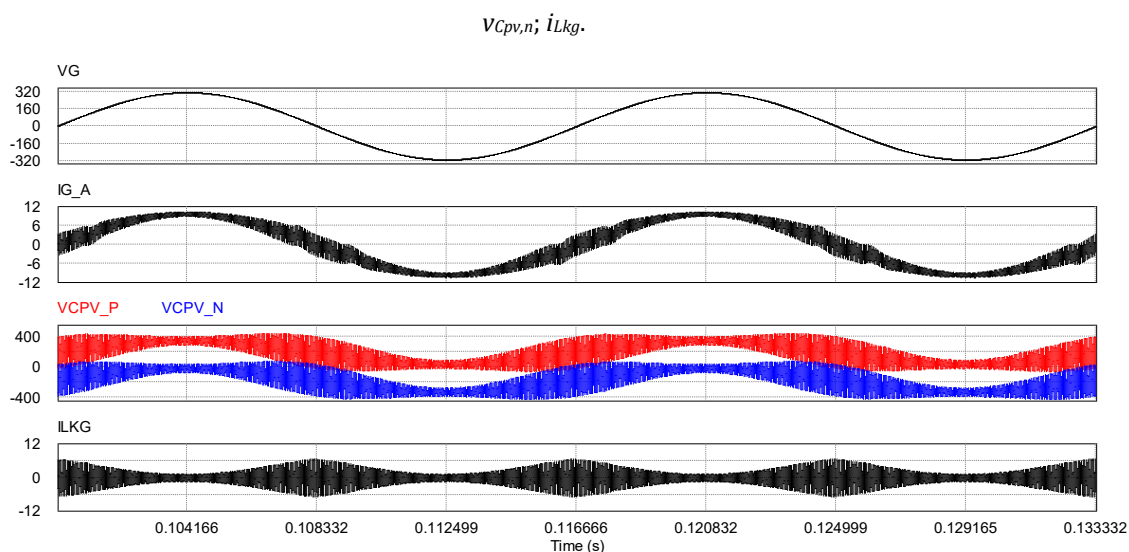
Fonte: Produção do próprio autor

Os sinais apresentados na Figura A.13 são: portadora triangular bipolar ($v_{c,bp}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}) e S_4 (v_{s4}).

A Figura A.14 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{c_{pv,p}}$ e $v_{c_{pv,n}}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor em ponte completa com modulação PWM-UC.

Na simulação do inversor ponte completa com modulação PWM-UC foram utilizados indutores de filtro L_{1A} e L_{1B} com indutâncias de 1,185 mH. O valor eficaz da corrente de fuga obtido na simulação foi 2,78 A.

Figura A.14 – Formas de onda do inversor em ponte completa com modulação PWM-UC: v_g ; i_{gA} ; $v_{Cpv,p}$;



Fonte: Produção do próprio autor

Entre as características positivas do inversor em ponte completa operando com modulação PWM unipolar contínua pode-se destacar:

- a) a tensão de saída do inversor apresenta três níveis e o dobro da frequência de chaveamento (frequência da portadora triangular), que requer indutores menores no filtro de harmônicos de corrente, quando comparado as demais estratégias de modulação apresentadas nesta seção;
- b) apresenta elevada eficiência de conversão.

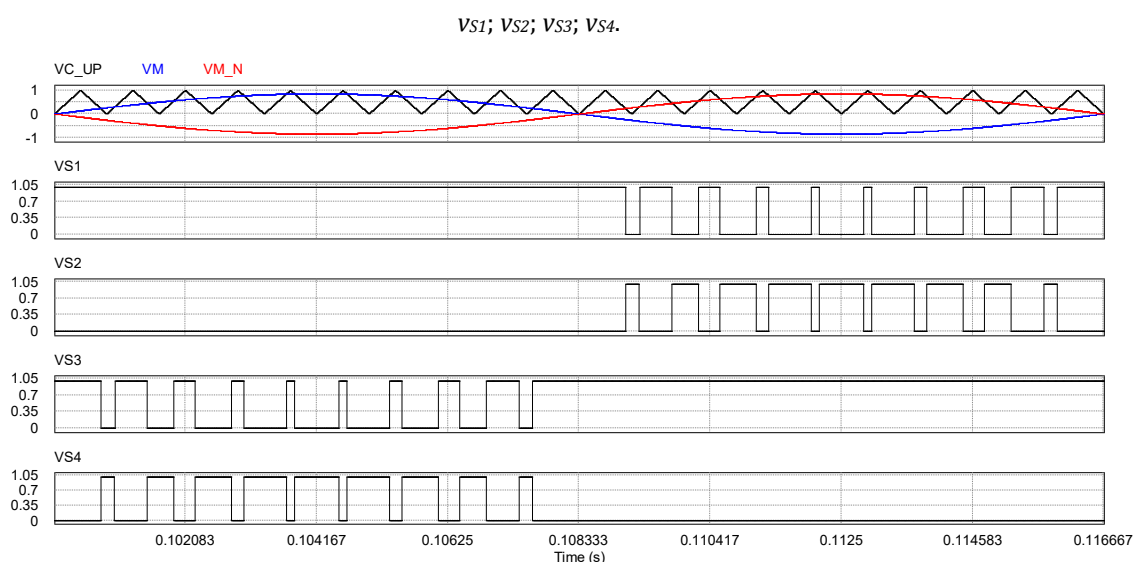
Entre as características negativas do inversor em ponte completa operando com modulação PWM-UC pode-se destacar a tensão aplicada sobre as capacitâncias parasitas dos módulos fotovoltaicos, que apresenta componentes de alta frequência, o que resulta em elevada corrente de fuga injetada na rede elétrica, acima dos limites permitidos pelas normas de inversores para SFCR.

A.2.1.3 Modulação PWM unipolar descontínua (PWM-UD)

A Figura A.15 apresenta os sinais do modulador PWM empregado para obtenção dos sinais de comando das chaves do inversor ponte completa com modulação PWM unipolar descontínua (PWM-UD) (modulação três níveis) (WU; HUANG; BLAABJERG, 2014).

Os sinais apresentados na Figura A.15 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}) e S_4 (v_{s4}).

Figura A.15 – Formas de onda da modulação PWM-UD para inversor em ponte completa: $v_{c,up}$; v_m ; $v_{m,n}$;

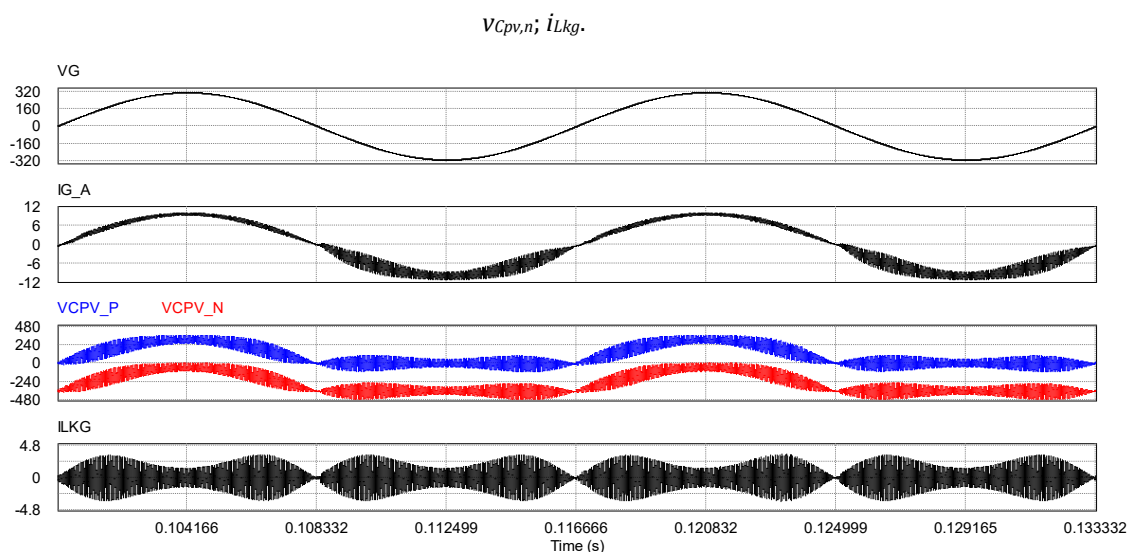


Fonte: Produção do próprio autor

A Figura A.16 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor em ponte completa com modulação PWM-UD.

Na simulação do inversor ponte completa com modulação PWM-UD foram utilizados indutores de filtro L_{1A} e L_{1B} com indutâncias de 1,185 mH. O valor eficaz da corrente de fuga obtido na simulação foi 1,56 A.

Figura A.16 – Formas de onda do inversor em ponte completa com modulação PWM-UD: v_g ; i_{gA} ; $v_{Cpv,p}$;



Fonte: Produção do próprio autor

Entre as características positivas do inversor em ponte completa operando com modulação PWM unipolar descontinua pode-se destacar:

- a) a tensão de saída de modo diferencial do inversor apresenta três níveis com a mesma frequência de chaveamento (frequência da portadora triangular), que requer indutores menores no filtro de harmônicos de corrente, quando comparado a modulação bipolar;
- b) apresenta elevada eficiência de conversão.

Entre as características negativas do inversor em ponte completa operando com modulação PWM-UD pode-se destacar a tensão aplicada sobre as capacitâncias parasitas dos módulos fotovoltaicos, que apresenta componentes harmônicas de alta frequência (principais componentes harmônicas em torno da frequência de chaveamento) e componentes harmônicas de baixa frequência (múltiplas do dobro da frequência da rede elétrica). Devido as essas características da tensão de modo comum, obtém-se elevada corrente de fuga, acima dos limites permitidos pelas normas de inversores para SFCR e elevada distorção harmônica da corrente injetada na rede elétrica.

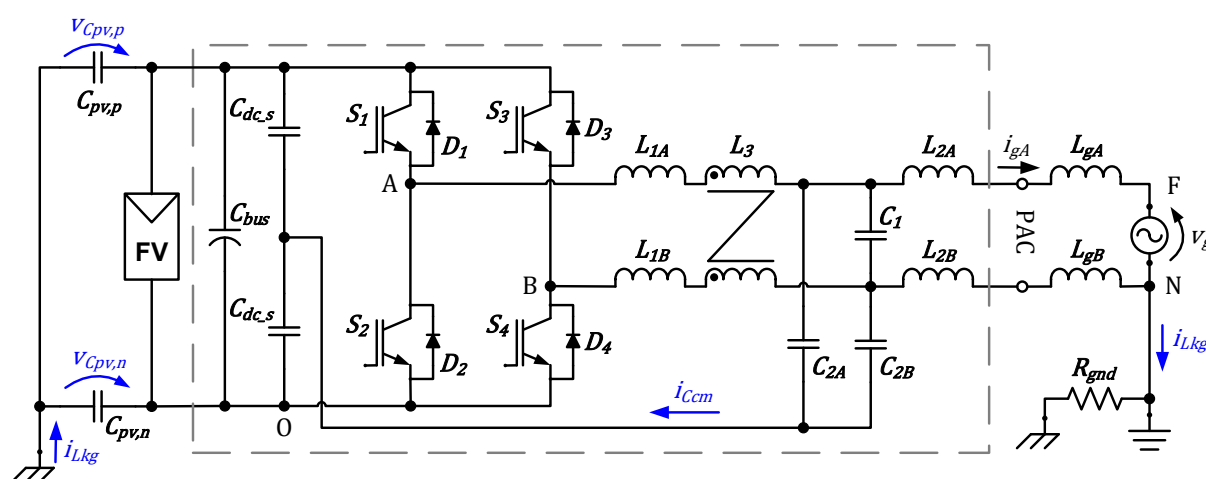
A.2.2 Inversor em ponte completa com filtro de modo comum

A inclusão de filtro de modo comum é uma das estratégias utilizadas para obter a redução da corrente de fuga de modo comum, que é produzida pela topologia em ponte completa empregando modulação PWM unipolar em inversores para SFCR sem transformador. Nas próximas seções deste trabalho serão discutidas algumas configurações de filtros integrados de modo comum e diferencial.

A.2.2.1 Filtro integrado de modo comum e diferencial FB-CM1

A Figura A.17 apresenta o inversor em ponte completa com filtro de modo comum integrado ao filtro de harmônicos de corrente de modo diferencial, do tipo LCL, proposto em (DONG et al., 2012), (DONG, DONG, 2012), que utiliza modulação PWM unipolar contínua. Neste trabalho, essa configuração de filtro será identificada como FB-CM1.

Figura A.17 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LCL (FB-CM1)

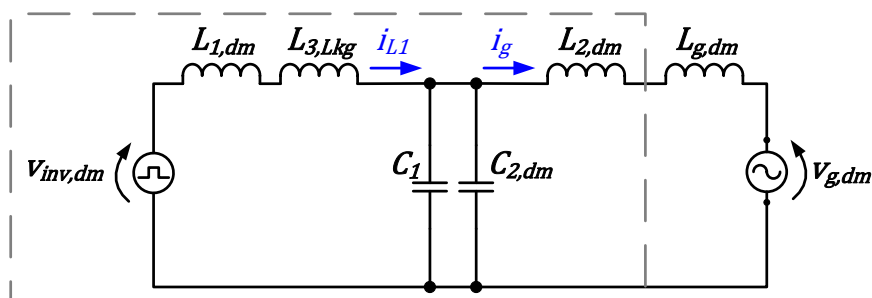


Fonte: Produção do próprio autor

Um dos destaques, que caracterizam a configuração FB-CM1 é a presença de um indutor de modo comum (L_3) do lado do inversor e a conexão dos capacitores C_{2A} e C_{2B} ao ponto médio do barramento CC, formado pelos capacitores $C_{dc,s}$.

A Figura A.18 apresenta o circuito equivalente de modo diferencial do filtro FB-CM1 com a configuração LCL. Por uma questão de clareza, serão omitidas as resistências CC dos indutores e as resistências série equivalente (RSE) dos capacitores nas figuras dos circuitos de modo comum e diferencial. Os elementos dentro da área delimitada com linha tracejada fazem parte do inversor.

Figura A.18 – Inversor em ponte completa com filtro FB-CM1: circuito equivalente de modo diferencial



Fonte: Produção do próprio autor

Os elementos do circuito de modo diferencial são: a tensão de modo diferencial produzida pelo inversor ($v_{inv,dm}$) definida pela equação (2.5); a tensão de modo diferencial produzida pela rede elétrica ($v_{g,dm}$) definida pela equação (2.8); a indutância de modo diferencial do lado do inversor ($L_{1,dm}$) definida pela equação (A.1); a indutância de dispersão do indutor de modo comum L_3 ($L_{3,Lkg}$); a indutância de modo diferencial do lado da rede elétrica ($L_{2,dm}$) definida pela equação (A.2); a indutância de modo diferencial da rede elétrica ($L_{g,dm}$) definida pela equação (A.3); a capacitância equivalente de modo diferencial ($C_{2,dm}$) definida pela equação (A.4); e o capacitor de modo diferencial C_1 .

$$L_{1,dm} = L_{1A} + L_{1B} \quad (A.1)$$

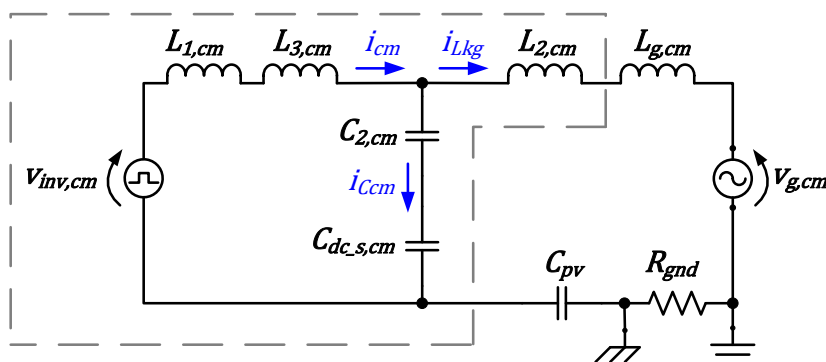
$$L_{2,dm} = L_{2A} + L_{2B} \quad (A.2)$$

$$L_{g,dm} = L_{gA} + L_{gB} \quad (A.3)$$

$$C_{2,dm} = (C_{2A} \cdot C_{2B}) / (C_{2A} + C_{2B}) \quad (A.4)$$

A Figura A.19 apresenta o circuito equivalente de modo comum do filtro FB-CM1 com a configuração LC de dois estágios.

Figura A.19 – Inversor em ponte completa com filtro FB-CM1: circuito equivalente de modo comum



Fonte: Produção do próprio autor

Os elementos do circuito de modo comum são: a tensão de modo comum produzida pelo inversor ($v_{inv,cm}$) definida pela equação (2.4); a tensão de modo comum produzida pela rede elétrica ($v_{g,cm}$) definida pela equação (2.7); a indutância equivalente de modo comum do lado do inversor ($L_{1,cm}$) definida pela equação (A.5); a indutância de modo comum ($L_{3,cm}$); a indutância equivalente de modo comum do lado da rede elétrica ($L_{2,cm}$) definida pela equação (A.6); a indutância equivalente de modo comum da rede elétrica ($L_{g,cm}$) definida pela equação (A.7); a capacitância equivalente de modo comum ($C_{2,cm}$) definida pela equação (A.8); a capacitância equivalente de modo comum ($C_{dc,s,cm}$), definida pela equação (A.9); a capacitância parasita total do arranjo fotovoltaico (C_{pv}), definida pela equação (2.2); e a resistência de aterramento (R_{gnd}).

$$L_{1,cm} = (L_{1A} \cdot L_{1B}) / (L_{1A} + L_{1B}) \quad (A.5)$$

$$L_{2,cm} = (L_{2A} \cdot L_{2B}) / (L_{2A} + L_{2B}) \quad (A.6)$$

$$L_{g,cm} = (L_{gA} \cdot L_{gB}) / (L_{gA} + L_{gB}) \quad (A.7)$$

$$C_{2,cm} = C_{2A} + C_{2B} \quad (A.8)$$

$$C_{dc,s,cm} = 2 \cdot C_{dc,s} \quad (A.9)$$

No circuito de modo comum apresentado na Figura A.19, a corrente de fuga i_{Lkg} , que circula pela capacitância parasita C_{pv} e pela rede elétrica, é constituída principalmente pela componente fundamental na frequência da rede elétrica. As componentes de alta frequência da corrente de modo comum circulam, predominantemente, no circuito formado por $L_{1,cm}$, $L_{3,cm}$, $C_{2,cm}$ e $C_{dc,s,cm}$, que é um circuito interno do inversor.

Analisando o circuito do ponto de vista da tensão de modo comum produzida pela rede elétrica, pode-se observar que praticamente toda a tensão $v_{g,cm}$ é aplicada sobre a capacitância parasita equivalente C_{pv} . Dessa forma, os capacitores do filtro C_{2A} e C_{2B} têm impacto desprezível na magnitude da componente de baixa frequência da corrente de fuga.

A Tabela A.2 apresenta alguns parâmetros e os valores dos componentes do filtro de modo comum e diferencial FB-CM1 projetados de acordo com o procedimento proposto em (DONG et al., 2012) e considerando a potência de 1,5 kVA.

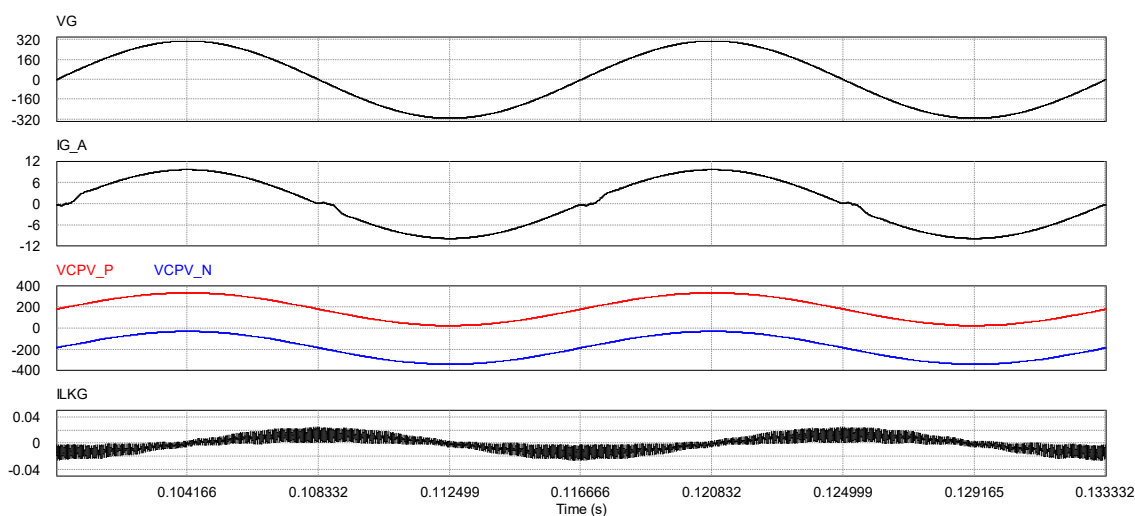
Tabela A.2 – Parâmetros utilizado na simulação do inversor em ponte completa com filtro FB-CM1

Parâmetro	Valor
S_{max}	1,5 kVA
PWM	unipolar contínua
f_{sw}	20 kHz
L_{1A}, L_{1B}	500 μ H
L_{2A}, L_{2B}	100 μ H
L_3	19,8 mH
C_1	1 μ F
C_{2A}, C_{2B}	1,2 μ F
$C_{dc,s}$	50 μ F

A Figura A.20 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor em ponte completa com filtro FB-CM1 e modulação PWM unipolar contínua. Nessa simulação, a indutância da rede elétrica L_{gA} e L_{gB} foi considerada nula. O valor eficaz da corrente de fuga obtido na simulação foi 10,8 mA.

Figura A.20 – Formas de onda do inversor em ponte completa com filtro FB-CM1 e modulação PWM-

UC: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg} .



Fonte: Produção do próprio autor

A.2.2.2 Filtro integrado de modo comum e diferencial FB-CM2

A Figura A.21 apresenta o inversor em ponte completa com filtro de modo comum integrado ao filtro de harmônicos da corrente de modo diferencial, do tipo LLCL, proposto em (WU et al., 2013c), (WU et al., 2014), que utiliza modulação PWM unipolar descontínua. Neste trabalho, essa configuração de filtro será identificada como (FB-CM2).

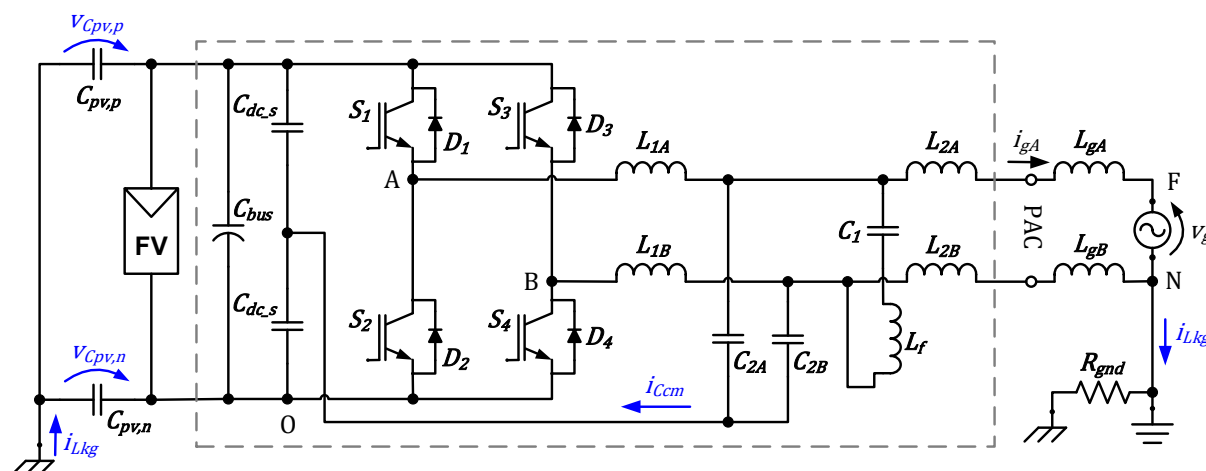
As principais diferenças do filtro FB-CM2, quando comparado ao filtro FB-CM1, são:

- a utilização de filtro de modo diferencial LLCL ao invés de LCL;
- a estratégia de modulação PWM unipolar descontínua, ao invés de modulação PWM unipolar contínua;
- a ausência do indutor de modo comum L_3 .

O procedimento de projeto proposto em (WU et al., 2014) considera que o indutor de modo comum L_3 não é utilizado no circuito, como apresentado na Figura A.21. No entanto, o autor deixa em aberto a possibilidade de inclusão do indutor de modo comum do lado do inversor, para casos em que o projeto sem L_3 não atenda aos requisitos definidos para a interferência eletromagnética conduzida de modo

comum e para a corrente de fuga “*If it is necessary, a coupled CM inductor LCM needs to be connected with the inverter-side inductor to further reduce the CM EMI noise and the leakage current.*” (WU et al., 2014).

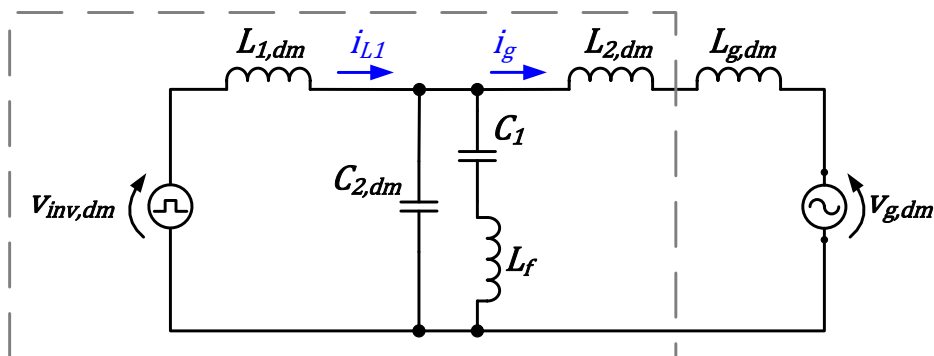
Figura A.21 – Inversor em ponte completa com filtro de modo comum integrado ao filtro LLCL (FB-CM2)



Fonte: Produção do próprio autor

A Figura A.22 apresenta o circuito equivalente de modo diferencial do filtro FB-CM2 com a configuração LLCL.

Figura A.22 – Inversor em ponte completa com filtro FB-CM2: circuito equivalente de modo diferencial



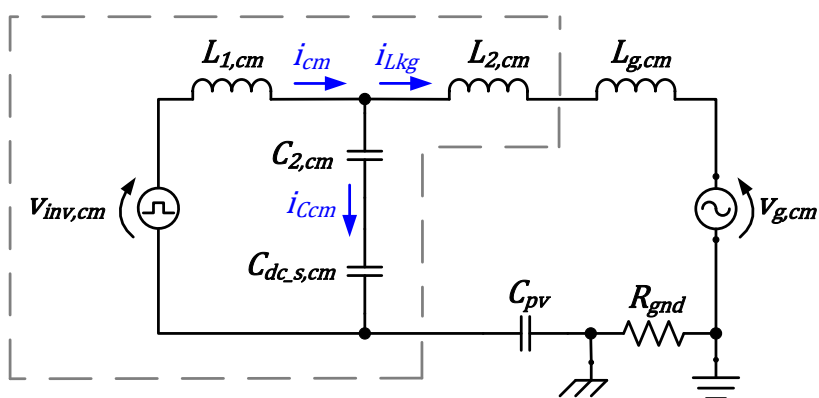
Fonte: Produção do próprio autor

Os elementos do circuito de modo diferencial são: a tensão de modo diferencial produzida pelo inversor ($v_{inv,dm}$) definida pela equação (2.5); a tensão de modo diferencial produzida pela rede elétrica ($v_{g,dm}$) definida pela equação (2.8); a indutância equivalente de modo diferencial do lado do inversor ($L_{1,dm}$) definida pela equação (A.1); a indutância equivalente de modo diferencial do lado da rede elétrica

($L_{2,dm}$) definida pela equação (A.2); a indutância equivalente de modo diferencial da rede elétrica ($L_{g,dm}$) definida pela equação (A.3); a capacitância equivalente de modo diferencial ($C_{2,dm}$) definida pela equação (A.4); e o circuito LC formado por C_1 e L_f , que são dimensionados para apresentar frequência de ressonância igual a frequência de chaveamento do inversor.

A Figura A.23 apresenta o circuito equivalente de modo comum do filtro FB-CM2 com a configuração LC de dois estágios, que é a mesma configuração do circuito de modo comum do filtro FB-CM1.

Figura A.23 – Inversor em ponte completa com filtro FB-CM2: circuito equivalente de modo comum



Fonte: Produção do próprio autor

Os elementos do circuito de modo comum são: a tensão de modo comum produzida pelo inversor ($v_{inv,cm}$) definida pela equação (2.4); a tensão de modo comum produzida pela rede elétrica ($v_{g,cm}$) definida pela equação (2.7); a indutância equivalente de modo comum do lado do inversor ($L_{1,cm}$) definida pela equação (A.5); a indutância equivalente de modo comum do lado da rede elétrica ($L_{2,cm}$) definida pela equação (A.6); a indutância equivalente de modo comum da rede elétrica ($L_{g,cm}$) definida pela equação (A.7); a capacitância equivalente de modo comum ($C_{2,cm}$) definida pela equação (A.8); a capacitância equivalente de modo comum ($C_{dc,s,cm}$) definida pela equação (A.9); a capacitância parasita total do arranjo fotovoltaico (C_{pv}), definida pela equação (2.2); e a resistência de aterramento (R_{gnd}).

A única diferença entre os circuitos de modo comum FB-CM1 e FB-CM2 é a ausência do indutor de modo comum $L_{3,cm}$ em FB-CM2. Dessa forma, a indutância de modo comum do lado do inversor, que é um parâmetro importante para a atenuação da corrente de modo comum total do inversor (i_{cm}) e da corrente de fuga (i_{Lkg}), passa

a ser definida apenas pela indutância equivalente de modo comum dos indutores L_{1A} e L_{1B} ($L_{1,cm}$).

A indutância de modo comum $L_{3,cm}$ é tipicamente maior que a indutância $L_{1,cm}$. No dimensionamento apresentado em (DONG et al., 2012), para um inversor de 10 kVA, a indutância $L_{3,cm}$ é 56 vezes maior que $L_{1,cm}$ ($L_{3,cm} = 3,5$ mH e $L_{1,cm} = 62,5$ μ H). No dimensionamento apresentado na Tabela A.2, para um inversor de 1,5 kVA com filtro FB-CM1, a indutância $L_{3,cm}$ é aproximadamente 79 vezes maior que $L_{1,cm}$ ($L_{3,cm} = 19,8$ mH e $L_{1,cm} = 250$ μ H). Portanto, a ausência do indutor L_3 pode ter um impacto significativo na magnitude das correntes de modo comum que circulam internamente no inversor (i_{cm} e i_{CCM}) e também pela rede elétrica (i_{Lkg}), o que será demonstrado nos resultados de simulação apresentados na seção A.4.

A Tabela A.3 apresenta alguns parâmetros e os valores dos componentes do filtro de modo comum e modo diferencial FB-CM2, projetados de acordo com o procedimento proposto em (WU et al., 2014) e considerando a potência de 1,5 kVA.

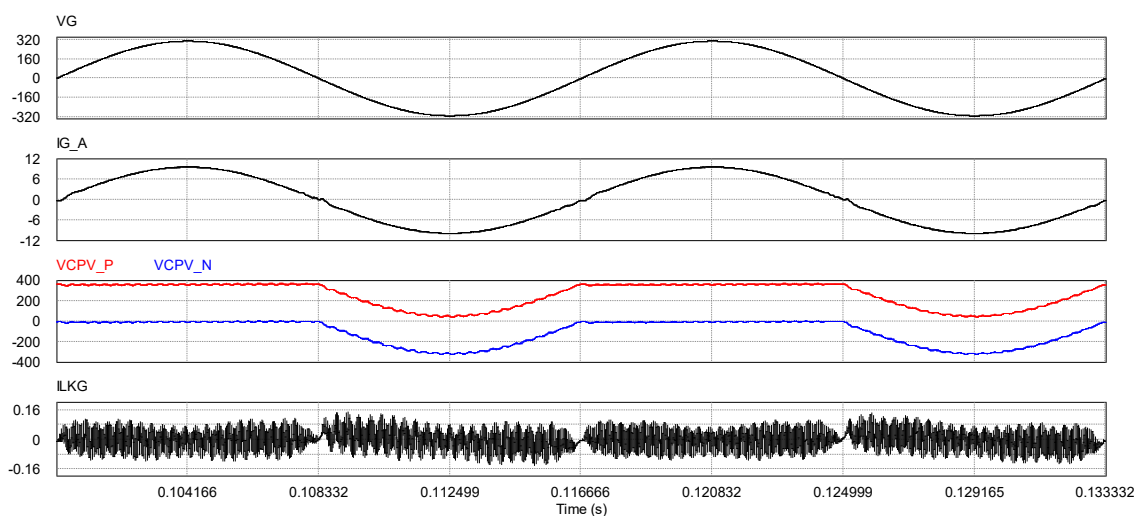
Tabela A.3 – Parâmetros utilizado na simulação do inversor ponte completa com filtro FB-CM2

Parâmetro	Valor
S_{max}	1,5 kVA
PWM	unipolar descontínua
f_{sw}	20 kHz
L_{1A}, L_{1B}	837 μ H
L_{2A}, L_{2B}	90 μ H
L_f	32 μ H
C_1	2 μ F
C_{2A}, C_{2B}	4 μ F
$C_{dc,s}$	50 μ F

A Figura A.24 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor em ponte completa com filtro FB-CM2 e modulação PWM-UD. Nessa simulação, a indutância da rede elétrica L_{gA} e L_{gB} foi considerada nula. O valor eficaz da corrente de fuga obtido na simulação foi 51,8 mA.

Figura A.24 – Formas de onda do inversor em ponte completa com filtro FB-CM2 e modulação PWM-

UD: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg} .

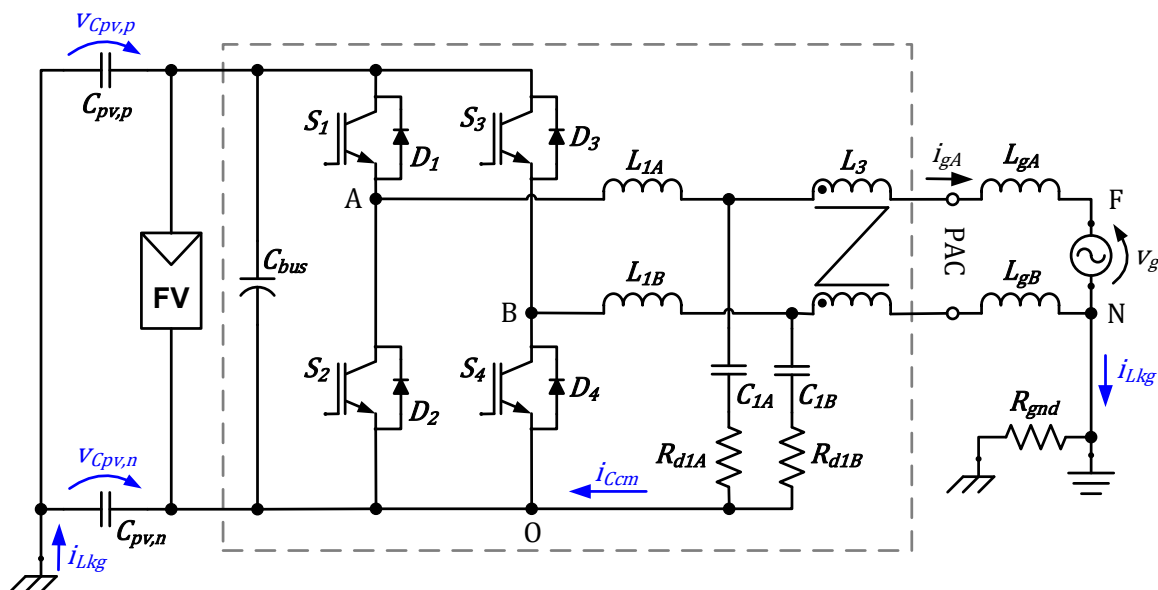


Fonte: Produção do próprio autor

A.2.2.3 Filtro integrado de modo comum e diferencial FB-CM3

A Figura A.25 apresenta o inversor em ponte completa com filtro de modo comum integrado ao filtro de harmônicos de corrente de modo diferencial, proposto em (FIGUEREDO et al., 2013), que utiliza modulação PWM-UC. Neste trabalho, essa configuração de filtro será identificada como (FB-CM3).

Figura A.25 – Inversor ponte completa com filtro de modo comum integrado ao filtro LC (FB-CM3)



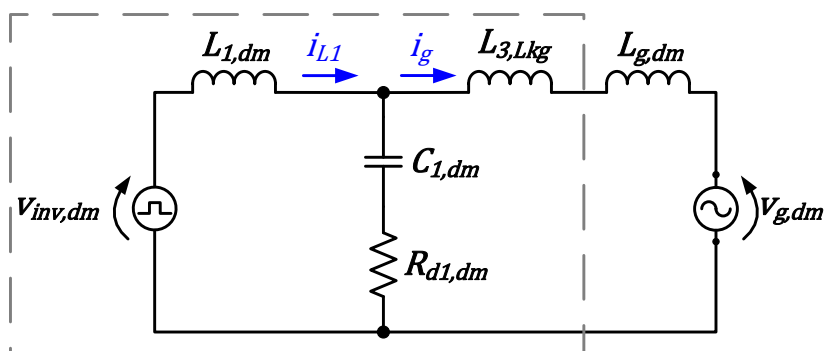
Fonte: Produção do próprio autor

As principais diferenças do filtro FB-CM3, quando comparado aos filtros FB-CM1 e FB-CM2, são:

- o filtro FB-CM3 utiliza o indutor de modo comum L_3 do lado da rede elétrica e no filtro FB-CM1 L_3 está do lado do inversor;
- a configuração FB-CM3 não utiliza o capacitor de modo diferencial C_1 , que é utilizado no filtro FB-CM1;
- os indutores de modo diferencial do lado da rede elétrica L_{2A} e L_{2B} , que são utilizados nos filtros FB-CM1 e FB-CM2, não são utilizados no filtro FB-CM3;
- o filtro FB-CM3 não requer barramento CC com ponto médio. Portanto, não utiliza os capacitores de filme metálico $C_{dc,s}$, que são utilizados nos filtros FB-CM1 e FB-CM2;
- o filtro FB-CM3, utiliza os resistores R_{d1A} e R_{d1B} , para amortecimento passivo das ressonâncias dos circuitos de modo comum e diferencial, que não são utilizados nos filtros FB-CM1 e FB-CM2.

A Figura A.26 apresenta o circuito equivalente de modo diferencial do filtro FB-CM3. O circuito de modo diferencial apresenta a configuração LCL, com a indutância de modo diferencial do lado da rede elétrica sendo formada pela indutância de dispersão do indutor de modo comum ($L_{3,Lkg}$) e a indutância equivalente de modo diferencial da rede elétrica ($L_{g,dm}$).

Figura A.26 – Inversor ponte completa com filtro FB-CM3: circuito equivalente de modo diferencial



Fonte: Produção do próprio autor

Os elementos do circuito de modo diferencial são: a tensão de modo diferencial produzida pelo inversor ($v_{inv,dm}$) definida pela equação (2.5); a tensão de modo diferencial produzida pela rede elétrica ($v_{g,dm}$) definida pela equação (2.8); a

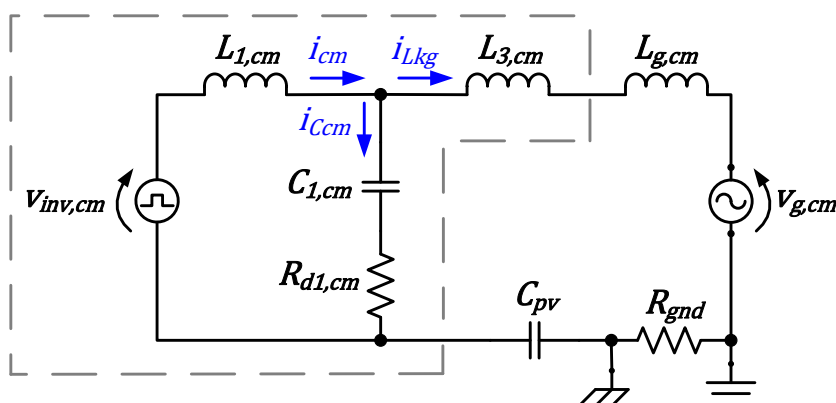
indutância equivalente de modo diferencial do lado do inversor ($L_{1,dm}$) definida pela equação (A.1); a indutância de dispersão do indutor de modo comum L_3 ($L_{3,Lkg}$); a indutância equivalente de modo diferencial da rede elétrica ($L_{g,dm}$) definida pela equação (A.3); a capacitância equivalente de modo diferencial ($C_{1,dm}$) definida pela equação (A.10); e a resistência de amortecimento do circuito de modo diferencial ($R_{d1,dm}$) definida pela equação (A.11).

$$C_{1,dm} = (C_{1A} \cdot C_{1B}) / (C_{1A} + C_{1B}) \quad (\text{A.10})$$

$$R_{d1,dm} = R_{d1A} + R_{d1B} \quad (\text{A.11})$$

A Figura A.27 apresenta o circuito equivalente de modo comum do filtro FB-CM3 com a configuração LC de dois estágios.

Figura A.27 – Inversor ponte completa com filtro FB-CM3: circuito equivalente de modo comum



Fonte: Produção do próprio autor

Os elementos do circuito de modo comum são: a tensão de modo comum produzida pelo inversor ($v_{inv,cm}$) definida pela equação (2.4); a tensão de modo comum produzida pela rede elétrica ($v_{g,cm}$) definida pela equação (2.7); a indutância equivalente de modo comum do lado do inversor ($L_{1,cm}$) definida pela equação (A.5); a indutância de modo comum ($L_{3,cm}$); a indutância equivalente de modo comum da rede elétrica ($L_{g,cm}$) definida pela equação (A.7); a capacitância equivalente de modo comum ($C_{1,cm}$) definida pela equação (A.12); a resistência de amortecimento do circuito de modo comum ($R_{d1,cm}$) definida pela equação (A.13); a capacitância parasita total do arranjo fotovoltaico (C_{pv}) definida pela equação (2.2); e a resistência de aterramento (R_{gnd}).

$$C_{1,cm} = C_{1A} + C_{1B} \quad (\text{A.12})$$

$$R_{d1,cm} = (R_{d1A} \cdot R_{d1B}) / (R_{d1A} + R_{d1B}) \quad (\text{A.13})$$

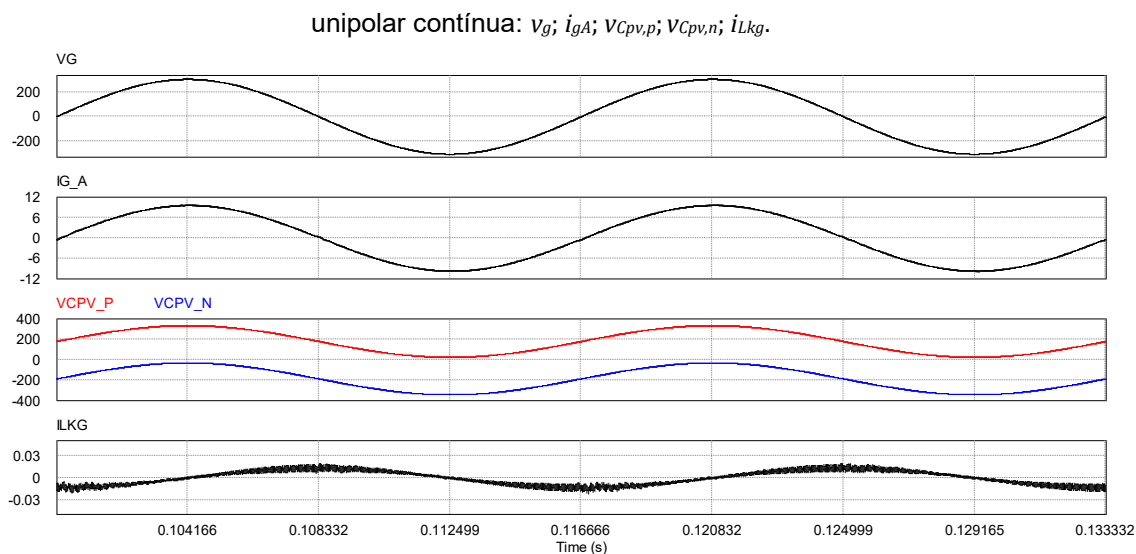
A Tabela A.4 apresenta alguns parâmetros e os valores dos componentes do filtro de modo comum e modo diferencial FB-CM3, projetados de acordo com o procedimento proposto em (FIGUEREDO et al., 2013) e considerando a potência de 1,5 kVA.

Tabela A.4 – Parâmetros utilizado na simulação do inversor ponte completa com filtro FB-CM3

Parâmetro	Valor
S_{max}	1,5 kVA
PWM	unipolar contínua
f_{sw}	20 kHz
L_{1A}, L_{1B}	4,28 mH
L_3	3,97 mH
C_{1A}, C_{1B}	4 μ F
R_{d1A}, R_{d1B}	4,7 Ω

A Figura A.28 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor em ponte completa com filtro FB-CM3 e modulação PWM-UC. Nessa simulação, a indutância da rede elétrica L_{gA} e L_{gB} foi considerada nula. O valor eficaz da corrente de fuga obtido na simulação foi 9,6 mA.

Figura A.28 – Formas de onda do inversor ponte completa com filtro FB-CM3 e modulação PWM



Fonte: Produção do próprio autor

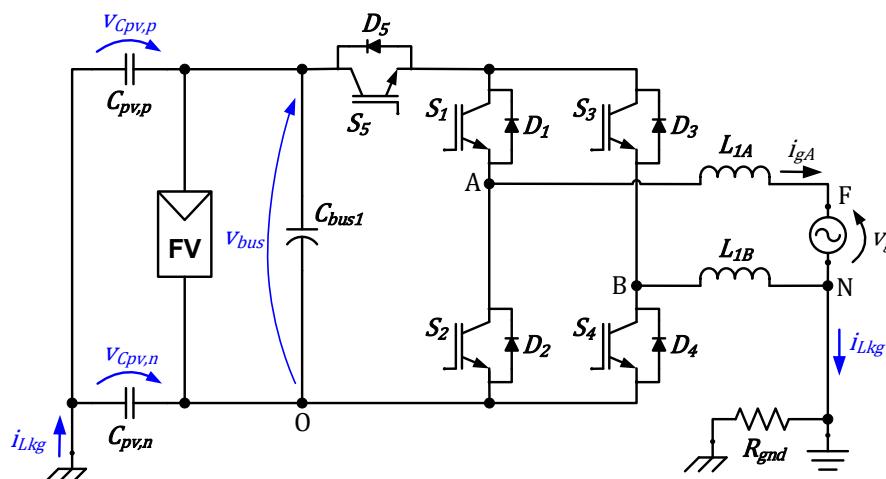
A.2.3 Topologias derivadas da estrutura em ponte completa

As topologias derivadas da estrutura em ponte completa empregam chaves semicondutoras adicionais para, simultaneamente, prover um percurso para circulação da corrente e manter a desconexão entre o lado CC e o lado CA do inversor durante os períodos de roda livre.

A.2.3.1 Topologia H5

A Figura A.29 apresenta a topologia H5 (VICTOR, M. et al., 2005), (VICTOR, M. et al., 2006), (VICTOR, M. et al., 2008). Essa topologia utiliza a chave S_5 para realizar desconexão entre o lado CC e o lado CA do inversor durante os períodos de roda livre. Além disso, o circuito por onde circula a corrente i_{gA} durante os períodos de roda livre é formado pela chave S_1 e o diodo D_3 durante o semiciclo positivo de i_{gA} e pela chave S_3 e o diodo D_1 , durante o semiciclo negativo de i_{gA} (TEODORESCU; LISERRE; RODRÍGUEZ, 2011).

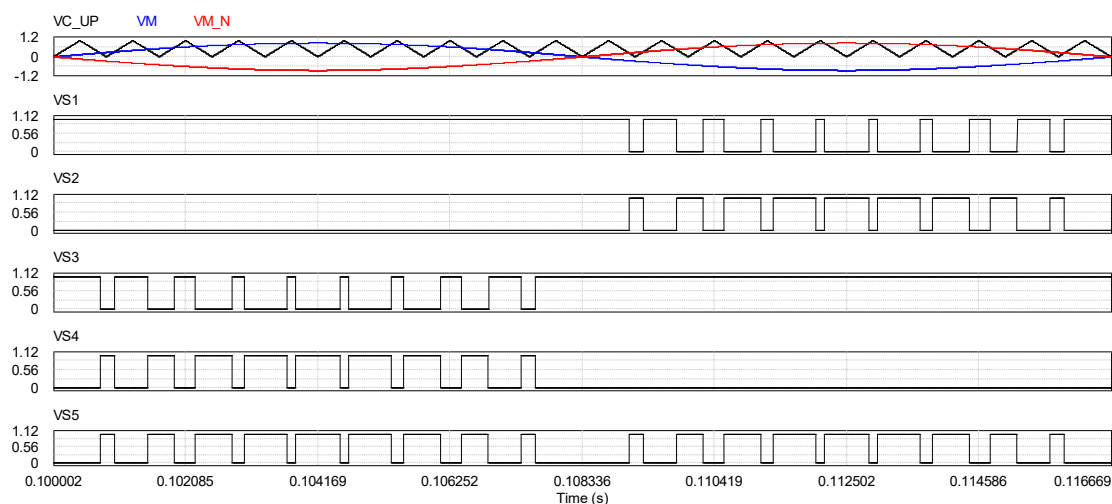
Figura A.29 – Topologia H5



Fonte: Produção do próprio autor

A Figura A.30 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor H5. Essa estratégia de modulação PWM é adequada para a operação do inversor H5 com capacidade de provisão de potência reativa (FIGUEREDO, 2016), (FREDDY et al., 2017). Os sinais apresentados na Figura A.30 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}), S_4 (v_{s4}) e S_5 (v_{s5}).

Figura A.30 – Formas de onda da modulação PWM para topologia H5 com capacidade de provisão de potência reativa: $v_{c,up}$; v_m ; $v_{m,n}$; v_{s1} ; v_{s2} ; v_{s3} ; v_{s4} ; v_{s5} .

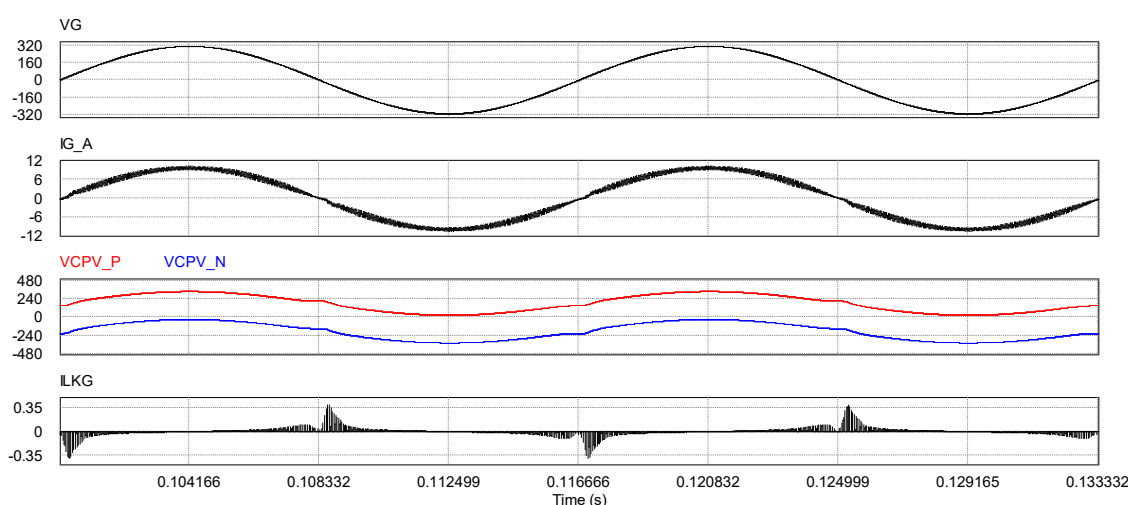


Fonte: Produção do próprio autor

A Figura A.31 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor H5.

Na simulação do inversor H5 foram utilizados indutores de filtro L_{1A} e L_{1B} com indutâncias de 1,185 mH. O valor eficaz da corrente de fuga obtida na simulação foi 23,62 mA.

Figura A.31 – Formas de onda do inversor H5: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg} .

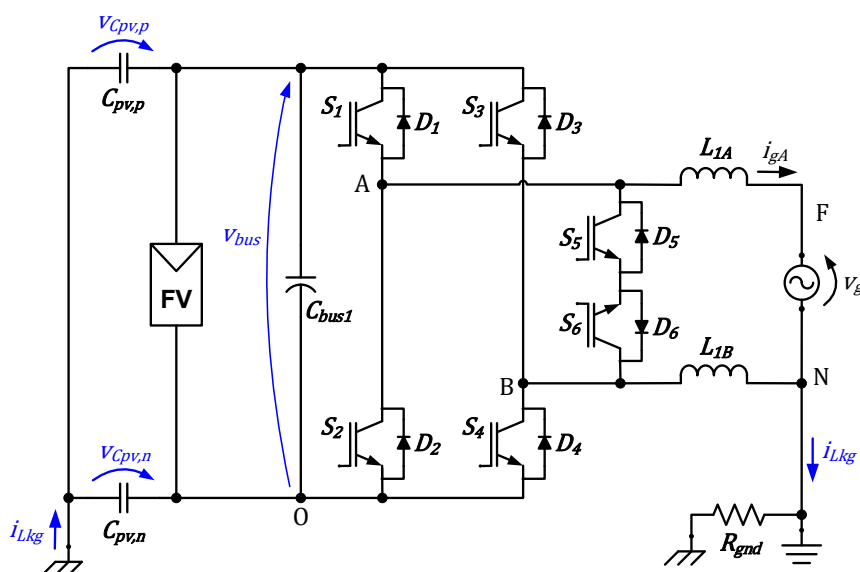


Fonte: Produção do próprio autor

A.2.3.2 Topologia HERIC

A Figura A.32 apresenta a topologia HERIC (*Highly Efficient and Reliable Inverter Concept*) (SCHMIDT, H.; SIEDLE, C.; KETTERER, J., 2005), (SCHMIDT, H.; SIEDLE, C.; KETTERER, J., 2006), (GERARDO; RAYMUNDO; MIGUEL, 2015). Nessa topologia, durante os períodos de roda livre as chaves S_1 , S_2 , S_3 e S_4 permanecem desligadas, realizando a desconexão entre o lado CC e o lado CA do inversor. Além disso, o circuito por onde circula a corrente i_{gA} durante os períodos de roda livre é formado pela chave S_6 e o diodo D_5 durante o semiciclo positivo de i_{gA} e pela chave S_5 e o diodo D_6 durante o semiciclo negativo de i_{gA} .

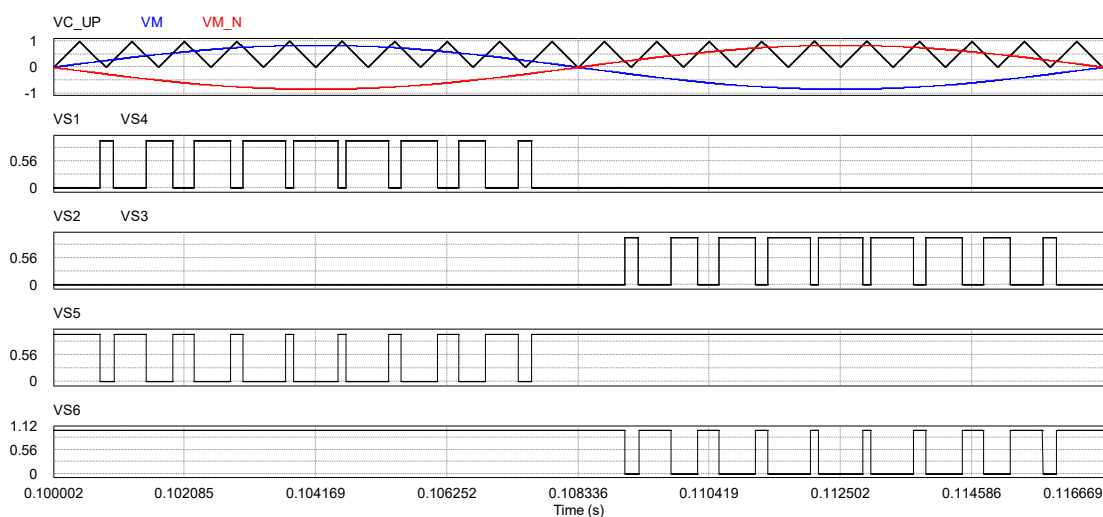
Figura A.32 – Topologia HERIC



Fonte: Produção do próprio autor

A Figura A.33 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor HERIC. Essa estratégia de modulação PWM é adequada para operação do inversor HERIC com capacidade de provisão de potência reativa (FIGUEREDO, 2016), (FREDDY et al., 2017). Os sinais apresentados na Figura A.33 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}), S_4 (v_{s4}), S_5 (v_{s5}) e S_6 (v_{s6}).

Figura A.33 – Formas de onda da modulação PWM para topologia HERIC com capacidade de provisão de potência reativa: $v_{c,up}$; v_m ; $v_{m,n}$; v_{s1} ; v_{s2} ; v_{s3} ; v_{s4} ; v_{s5} ; v_{s6} .

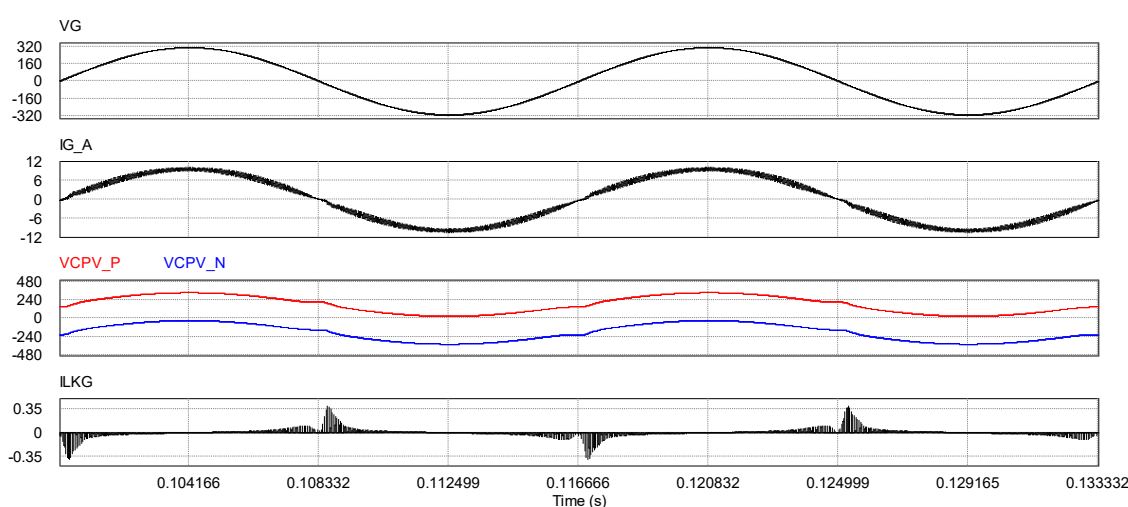


Fonte: Produção do próprio autor

A Figura A.34 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor HERIC.

Na simulação do inversor HERIC foram utilizados indutores de filtro L_{1A} e L_{1B} com indutâncias de 1,185 mH. O valor eficaz da corrente de fuga obtida na simulação foi 23,61 mA.

Figura A.34 – Formas de onda do inversor HERIC: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg} .

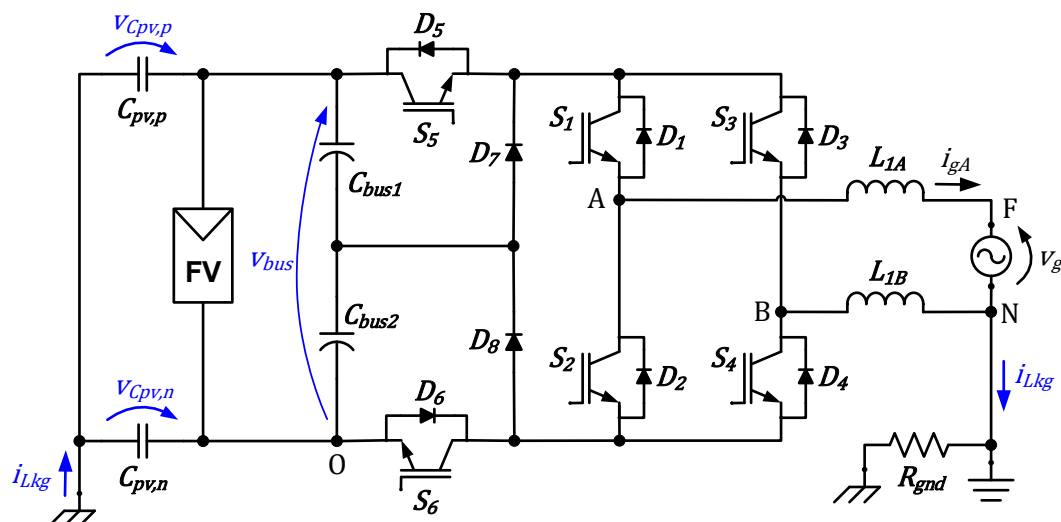


Fonte: Produção do próprio autor

A.2.3.3 Topologia Full-Bridge DC Bypass

A Figura A.35 apresenta a topologia *Full-Bridge DC Bypass* (FB-DCBP) (GONZALEZ SENOSIAIN, ROBERTO et al., 2006), (GONZALEZ et al., 2007), (ROBERTO GONZALEZ SENOSIAIN et al., 2009). Essa topologia utiliza o mesmo princípio adotado pela topologia H5. A desconexão entre o lado CC e o lado CA é implementada por meio das chaves S_5 e S_6 , mas além disso, essa topologia provê um barramento CC com ponto médio e os diodos D_7 e D_8 , que estabelecem um circuito para a manutenção da tensão aplicada sobre as capacitâncias parasitas com valor praticamente constante ($V_{bus}/2$) em todas as etapas de operação do inversor.

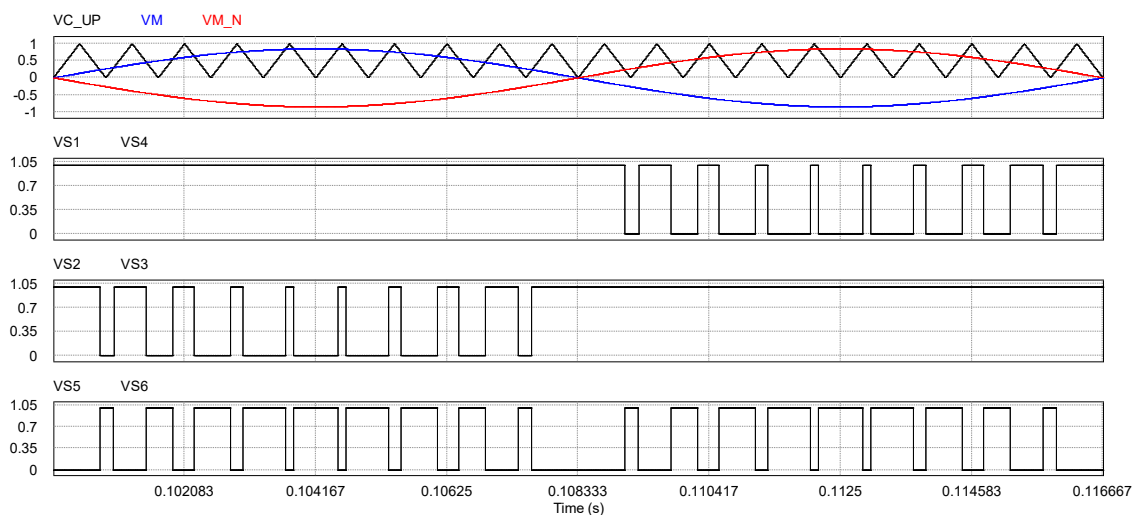
Figura A.35 – Inversor Full-Bridge DC Bypass



Fonte: Produção do próprio autor

A Figura A.36 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor FB-DCBP. Essa estratégia de modulação PWM é adequada para operação do inversor FB-DCBP com capacidade de provisão de potência reativa (GONZALEZ et al., 2007). Os sinais apresentados na Figura A.36 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}), S_4 (v_{s4}), S_5 (v_{s5}) e S_6 (v_{s6}).

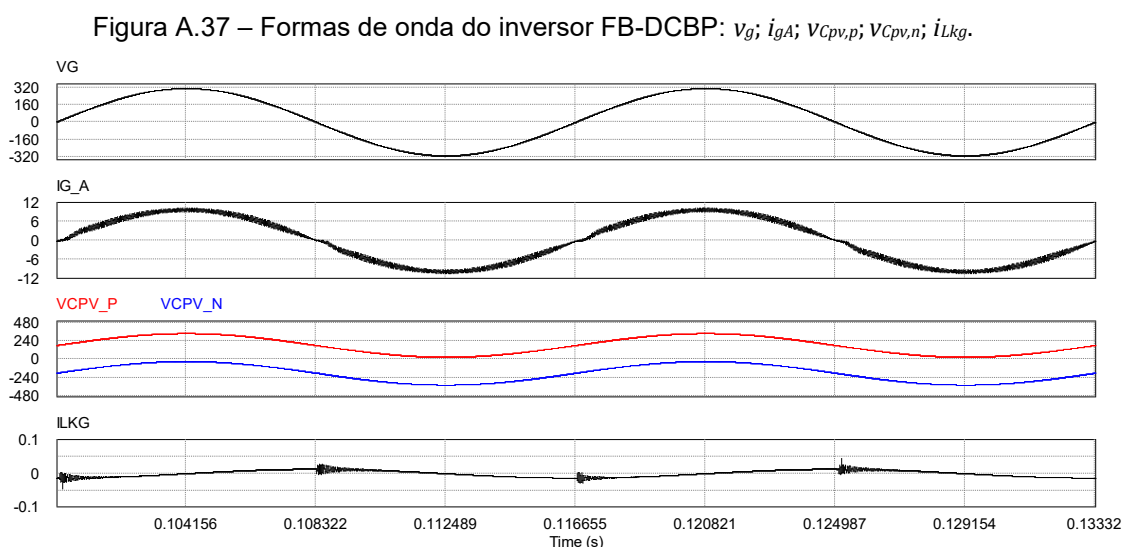
Figura A.36 – Formas de onda da modulação PWM para topologia FB-DCBP com capacidade de provisão de potência reativa: $v_{c,up}$; v_m ; $v_{m,n}$; v_{s1} ; v_{s2} ; v_{s3} ; v_{s4} ; v_{s5} ; v_{s6} .



Fonte: Produção do próprio autor

A Figura A.37 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor FB-DCBP.

Na simulação do inversor FB-DCBP foram utilizados indutores de filtro L_{1A} e L_{1B} com indutâncias de 1,185 mH. O valor eficaz da corrente de fuga obtida na simulação foi 9,6 mA.

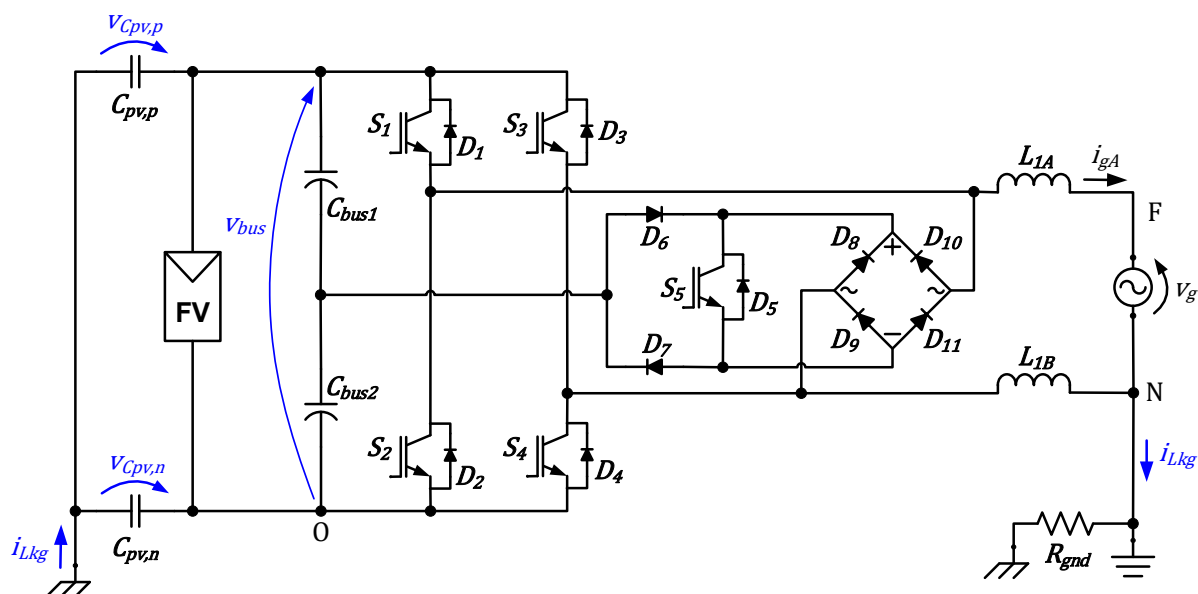


Fonte: Produção do próprio autor

A.2.3.4 Topologia Diode Clamping H-Bridge Zero Voltage State Rectifier

A Figura A.38 apresenta a topologia *Diode Clamping H-Bridge Zero Voltage State Rectifier* (HB-ZVR-D) (FREDDY et al., 2014) ou *Diode Clamping Full-Bridge Zero Voltage Rectifier* (FB-ZVR-D) (XIAO; WANG, 2021). Essa topologia utiliza o mesmo princípio adotado pela topologia HERIC. A circulação da corrente i_{gA} durante os períodos de roda livre é mantida pela chave S_5 e pelos diodos D_8 , D_9 , D_{10} e D_{11} . Além disso, a tensão aplicada sobre as capacitâncias parasitas é mantida com valor praticamente constante ($V_{bus}/2$) em todas as etapas de operação do inversor por meio dos diodos D_6 e D_7 , que estabelecem a conexão com o ponto médio do barramento CC formado pelos capacitores C_{bus1} e C_{bus2} .

Figura A.38 – Inversor Diode Clamping H-Bridge Zero Voltage Rectifier (HB-ZVR-D)

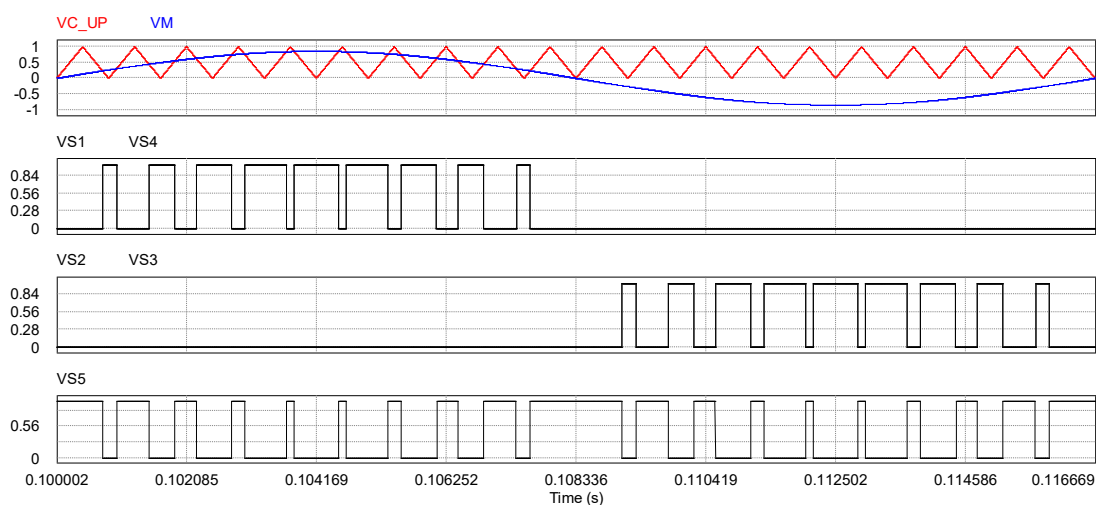


Fonte: Produção do próprio autor

A Figura A.39 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor HB-ZVR-D. Os sinais apresentados na Figura A.39 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador (v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}), S_4 (v_{s4}) e S_5 (v_{s5}).

Figura A.39 – Formas de onda da modulação PWM para topologia HB-ZVR-D: $v_{c,up}$; v_m ; $v_{m,n}$; v_{s1} ; v_{s2} ; v_{s3} ;

v_{s4} ; v_{s5} .

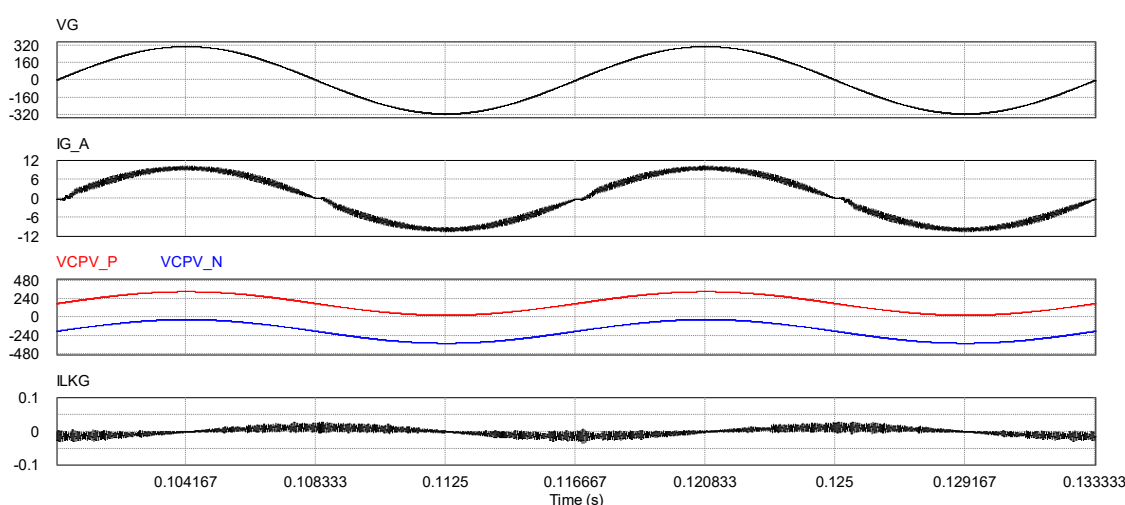


Fonte: Produção do próprio autor

A Figura A.40 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor HB-ZVR-D.

Na simulação do inversor HB-ZVR-D foram utilizados indutores de filtro L_{1A} e L_{1B} com indutâncias de 1,185 mH. O valor eficaz da corrente de fuga obtida na simulação foi 11,3 mA.

Figura A.40 – Formas de onda do inversor HB-ZVR-D: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg} .



Fonte: Produção do próprio autor

A.3 TOPOLOGIAS COM CONDUTOR NEUTRO DA REDE ELÉTRICA CONECTADO AO TERMINAL NEGATIVO DO ARRANJO FOTOVOLTAICO (COMMON-GROUND)

As topologias de inversores sem transformador com o condutor neutro da rede elétrica conectado diretamente ao terminal negativo do barramento CC, referidas em inglês como *Common-Ground Transformerless Inverters*, proporcionam tensão praticamente constante sobre as capacitâncias parasitas dos módulos fotovoltaicos e consequentemente corrente de fuga praticamente nula (XIAO, 2021).

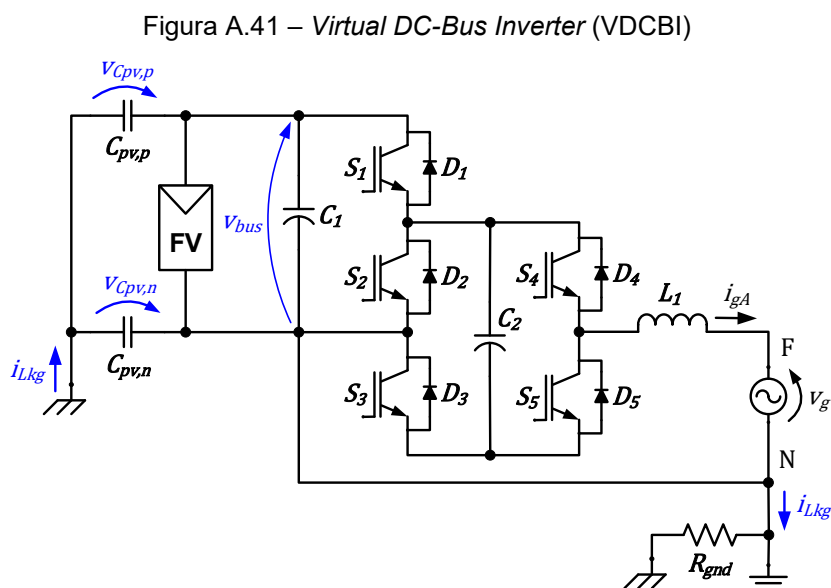
Nessa classe de topologias, o fornecimento de energia do gerador fotovoltaico para a rede elétrica apresenta características bem distintas de acordo com a polaridade do semiciclo da corrente injetada na rede elétrica. De modo simplificado,

pode-se dizer que durante o semiciclo positivo a energia é fornecida pelo gerador fotovoltaico para os elementos armazenadores de energia e para a rede elétrica. Durante o semiciclo negativo, a energia é fornecida por um elemento armazenador de energia para a rede elétrica.

Essa classe de topologias é dividida em dois grupos, de acordo com o elemento armazenador de energia utilizado para fornecer energia durante o semiciclo negativo: a) topologias baseadas em capacitor (*capacitor-based common-ground transformerless inverter*); e b) topologias baseadas em indutor (*inductor-based common-ground transformerless inverter*) (XIAO; WANG, 2021), (KHAN et al., 2020).

A.3.1 Topologia Virtual DC-Bus Inverter

A Figura A.41 apresenta a topologia *Virtual DC-Bus Inverter* (VDCBI) (GU et al., 2013). Essa topologia utiliza um barramento CC virtual, onde o capacitor C_2 é o responsável pelo fornecimento de energia para a rede elétrica durante o semiciclo negativo da corrente i_{gA} .

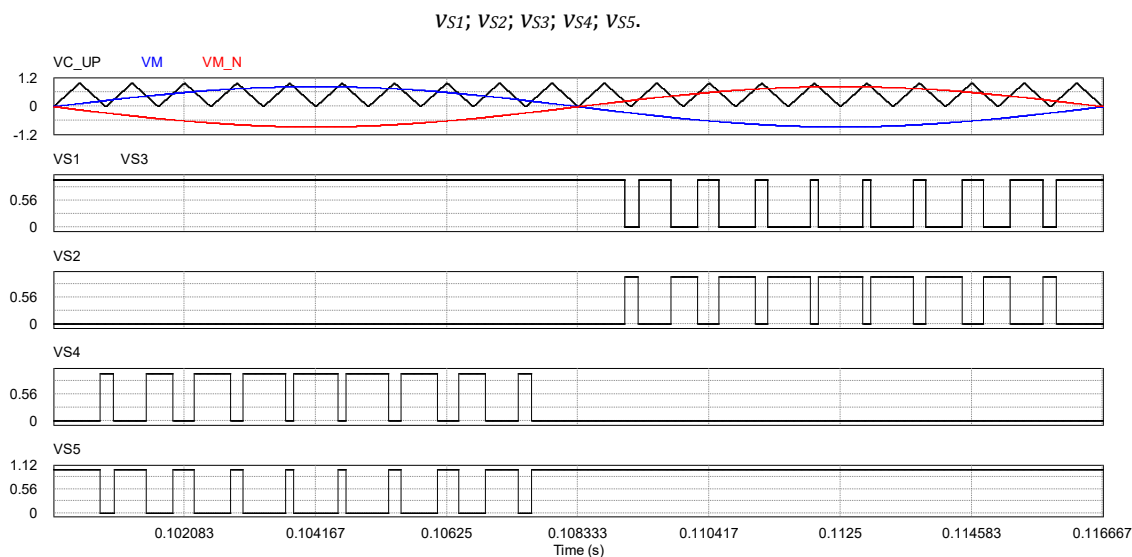


Fonte: Produção do próprio autor

A Figura A.42 apresenta os sinais do modulador PWM empregado para a obtenção dos sinais de comando das chaves do inversor VDCBI. Os sinais apresentados na Figura A.42 são: portadora triangular unipolar ($v_{c,up}$); sinal modulador

(v_m); sinal modulador com defasagem de 180° ($v_{m,n}$); sinais de comando das chaves S_1 (v_{s1}), S_2 (v_{s2}), S_3 (v_{s3}), S_4 (v_{s4}) e S_5 (v_{s5}). Essa estratégia de modulação é denominada unipolar SPWM em (GU et al., 2013).

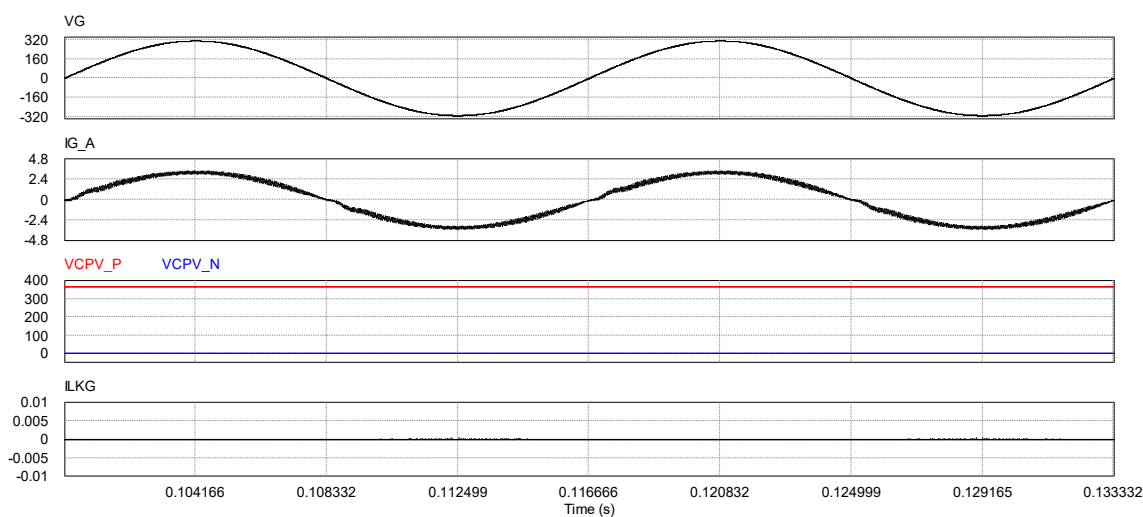
Figura A.42 – Formas de onda da modulação unipolar SPWM para a topologia VDCBI: $v_{c,up}$; v_m ; $v_{m,n}$;



Fonte: Produção do próprio autor

A Figura A.43 apresenta as formas de onda da tensão da rede elétrica (v_g), da corrente na fase A da rede elétrica (i_{gA}), das tensões sobre as capacitâncias parasitas do arranjo fotovoltaico ($v_{Cpv,p}$ e $v_{Cpv,n}$) e da corrente de fuga (i_{Lkg}) obtidas por meio da simulação do inversor VDCBI.

Figura A.43 – Formas de onda do inversor VDCBI: v_g ; i_{gA} ; $v_{Cpv,p}$; $v_{Cpv,n}$; i_{Lkg} .



Fonte: Produção do próprio autor

Na simulação do inversor VDCBI foi utilizado indutor de filtro L_1 com indutância de 8 mH, capacitor C_2 com capacitância de 940 μ F e a potência ativa injeta na rede foi 500 W, mesma condição de simulação utilizada em (GU et al., 2013). A corrente de fuga obtida na simulação foi praticamente nula.

A.4 RESUMO DOS RESULTADOS DE SIMULAÇÃO DAS TOPOLOGIAS DE INVERSOR SEM TRANSFORMADOR PARA SFCR

A Tabela A.5 apresenta o resumo dos resultados de simulação das topologias selecionadas de inversor sem transformador para SFCR. Essa tabela, apresenta o valor eficaz obtido para cada uma das topologias simuladas. Além desse resumo, outras considerações são apresentadas na seção 2.3.2 deste trabalho.

Tabela A.5 – Resumo dos resultados de simulação das topologias de inversor sem transformador para SFCR

Classe	Topologia	Corrente de fuga ($i_{Lkg,rms}$)
<i>Half-Bridge</i>	Meia-ponte	$\cong 0$ mA
	NPC	$\cong 0$ mA
	Conergy NPC	$\cong 0$ mA
<i>Full-Bridge</i>	Ponte completa com PWM bipolar	6,69 mA
	Ponte completa com PWM unipolar contínua (PWM-UC)	2,78 A
	Ponte completa com PWM unipolar descontínua (PWM-UD)	1,56 A
	Ponte completa com filtro FB-CM1 (PWM-UC)	10,8 mA
	Ponte completa com filtro FB-CM2 (PWM-UD)	51,8 mA
	Ponte completa com filtro FB-CM3 (PWM-UC)	9,6 mA
	H5	23,62 mA
	HERIC	23,61 mA
	<i>Full-Bridge DC Bypass</i>	9,6 mA
	HB-ZVR-D	11,3 mA
<i>Common-Ground</i>	<i>Virtual DC-Bus Inverter</i>	$\cong 0$ mA

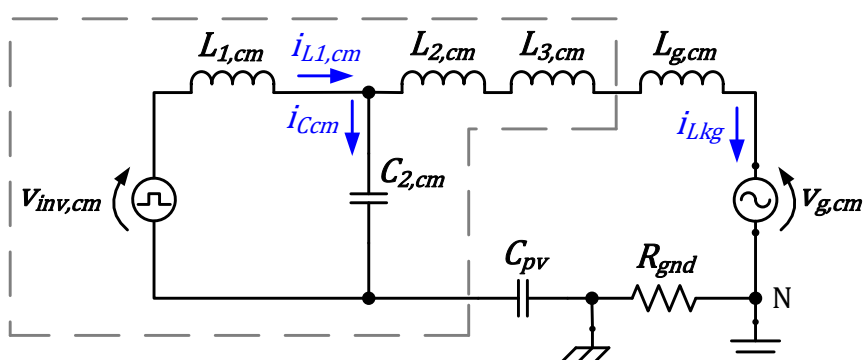
Os resultados apresentados na Tabela A.5 mostram que:

- a) entre todas as topologias simuladas a corrente de fuga apresenta valor eficaz acima do limite (300 mA) definido pela norma IEC 62109-2:2011, apenas para a topologia em ponte completa convencional (4 chaves e sem filtro de modo comum) com modulação PWM 3 níveis (PWM-UC e PWM-UD);
- b) as topologias da classe Half-Bridge e Common-Ground apresentam corrente de fuga praticamente nula;
- c) a topologia em ponte completa só atende o limite para corrente de fuga quando se utiliza a modulação PWM bipolar;
- d) entre as topologias derivadas da estrutura em ponte completa, as topologias que realizam o grampeamento da tensão de modo comum (*Full-Bridge DC Bypass* e HB-ZVR-D) apresentam corrente de fuga menor do que as topologias que não realizam o grampeamento da tensão de comum (H5 e HERIC);
- e) a topologia em ponte completa com filtro de modo comum apresenta corrente de fuga mais baixa quando são utilizadas as configurações que utilizam indutor de modo comum (FB-CM1 e FB-CM3).

APÊNDICE B – SIMULAÇÃO DO INVERSOR COM FILTRO FB-CM4 PARA VALIDAÇÃO DO CIRCUITO EQUIVALENTE DE MODO COMUM

Neste apêndice, são apresentados os resultados de simulações realizadas para validar o modelo do circuito equivalente de modo comum, apresentado na Figura B.1. Esse circuito é considerado na análise, projeto e simulações do inversor em ponte completa com filtro FB-CM4.

Figura B.1 – Inversor ponte completa com filtro FB-CM4: circuito equivalente de modo comum

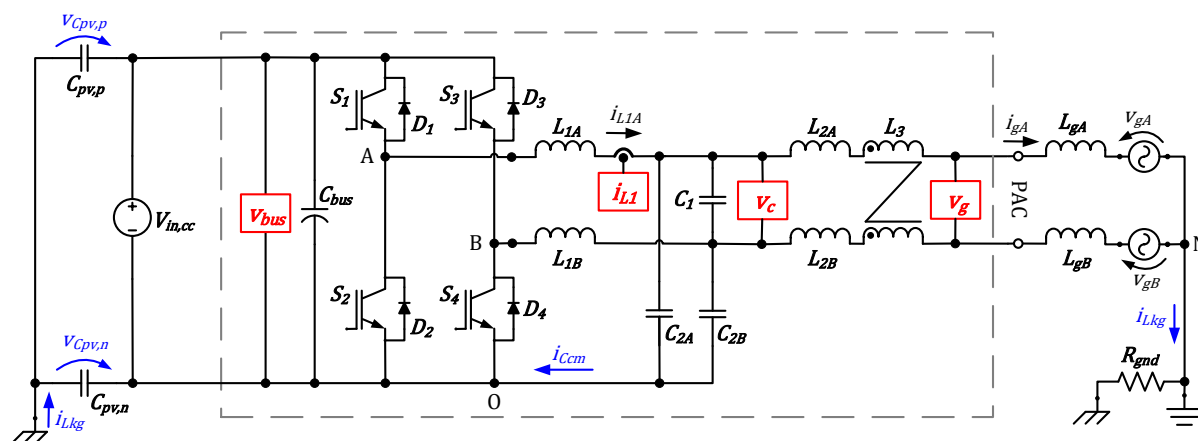


Fonte: Produção do próprio autor

As simulações consideram duas formas de alimentação do barramento CC do inversor com filtro FB-CM4:

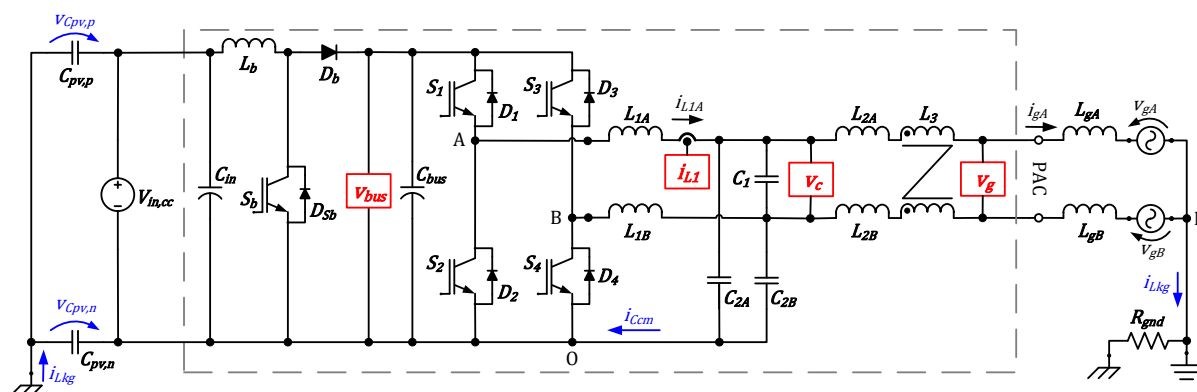
- alimentação do barramento CC com uma fonte CC ideal, Figura B.2;
- alimentação do barramento CC com um conversor CC/CC (topologia *boost* – elevador de tensão), Figura B.3.

Figura B.2 – Inversor com filtro FB-CM4 alimentado por fonte CC ideal no barramento CC



Fonte: Produção do próprio autor

Figura B.3 – Inversor com filtro FB-CM4 alimentado por conversor CC-CC (topologia boost)



Fonte: Produção do próprio autor

Além das duas formas de alimentação do barramento CC, as simulações também consideram três possibilidades para a representação das capacitâncias parasitas:

- $C_{pv} = C_{pv,p} + C_{pv,n}$, valor total da capacitância parasita dividido igualmente entre as capacitâncias $C_{pv,p}$ e $C_{pv,n}$;
- $C_{pv,p} = C_{pv}$, valor total da capacitância parasita atribuído a capacitância $C_{pv,p}$, desprezando $C_{pv,n}$;
- $C_{pv,n} = C_{pv}$, valor total da capacitância parasita atribuído a capacitância $C_{pv,n}$, desprezando $C_{pv,p}$.

Os resultados de simulação obtidos para o inversor em ponte completa com filtro FB-CM4, modulação PWM-UC e potência aparente de 1,5 kVA. são apresentados nas tabelas (Tabela B.1, Tabela B.2, Tabela B.3 e Tabela B.4). Em todas as simulações as variáveis analisadas são: $I_{Lkg,rms}$; FP; THD_i; e $I_{Ccm,rms}$. As condições consideradas em cada uma das tabelas são listadas a seguir:

- Tabela B.1 – componentes do filtro com valores mínimos (LCL_{min}) e indutância da rede elétrica nula ($L_g = 0$);
- Tabela B.2 – componentes do filtro com valores mínimos (LCL_{min}) e indutância da rede elétrica com valor máximo ($L_{g,max}$);
- Tabela B.3 – componentes do filtro com valores máximos (LCL_{max}) e indutância da rede elétrica nula ($L_g = 0$);
- Tabela B.4 – componentes do filtro com valores máximos (LCL_{max}) e indutância da rede elétrica com valor máximo ($L_{g,max}$).

Tabela B.1 – Resultados de simulação com conversor *boost* e com fonte CC ideal: inversor em ponte completa com filtro FB-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{min} , $L_g = 0$

V_{bus}	Conversor CC/CC (<i>boost</i>)			Fonte CC ideal		
C_{pv}	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$
$I_{Lkg,rms}$ (mA)	27,256	27,256	27,256	27,284	27,284	27,284
FP	0,9978	0,9978	0,9978	0,9978	0,9978	0,9978
$THD_{i,50}$ (%)	2,5210	2,5209	2,5210	2,5256	2,5257	2,5257
$I_{ccm,rms}$ (A)	1,807	1,807	1,807	1,809	1,809	1,809

Tabela B.2 – Resultados de simulação com conversor *boost* e com fonte CC ideal: inversor em ponte completa com filtro FM-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{min} , $L_{g,max}$

V_{bus}	Conversor CC/CC (<i>boost</i>)			Fonte CC ideal		
C_{pv}	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$
$I_{Lkg,rms}$ (mA)	18,613	18,613	18,613	18,720	18,720	18,719
PF	0,9962	0,9962	0,9962	0,9962	0,9962	0,9962
$THD_{i,50}$ (%)	4,1439	4,1439	4,1439	4,1570	4,1570	4,1570
$I_{ccm,rms}$ (A)	1,847	1,847	1,847	1,854	1,854	1,854

Tabela B.3 – Resultados de simulação com conversor *boost* e com fonte CC ideal: inversor em ponte completa com filtro FM-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{max} , $L_g = 0$

V_{bus}	Conversor CC/CC (<i>boost</i>)			Fonte CC ideal		
C_{pv}	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$
$I_{Lkg,rms}$ (mA)	11,368	11,368	11,368	11,484	11,484	11,483
PF	0,9976	0,9976	0,9976	0,9976	0,9976	0,9976
$THD_{i,50}$ (%)	1,4725	1,4725	1,4726	1,4799	1,4797	1,4799
$I_{ccm,rms}$ (A)	1,088	1,088	1,088	1,089	1,089	1,089

Tabela B.4 – Resultados de simulação com conversor *boost* e com fonte CC ideal: inversor em ponte completa com filtro FM-CM4, PWM-UC, $S_{max} = 1,5$ kVA, LCL_{max} , $L_{g,max}$

V_{bus}	Conversor CC/CC (<i>boost</i>)			Fonte CC ideal		
C_{pv}	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$	$C_{pv,p} + C_{pv,n}$	$C_{pv,p}$	$C_{pv,n}$
$I_{Lkg,rms}$ (mA)	10,758	10,758	10,758	10,739	10,739	10,738
PF	0,9974	0,9974	0,9974	0,9974	0,9974	0,9974
$THD_{i,50}$ (%)	2,0032	2,0033	2,0032	1,9842	1,9843	1,9846
$I_{ccm,rms}$ (A)	1,119	1,119	1,119	1,123	1,123	1,123

Cada uma das quatro tabelas (Tabela B.1, Tabela B.2, Tabela B.3 e Tabela B.4) apresenta os resultados obtidos para seis condições de simulação, divididas em dois grupos, conversor CC/CC (*boost*) e fonte ideal. Considerando cada tabela, pode-se observar que as diferenças entre os seis resultados obtidos são praticamente desprezíveis. Desse modo, pode-se confirmar a validade do circuito de modo comum, apresentado na Figura B.1, para as seis condições de simulação apresentadas em cada tabela.

Os resultados apresentados neste apêndice mostram que o circuito equivalente de modo comum, apresentado na Figura B.1, é válido para a análise das correntes de modo comum i_{Ccm} e i_{Lkg} dos circuitos da Figura B.2 e da Figura B.3.

A inclusão do conversor CC/CC *boost* não modifica o circuito equivalente de modo comum, quando se consideram as seguintes condições:

- a) o conversor CC/CC apresenta configuração assimétrica, que possui indutor L_b apenas do lado positivo da fonte de entrada $v_{in,cc}$, como apresentado na Figura B.3 (DE BEER; FAUL, 2018), (ZHANG et al., 2020);
- b) as capacitâncias parasitas entre a chave semicondutora S_b , o dissipador de calor e o invólucro aterrado do inversor são desprezadas (GUBÍA et al., 2007). É importante mencionar que essas capacitâncias parasitas, que tipicamente apresentam valores na faixa de dezenas a centenas de picofarads e não estão representadas na Figura B.3, devem ser consideradas em estudos de EMI (WANG; KONG; LEE, 2007), (BELTRAME et al., 2012), (DE BEER; FAUL, 2018), (ZHANG et al., 2020), que estão fora do escopo deste trabalho.

Os resultados de simulação mostram que as três formas de representação das capacitâncias parasitas dos módulos fotovoltaicos ($C_{pv} = C_{pv,p} + C_{pv,n}$, $C_{pv,p} = C_{pv}$ e $C_{pv,n} = C_{pv}$) produzem resultados semelhantes. Portanto, as três representações de C_{pv} analisadas são adequadas e estão de acordo com o circuito de modo comum apresentado na Figura B.1 e corroboram o modelo de modo comum desenvolvido em (GUBÍA et al., 2007), que considera a representação da capacitância parasita equivalente com apenas 1 capacitor adequada para a análise da corrente de fuga de modo comum.

APÊNDICE C – ESTRATÉGIAS DE CONTROLE PARA O INVERSOR EM PONTE COMPLETA COM FILTRO FB-CM4 E PWM-UD

Neste apêndice é apresentada a análise de três configurações para a implementação da malha de controle de corrente do inversor em ponte completa com filtro FB-CM4, empregando a modulação PWM-UD. Em todas as configurações analisadas, emprega-se o controlador de corrente do tipo proporcional ressonante com compensadores de harmônicos, cuja função de transferência $G_{ci}(s)$ é definida pela equação (3.37). Os parâmetros do controlador de corrente são definidos na Tabela 4.14.

As três configurações da malha de controle de corrente, que serão analisadas neste apêndice, são listadas a seguir:

- a) seção C.1 (apresentação do problema) – operação inadequada do controlador de corrente, causada pela excitação das ressonâncias do circuito de modo comum, quando se emprega o controlador de corrente com realimentação da corrente i_{L1A} ;
- b) seção C.2 (1ª solução proposta, empregando 2 sensores de corrente) – controlador de corrente com realimentação da corrente de modo diferencial $i_{L1,dm}$, obtida a partir de dois sensores de corrente i_{L1A} e i_{L1B} ;
- c) seção C.3 (2ª solução proposta, empregando 1 sensor de corrente e filtro *notch*) – controlador de corrente com realimentação da corrente i_{L1A} e filtro *notch* de dois estágios (G_N) em cascata com o controlador de corrente (G_{ci}).

A excitação das ressonâncias do circuito de modo comum pode causar a operação inadequada do sistema de controle, elevada corrente de fuga e elevada distorção harmônica da corrente injetada na rede elétrica. Por esse motivo, são necessárias medidas adicionais para viabilizar a operação adequada do sistema de controle, quando se emprega o filtro FB-CM4 com modulação PWM-UD e realimentação da corrente do indutor do lado do inversor L_1 (L_{1A} ou L_{1B}).

O autor desta tese não encontrou na literatura consultada, nenhuma análise sobre o problema do controle de corrente utilizando a realimentação de i_{L1A} para inversores com filtro integrado de modo comum e diferencial, com modulação PWM-UD. Por esse motivo, foi produzido este apêndice.

A modulação PWM-UC produz tensão de modo comum com as principais componentes harmônicas localizadas em torno da frequência de chaveamento do inversor ($f_{sw} = 20$ kHz, nos exemplos deste trabalho), que está localizada bem acima da frequência de cruzamento da malha de controle de corrente $f_c \leq 812$ Hz (ver Tabela 4.8) e das frequências de ressonância do circuito de modo comum ($f_{r,cm1} < 6,7$ kHz) e ($f_{r,cm2} < 10$ kHz) (ver Tabela 4.2). Por esse motivo, a corrente de modo comum $i_{L1A,cm}$ não causa problemas para a operação do sistema de controle, como ficou demonstrado nos resultados de simulação e experimentais apresentados nas seções 4.2.1.1, 4.2.1.3, 4.2.2.1, 4.2.2.2, 4.2.2.3 e 6.1 deste trabalho.

A modulação PWM-UD produz tensão de modo comum com componentes harmônicas de baixa frequência (múltiplas de $2f_g$) e componentes harmônicas de alta frequência, localizadas em torno da frequência de chaveamento do inversor, como apresentado na Figura 3.19. Devido a essa característica, existe um risco maior de excitação das ressonâncias do circuito de modo comum, quando a corrente $i_{L1A,cm}$ ou $i_{L1B,cm}$ estão presentes na corrente realimentada.

Nos artigos (WU et al., 2013c) e (WU et al., 2014) a estratégia de modulação PWM-UD é empregada num filtro integrado de modo comum e diferencial, que é denominado pelo autor como filtro LLCL modificado. Essa configuração de filtro integrado é apresentada na seção A.2.2.2 deste trabalho, identificada como FB-CM2. Nesses artigos, a estratégia de controle empregada não é discutida, mas o projeto do filtro LLCL segue o procedimento apresentado no artigo (WU; HE; BLAABJERG, 2012), que utiliza o controle da corrente do indutor do lado da rede elétrica, L_{2A} na Figura C.1.

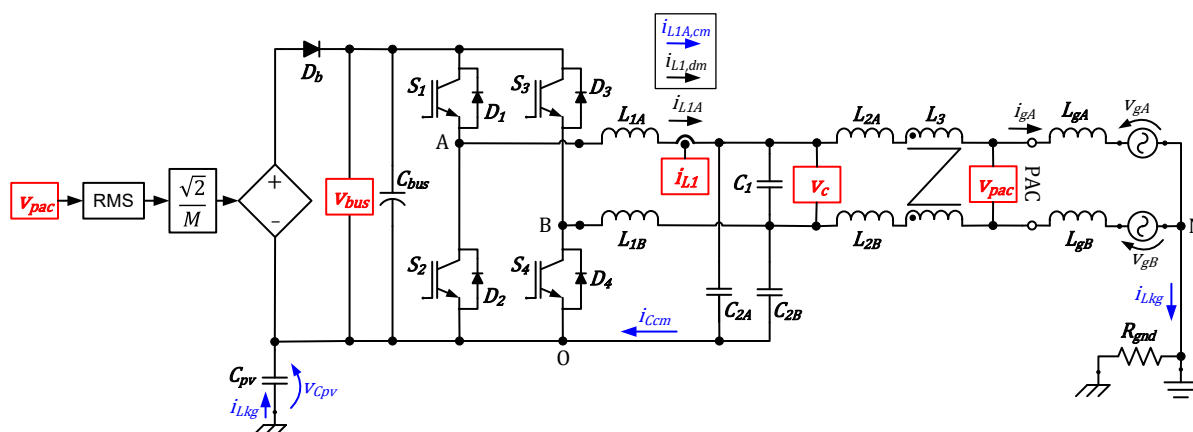
Quando o sistema de controle utiliza a corrente do indutor L_{2A} ou L_{2B} para a realimentação, os problemas causados pela corrente de modo comum, que serão analisados neste apêndice não ocorrem, porque a corrente de modo comum, que circula por L_{2A} , é muito menor do que a corrente de modo comum, que circula por L_{1A} .

Nos filtros integrados de modo comum e diferencial (por exemplo: FB-CM1, FB-CM2, FB-CM3 e FB-CM4, apresentados neste trabalho) a corrente que circula pelos indutores do lado do inversor (i_{L1A} e i_{L1B}) é constituída pela soma das correntes de modo comum ($i_{L1,cm}$) e diferencial ($i_{L1,dm}$).

Considerando o filtro FB-CM4, apresentado no capítulo 3 deste trabalho, quando o controle de corrente do inversor é realizado utilizando a realimentação da

corrente do indutor L_{1A} , a variável controlada (i_{L1A}) é a soma da corrente de modo comum ($i_{L1A,cm}$) e da corrente de modo diferencial ($i_{L1,dm}$), ($i_{L1A} = i_{L1,dm} + i_{L1A,cm}$)²¹, como ilustrado na Figura 3.4, na Figura C.1 e na Figura C.3.

Figura C.1 – Esquema elétrico do inversor com filtro FB-CM4: simulações das configurações da malha de controle de corrente para modulação PWM-UD



Fonte: Produção do próprio autor

A Figura C.1 apresenta o esquema elétrico do inversor com filtro FB-CM4 utilizado nas simulações, realizadas com o software PSIM, para a análise das configurações da malha de controle de corrente, empregadas com a modulação PWM-UD, que serão apresentadas neste apêndice.

Na Figura C.1, os módulos fotovoltaicos e o conversor CC/CC (*boost*) são representados por uma fonte de tensão controlada por tensão, pelo diodo D_b (diodo do conversor *boost*) e pela capacitância parasita C_{pv} .

A tensão de controle, da fonte de tensão que alimenta o barramento CC do inversor, é obtida a partir do valor instantâneo da tensão medida no ponto de acoplamento comum v_{pac} , de acordo com a equação $V_{bus} = (v_{pac,rms}\sqrt{2})/M$. O objetivo dessa implementação é manter o índice de modulação de amplitude M constante, mesmo com a variação da tensão v_{pac} . Desse modo, mantêm-se uma

²¹ A mesma análise é válida, quando a corrente i_{L1B} ($i_{L1B} = -i_{L1,dm} + i_{L1B,cm}$) é utilizada na realimentação do controlador de corrente.

margem para a variação do índice modulação de amplitude, dentro da região linear ($M \leq 1$) (MOHAN; UNDELAND; ROBBINS, 2003), em caso de aumento da tensão no ponto de acoplamento comum. Essa implementação também foi utilizada na montagem experimental, apresentada no capítulo 6 desta tese.

Nas simulações apresentadas, nas próximas seções deste apêndice, o sinal senoidal com amplitude unitária ($v_{||}$), sincronizado com a tensão medida no ponto de acoplamento comum (v_{pac}), fornecido pelo bloco PLL (ver Figura C.4) é substituído por uma fonte senoidal ideal ($v_{senoidal\ ideal}$) sincronizada com a tensão v_{pac} . Nessas simulações, o objetivo é analisar apenas o impacto das diferentes configurações da malha de controle de corrente. Por esse motivo, exclui-se o bloco PLL para que sua influência no sistema de controle não comprometa a análise.

Nas próximas seções, deste apêndice, serão apresentados os resultados das simulações realizadas com o *software* PSIM considerando as variações dos valores dos componentes do filtro FB-CM4, C_{pv} , L_g e R_{gnd} , para a avaliação do valor eficaz da corrente de fuga $I_{Lkg,rms}$, de acordo com as definições listadas a seguir:

- Para a resistência de aterramento R_{gnd} serão considerados 7 valores de resistência variando entre $0,1 \Omega$ e 15Ω , a faixa de valores foi escolhida considerando as seguintes referências (TANG et al., 2016), (KHAN et al., 2019), (LÓPEZ et al., 2010), (BRADASCHIA et al., 2011), (GUO et al., 2013);
- Para a capacitância parasita C_{pv} serão considerados os valores mínimos (50 nF/kWp) e máximos (150 nF/kWp) (MYRZIK; CALAIS, 2003);
- Para a indutância da rede elétrica serão considerados os casos $L_g = 0$ e $L_g = L_{g,max}$, sendo $L_{g,max} = 8,56$ mH, definido na Tabela 4.1, considerando o inversor projetado para $S_{max} = 1,5$ kVA e $SCR_{min} = 10$;
- Para os componentes do filtro FB-CM4 serão considerados todos os componentes do filtro com valores mínimos LCL_{min} e máximos LCL_{max} , definidos previamente na Tabela 4.15 e repetidos na Tabela C.1.

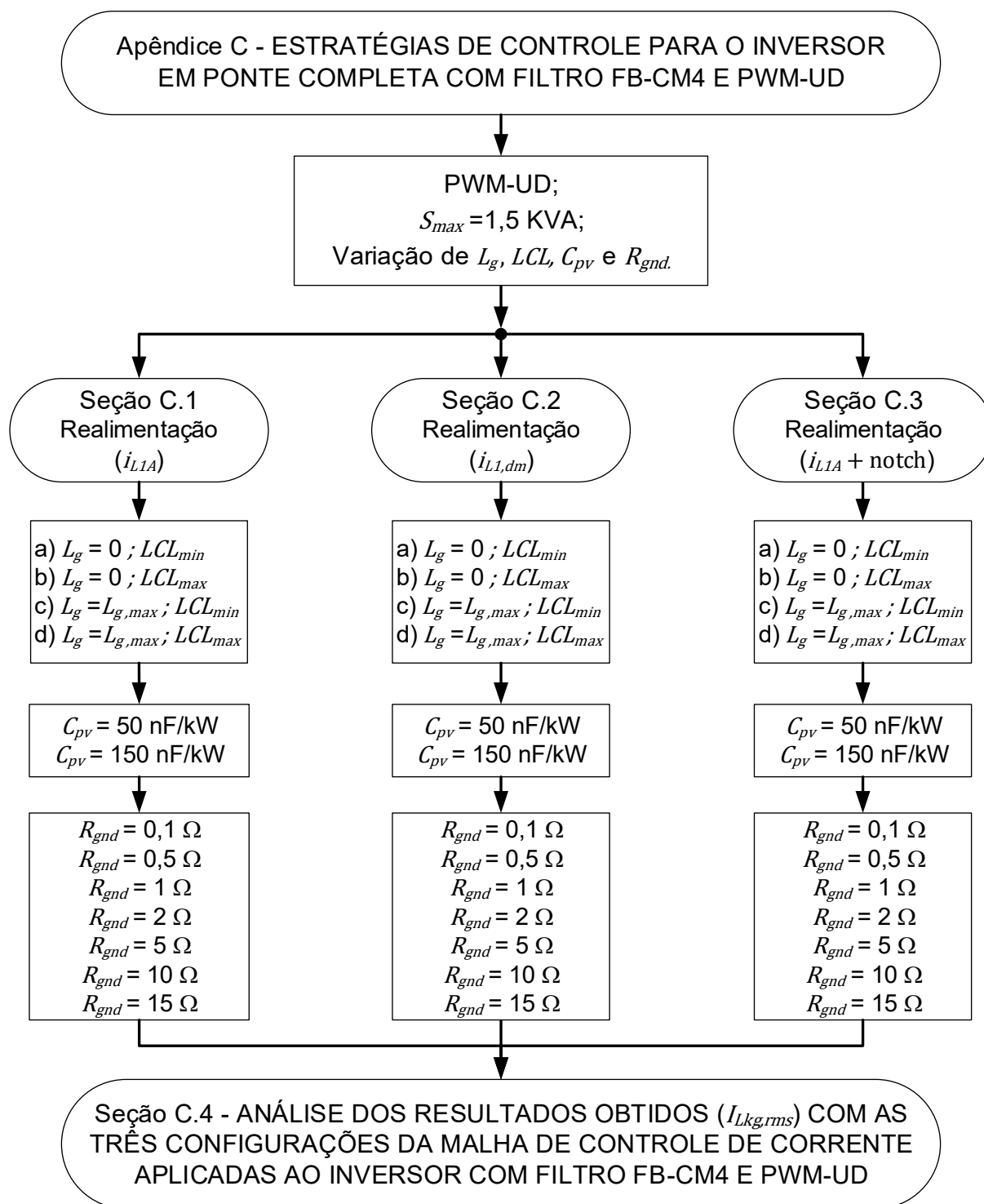
A Tabela C.1 apresenta os valores dos componentes do filtro FB-CM4, C_{pv} e L_g e as frequências de ressonância de modo comum $f_{r,cm1}$ e $f_{r,cm2}$, para cada combinação de valores, que foi considerada nas simulações.

Tabela C.1 – Variação das frequências de ressonância de modo comum do filtro FB-CM4 em função dos valores dos componentes do filtro, L_g e C_{pv} (PWM-UD; $S_{max} = 1,5$ kVA)

Parâmetros	$L_g = 0$				$L_{g,max}$			
	a) LCL_{min}		b) LCL_{max}		c) LCL_{min}		d) LCL_{max}	
L_{1A}, L_{1B} (mH)	1,0665		1,659		1,0665		1,659	
L_{2A}, L_{2B} (μ H)	189,0		294,0		189,0		294,0	
L_3 (mH)	1,125		1,875		1,125		1,875	
C_1 (μ F)	0,8		1,2		0,8		1,2	
C_{2A}, C_{2B} (μ F)	0,176		0,264		0,176		0,264	
L_{gA}, L_{gB} (mH)	0		0		4,28		4,28	
$f_{r,dm}$ (kHz)	9,43		6,17		4,07		2,79	
C_{pv} (nF)	75	225	75	225	75	225	75	225
$f_{r,cm1}$ (kHz)	10,05	7,32	6,94	5,48	8,62	5,28	6,64	4,54
$f_{r,cm2}$ (kHz)	19,23	15,26	14,16	10,35	13,51	12,73	10,32	8,70

A Figura C.2 apresenta um diagrama com a estrutura do Apêndice C e suas subseções.

Figura C.2 – Diagrama da estrutura do Apêndice C e suas subseções



Fonte: Produção do próprio autor

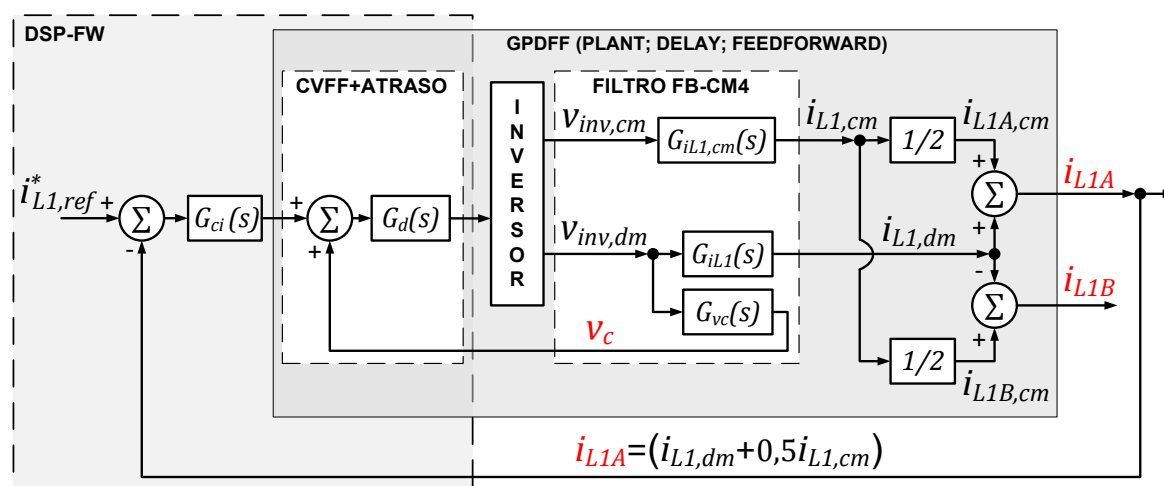
C.1 CONTROLADOR DE CORRENTE COM REALIMENTAÇÃO DA CORRENTE

 i_{L1A}

A Figura C.3 apresenta o diagrama de blocos da malha de controle de corrente com a realimentação da corrente i_{L1A} , no domínio da frequência.

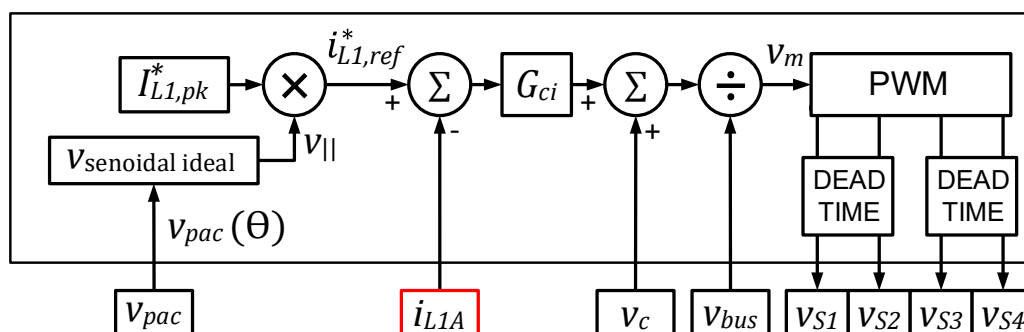
A Figura C.4 apresenta o diagrama de blocos da implementação da malha de controle de corrente, que emprega a realimentação da corrente i_{L1A} e requer apenas 1 sensor de corrente. A referência de corrente ($i_{L1,ref}^*$) apresenta a forma de onda da corrente de modo diferencial ($i_{L1,dm}$), que se deseja injetar na rede elétrica. No entanto, a corrente $i_{L1,dm}$ não pode ser medida diretamente, para uso como sinal de realimentação, quando apenas 1 sensor de corrente é utilizado.

Figura C.3 – Diagrama de blocos da malha de corrente no domínio da frequência (realimentação de i_{L1A})



Fonte: Produção do próprio autor

Figura C.4 – Diagrama de blocos da malha de controle de corrente com realimentação da corrente i_{L1A} (FB-CM4; PWM-UD)



Fonte: Produção do próprio autor

É importante ressaltar, que a configuração da malha de controle apresentada na Figura C.4, com apenas 1 sensor de corrente, resulta na realimentação de uma corrente i_{L1A} , que é constituída por uma componente de modo diferencial ($i_{L1.dm}$), parcela que se deseja controlar, e uma componente de modo comum ($i_{L1A.cm}$), parcela que é intrínseca à operação do inversor em ponte completa com filtro FB-CM4, utilizando modulação PWM unipolar, ver Figura 3.4 e Figura C.1.

A Tabela C.2 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com $S_{max} = 1,5$ kVA, PWM-UD e a realimentação da corrente i_{L1A} , como apresentado no diagrama de blocos da Figura C.4. Nessa tabela, os valores de $I_{Lkg,rms}$ apresentados sem colchetes foram obtidos com $C_{pv,min} = 75$ nF e os valores de $I_{Lkg,rms}$ apresentados entre colchetes foram obtidos com $[C_{pv,max} = 225$ nF]. Além disso, são apresentados os valores das frequências de ressonância de modo comum, $f_{r,cm1}$ e $f_{r,cm2}$, para cada uma das 8 combinações dos parâmetros ($C_{pv,min}$, $C_{pv,max}$, $L_g = 0$, $L_g = L_{g,max}$, LCL_{min} e LCL_{max}), que foram considerados nas simulações.

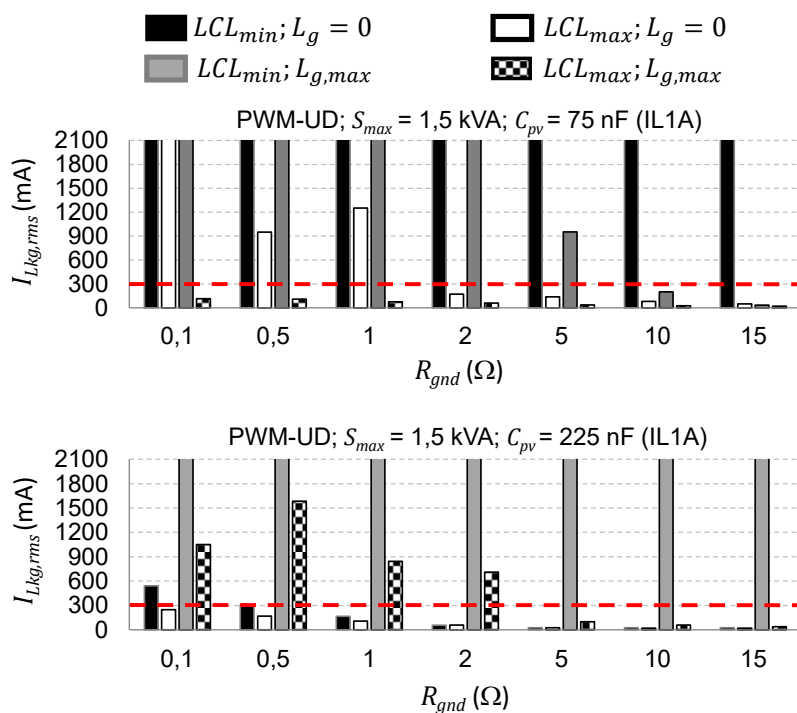
A Figura C.5 apresenta, na forma de gráfico de colunas, os resultados de simulação obtidos para $I_{Lkg,rms}$ na Tabela C.2. O valor máximo da corrente de fuga apresentado no gráfico foi limitado em 2,1 A, para permitir uma melhor visualização da linha que indica o limite de 300 mA.

É importante mencionar que, em todas as simulações apresentadas neste apêndice, não foram implementadas proteções contra sobrecorrentes, para permitir uma visualização clara dos comportamentos obtidos para cada estratégia de realimentação analisada. Por esse motivo, observam-se valores extremamente elevados de corrente em algumas simulações.

Tabela C.2 – Resultados de simulação: $I_{Lkg,rms}$ com variação de R_{gnd} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $C_{pv,max}$); realimentação da corrente i_{L1A})

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	75 [225]	40279,2 [540,5]	2130,0 [248,2]	7420,6 [6254,8]	113,9 [1050,1]
0,5	75 [225]	19533,4 [305,8]	949,9 [167,3]	6945,5 [7186,4]	107,9 [1584,6]
1	75 [225]	18992,6 [164,7]	1251,1 [107,7]	6991,4 [7679,0]	74,1 [842,9]
2	75 [225]	14154,6 [56,2]	171,1 [57,9]	4944,2 [7389,4]	58,8 [711,2]
5	75 [225]	10023,2 [25,6]	137,8 [26,5]	951,5 [6373,4]	35,8 [98,4]
10	75 [225]	6097,0 [24,9]	79,3 [21,2]	200,2 [4473,2]	24,0 [58,9]
15	75 [225]	4480,3 [24,7]	49,3 [21,2]	31,9 [3653,5]	19,4 [38,0]
$f_{r,cm1}$ (kHz)		10,05 [7,32]	6,94 [5,48]	8,62 [5,28]	6,64 [4,54]
$f_{r,cm2}$ (kHz)		19,23 [15,26]	14,16 [10,35]	13,51 [12,73]	10,32 [8,70]

Figura C.5 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; realimentação da corrente i_{L1A}): gráficos $I_{Lkg,rms}$ com variação de R_{gnd}



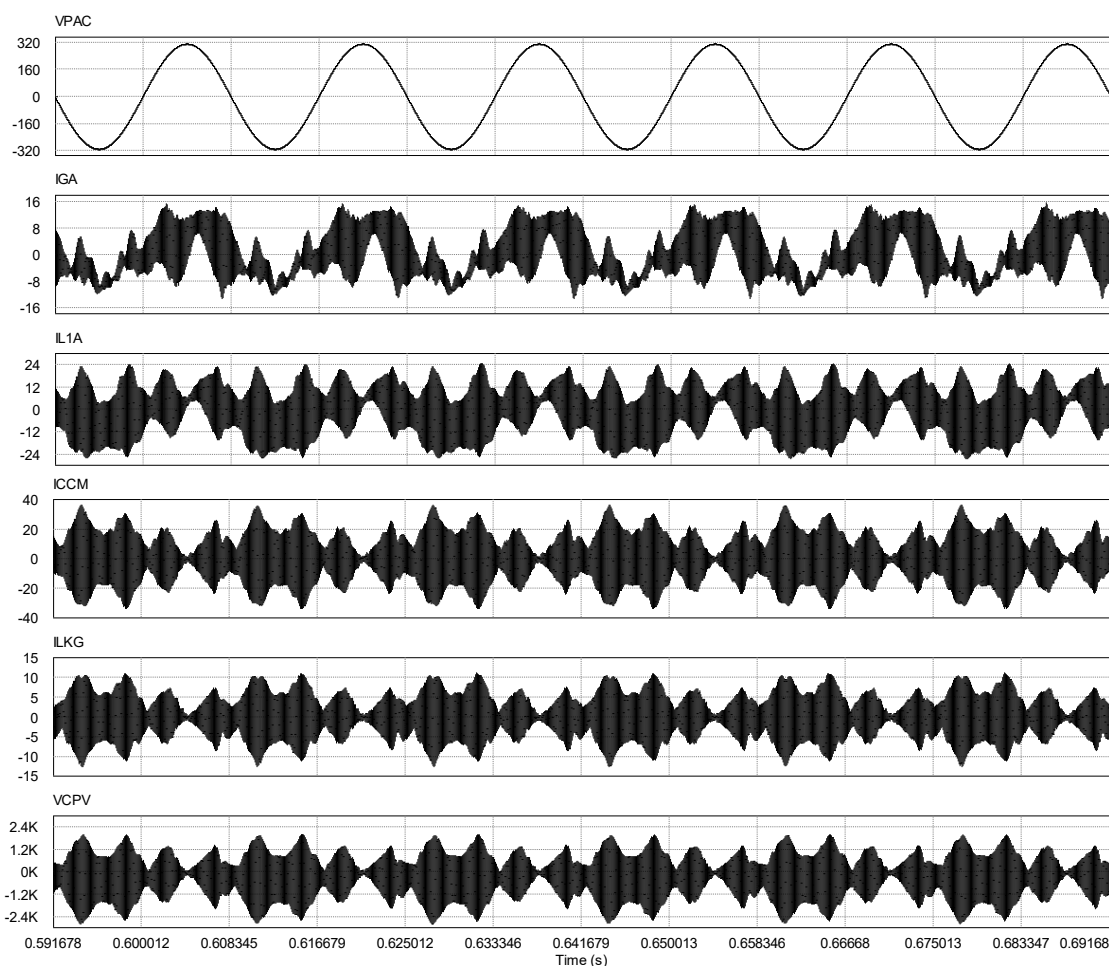
Fonte: Produção do próprio autor

A Figura C.6 apresenta as formas de onda v_{pac} , i_{gA} , i_{L1} , i_{cccm} , i_{Lkg} e v_{Cpv} , obtidas por meio de simulação com o software PSIM, empregando a estratégia de

controle com realimentação da corrente i_{L1A} , de acordo com o diagrama de blocos da Figura C.4.

A condição de operação do inversor em ponte completa, com filtro FB-CM4 e modulação PWM-UD, utilizada para a obtenção da Figura C.6, considerou, $S_{max} = 1,5$ kVA, $C_{pv} = 75$ nF, $R_{gnd} = 15 \Omega$, LCL_{min} , $L_g = 0$ e a realimentação da corrente i_{L1A} , como apresentado na Figura C.4. Nessa condição de operação, o valor eficaz da corrente de fuga obtido foi $I_{Lkg,rms} = 4,48$ A, que é muito maior do que o limite de 300 mA, estabelecido pelas normas (IEC, 2011), (DIN, 2006).

Figura C.6 – Formas de onda de simulação (6 ciclos da rede elétrica): v_{pac} , i_{gA} , i_{L1} , i_{cM} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A}).



Fonte: Produção do próprio autor

Na Figura C.6 pode-se observar a distorção da corrente injetada na rede elétrica i_{gA} e a elevada magnitude da corrente de fuga i_{Lkg} .

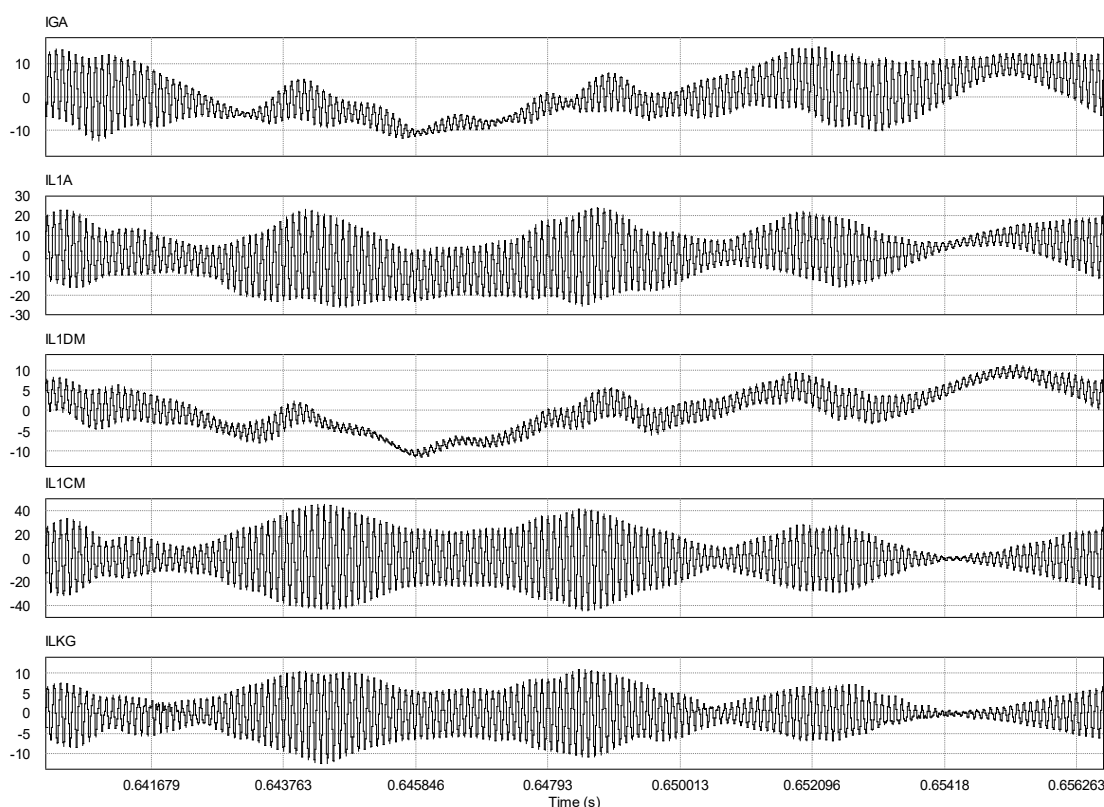
A Figura C.7 apresenta as formas de onda das correntes i_{gA} , i_{L1A} , $i_{L1,dm}$, $i_{L1,cm}$ e i_{Lkg} , obtidas nas mesmas condições da Figura C.6, filtro FB-CM4, modulação PWM-UD, $S_{max} = 1,5$ kVA, $C_{pv} = 75$ nF, $R_{gnd} = 15 \Omega$, LCL_{min} , $L_g = 0$ e a realimentação da corrente i_{L1A} . A Figura C.7 apresenta as formas de onda com uma janela de 1 ciclo da rede elétrica (tempo inicial = 0,64 s; tempo final = 0,65666 s).

As correntes $i_{L1,dm}$ e $i_{L1,cm}$ são obtidas a partir das correntes i_{L1A} e i_{L1B} , por meio das equações (C.1) e (C.2), respectivamente.

$$i_{L1,dm} = (i_{L1A} - i_{L1B})/2 = [(i_{L1,dm} + 0,5i_{L1,cm}) - (-i_{L1,dm} + 0,5i_{L1,cm})]/2 \quad (C.1)$$

$$i_{L1,cm} = i_{L1A} + i_{L1B} = (i_{L1,dm} + 0,5i_{L1,cm}) + (-i_{L1,dm} + 0,5i_{L1,cm}) \quad (C.2)$$

Figura C.7 – Formas de onda de simulação (1 ciclo da rede elétrica): i_{gA} , i_{L1A} , $i_{L1,dm}$, $i_{L1,cm}$ e i_{Lkg} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A})



Fonte: Produção do próprio autor

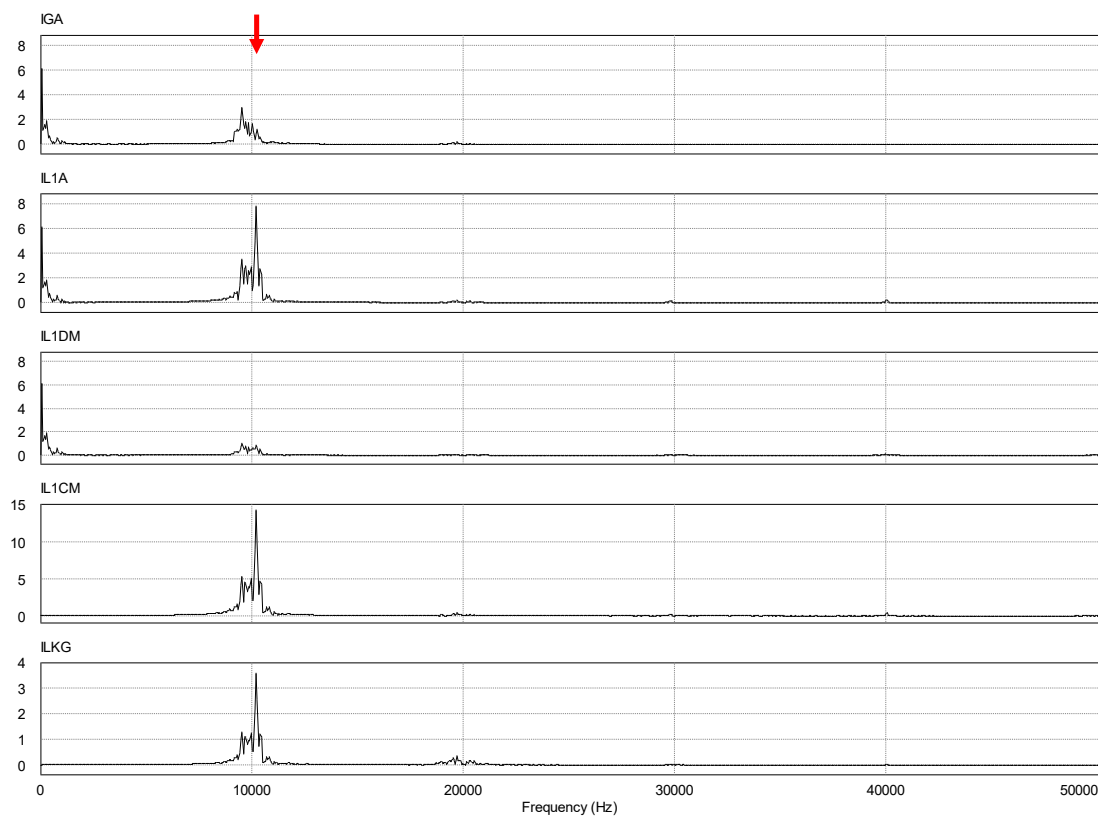
A Figura C.8 apresenta o espectro das formas de onda das correntes i_{gA} , i_{L1A} , $i_{L1,dm}$, $i_{L1,cm}$ e i_{Lkg} , obtido a partir das formas de onda apresentadas na Figura C.7. No espectro, pode-se notar que as componentes harmônicas em torno de 10 kHz são

as responsáveis pela elevada corrente de modo comum, que circula pelo filtro e pela rede elétrica.

Na Tabela C.1, as frequências de ressonância obtidas na condição $L_g = 0$, LCL_{min} e $C_{pv} = 75$ nF são: $f_{r,dm} = 9,43$ kHz; $f_{r,cm1} = 10,05$ kHz; e $f_{r,cm2} = 19,23$ kHz. As frequências de ressonância $f_{r,dm}$ e $f_{r,cm1}$ estão localizadas em torno da frequência em que ocorre a excitação da ressonância.

Analisando o espectro das correntes $i_{L1,dm}$ e $i_{L1,cm}$, pode-se observar que a amplitude da maior componente harmônica de $i_{L1,dm}$, localizada em torno da frequência $f_{r,dm1}$ é 1,02 A (em 9,54 kHz). Por outro lado, a amplitude da maior componente harmônica de $i_{L1,cm}$, localizada em torno da frequência $f_{r,cm1}$ é 14,23 A (em 10,2 kHz). Dessa forma, fica claro que a excitação da ressonância de modo comum $f_{r,cm1}$ é a principal responsável pela distorção da corrente injetada na rede e pela elevada corrente de fuga.

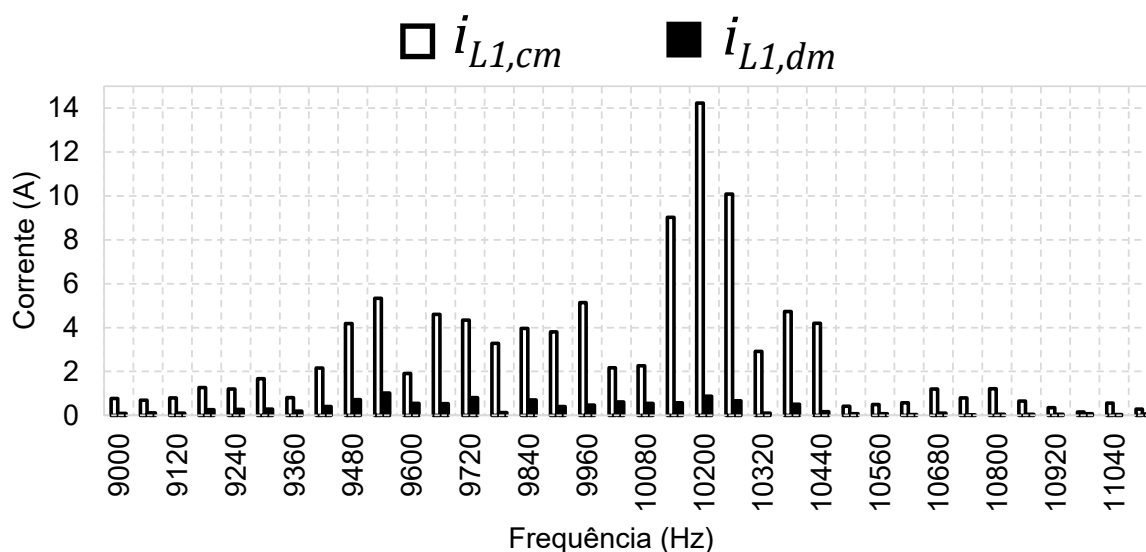
Figura C.8 – Espectro: i_{gA} , i_{L1A} , $i_{L1,dm}$, $i_{L1,cm}$ e i_{Lkg} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15$ Ω ; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A})



Fonte: Produção do próprio autor

A Figura C.9 apresenta o detalhe do espectro das formas de onda das correntes $i_{L1,dm}$ e $i_{L1,cm}$, entre 9 kHz e 11,1 kHz, onde pode-se notar que as componentes harmônicas da corrente de modo comum ($i_{L1,cm}$) apresentam magnitudes bem maiores do que as componentes harmônicas da corrente de modo diferencial ($i_{L1,dm}$), na faixa de frequências analisada.

Figura C.9 – Detalhe do espectro (9 kHz – 11,1 kHz): $i_{L1,cm}$ e $i_{L1,dm}$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A})



Fonte: Produção do próprio autor

É importante lembrar que o controlador de corrente está implementado com uma estratégia de amortecimento ativo da ressonância de modo diferencial, por meio da pré-alimentação da tensão do capacitor do filtro, que se mostrou efetiva na condição em análise. Além disso, também é importante mencionar que a resistência de aterramento (R_{gnd}) atua como elemento de amortecimento do circuito de modo comum (ver Figura 3.7). No entanto, mesmo com o maior valor de R_{gnd} considerado nas análises apresentadas neste trabalho ($R_{gnd} = 15 \Omega$) (TANG et al., 2016), a configuração da malha de controle, que utiliza a realimentação da corrente i_{L1A} , apresentada na Figura C.4, mostra-se inviável.

A análise do espectro, apresentado na Figura C.8, mostrou que a excitação da frequência de ressonância de modo comum $f_{r,cm1}$ é responsável pela elevada corrente de modo comum. A partir dessa constatação, propõe-se a configuração da

malha de controle de corrente apresentada na Figura C.11, que emprega a realimentação da corrente de modo diferencial $i_{L1,dm}$.

C.2 CONTROLADOR DE CORRENTE COM REALIMENTAÇÃO DA CORRENTE DE MODO DIFERENCIAL $i_{L1,dm}$

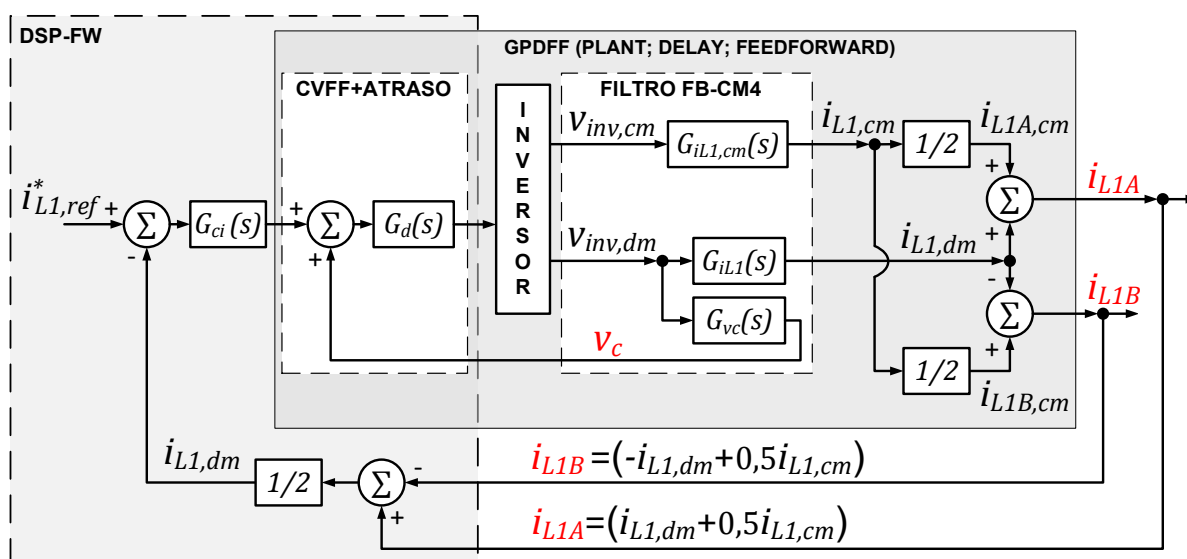
A Figura C.10 apresenta o diagrama de blocos da malha de controle de corrente com a realimentação da corrente $i_{L1,dm}$, no domínio da frequência. Nessa implementação, a corrente $i_{L1,dm}$ é obtida a partir de dois sensores de corrente (i_{L1A} e i_{L1B}) e de operações matemáticas, que reconstituem o sinal $i_{L1,dm}$, por meio da equação (C.1), onde as correntes $i_{L1,cm}$, i_{L1A} e i_{L1B} são definidas, respectivamente, pelas equações (C.2), (C.3) e (C.4). As correntes de modo comum $i_{L1A,cm}$ e $i_{L1B,cm}$ são definidas pela equação (C.5).

$$i_{L1A} = i_{L1,dm} + i_{L1A,cm} = i_{L1,dm} + 0,5i_{L1,cm} \quad (C.3)$$

$$i_{L1B} = -i_{L1,dm} + i_{L1B,cm} = -i_{L1,dm} + 0,5i_{L1,cm} \quad (C.4)$$

$$i_{L1A,cm} = i_{L1B,cm} = 0,5i_{L1,cm} \quad (C.5)$$

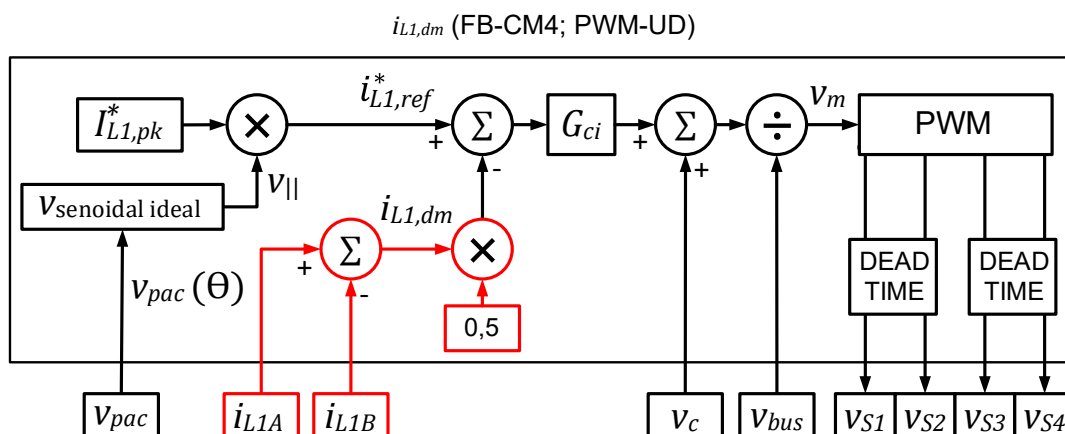
Figura C.10 – Diagrama de blocos da malha de corrente no domínio da frequência (realimentação de $i_{L1,dm}$)



Fonte: Produção do próprio autor

A Figura C.11 apresenta o diagrama de blocos da implementação da malha de controle que emprega a realimentação da corrente $i_{L1,dm}$, obtida a partir de dois sensores de corrente (i_{L1A} e i_{L1B}). Essa configuração, possibilita que apenas a corrente de modo diferencial, que circula pelos indutores L_{1A} e L_{1B} , seja realimentada para o controlador de corrente. Dessa forma, a corrente de modo comum não afeta a malha de controle de corrente.

Figura C.11 – Diagrama de blocos da malha de controle de corrente com realimentação da corrente



Fonte: Produção do próprio autor

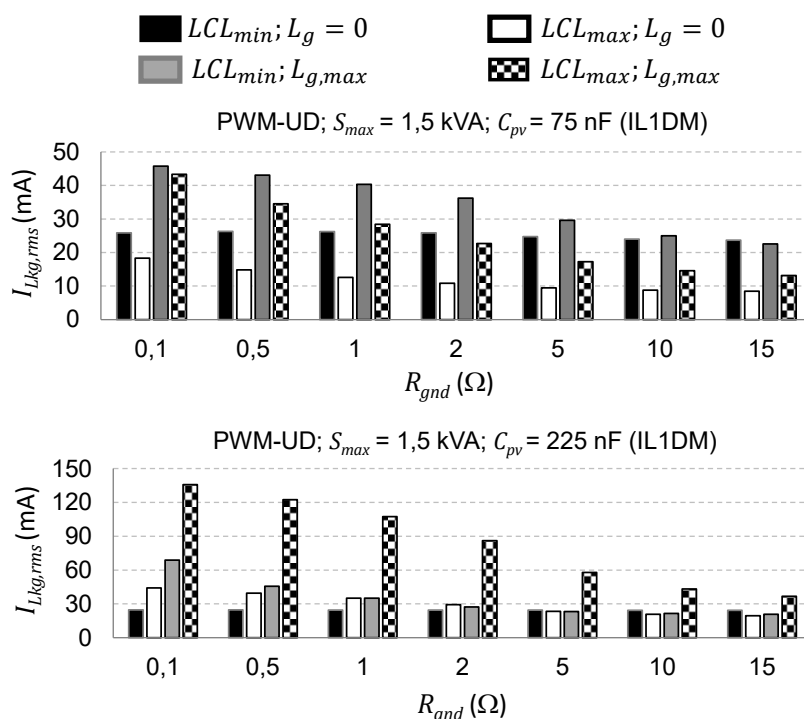
A Tabela C.3 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com $S_{max} = 1,5$ kVA, PWM-UD, e a realimentação da corrente $i_{L1,dm}$, como apresentado no diagrama de blocos da Figura C.11. Além disso, são apresentados os valores das frequências de ressonância de modo comum, $f_{r,cm1}$ e $f_{r,cm2}$, para cada uma das 8 combinações dos parâmetros ($C_{pv,min}$, $C_{pv,max}$, $L_g = 0$, $L_g = L_{g,max}$, LCL_{min} e LCL_{max}), que foram considerados nas simulações.

A Figura C.12 apresenta, na forma de gráfico de colunas, os resultados de simulação obtidos para $I_{Lkg,rms}$ na Tabela C.3.

Tabela C.3 – Resultados de simulação: $I_{Lkg,rms}$ com variação de R_{gnd} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; realimentação da corrente $i_{L1,dm}$)

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	75 [225]	25,9 [24,8]	18,3 [44,1]	45,7 [68,8]	43,3 [135,8]
0,5	75 [225]	26,3 [24,7]	14,8 [39,6]	43,1 [45,6]	34,6 [122,4]
1	75 [225]	26,2 [24,6]	12,6 [35,1]	40,4 [35,1]	28,4 [107,4]
2	75 [225]	25,8 [24,5]	10,8 [29,4]	36,2 [27,3]	22,7 [86,1]
5	75 [225]	24,7 [24,4]	9,5 [23,5]	29,6 [23,2]	17,2 [58,0]
10	75 [225]	24,0 [24,4]	8,8 [20,7]	25,0 [21,6]	14,5 [43,3]
15	75 [225]	23,7 [24,3]	8,5 [19,5]	22,5 [20,9]	13,1 [36,7]
$f_{r,cm1}$ (kHz)		10,05 [7,32]	6,94 [5,48]	8,62 [5,28]	6,64 [4,54]
$f_{r,cm2}$ (kHz)		19,23 [15,26]	14,16 [10,35]	13,51 [12,73]	10,32 [8,70]

Figura C.12 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; realimentação da corrente $i_{L1,dm}$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd}



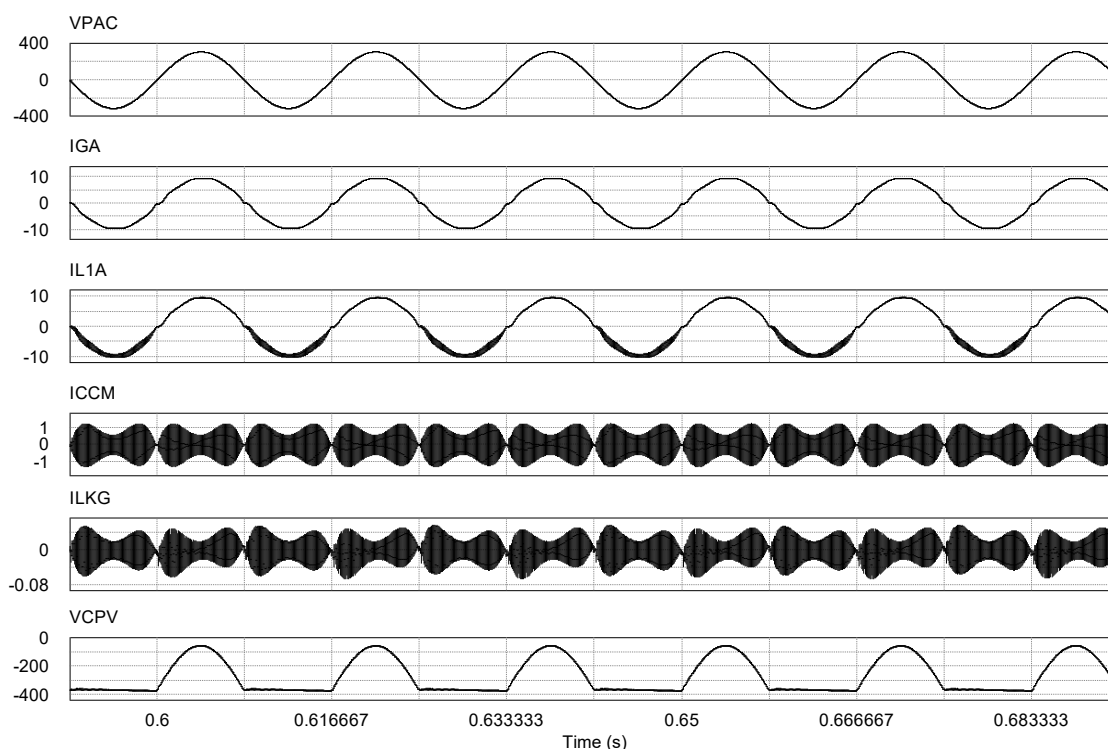
Fonte: Produção do próprio autor

A corrente de fuga $I_{Lkg,rms}$ é menor do que o limite de 300 mA em todas as condições de simulação. O maior valor da corrente de fuga, $I_{Lkg,rms} = 135,8$ mA, foi obtido na condição: $LCL_{min}; L_{g,max}; R_{gnd} = 0,1 \Omega$; e $C_{pv} = 225$ nF. Esse valor é menor

do que a metade do limite de 300 mA, estabelecido pelas normas (IEC, 2011), (DIN, 2006).

A Figura C.13 apresenta as formas de onda obtidas por meio de simulação com o *software* PSIM, empregando a estratégia de controle com realimentação da corrente de modo diferencial $i_{L1,dm}$, de acordo com o diagrama de blocos apresentado na Figura C.11. Essas formas de onda foram obtidas considerando LCL_{min} , $L_g = 0$, $R_{gnd} = 15 \Omega$ e $C_{pv} = 75 \text{ nF}$.

Figura C.13 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75 \text{ nF}$; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente $i_{L1,dm}$).



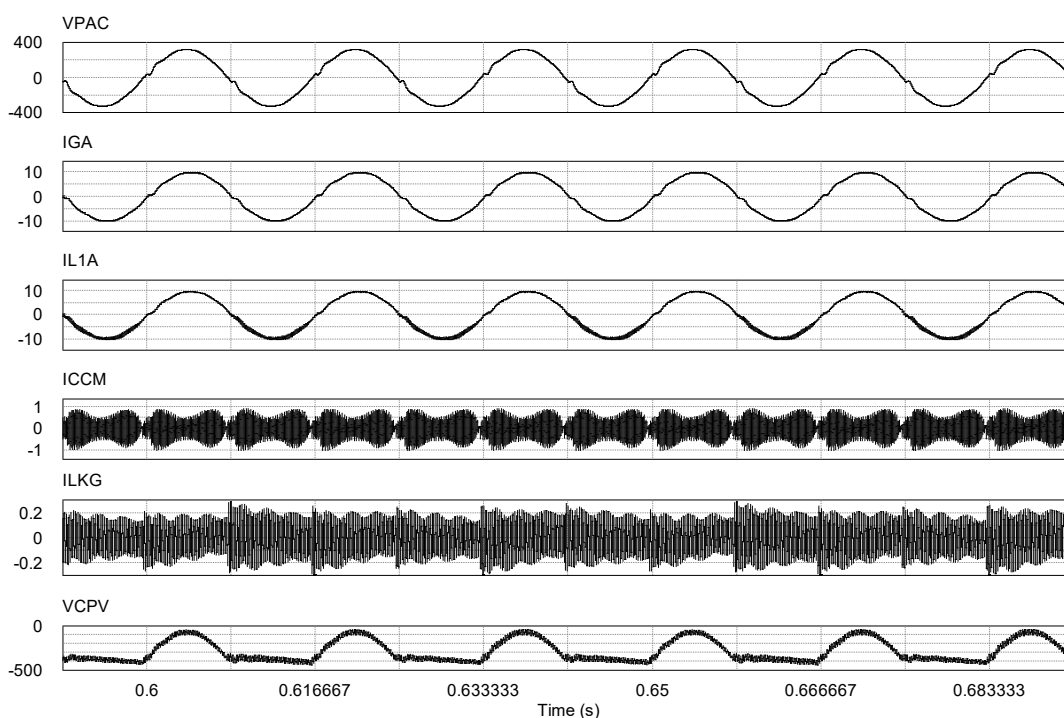
Fonte: Produção do próprio autor

A Figura C.14 apresenta as formas de onda obtidas por meio de simulação com o *software* PSIM, empregando a estratégia de controle com realimentação da corrente de modo diferencial $i_{L1,dm}$, de acordo com o diagrama de blocos apresentado na Figura C.11. Essas formas de onda foram obtidas considerando LCL_{max} , $L_{g,max}$, $R_{gnd} = 0,1 \Omega$ e $C_{pv} = 225 \text{ nF}$, nessa condição foi obtido o maior valor para a corrente de fuga $I_{Lkg,rms} = 135,8 \text{ mA}$.

Os resultados de simulação mostram que empregando essa estratégia de controle, a excitação das ressonâncias do filtro FB-CM4 é minimizada e o valor eficaz

da corrente de fuga se mantém abaixo do limite de 300 mA. Por outro lado, essa estratégia apresenta maior custo, pois requer a utilização de dois sensores de corrente.

Figura C.14 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 225$ nF; $R_{gnd} = 0,1 \Omega$; L_{CLmax} ; $L_{g,max}$; realimentação da corrente $i_{L1,dm}$).



Fonte: Produção do próprio autor

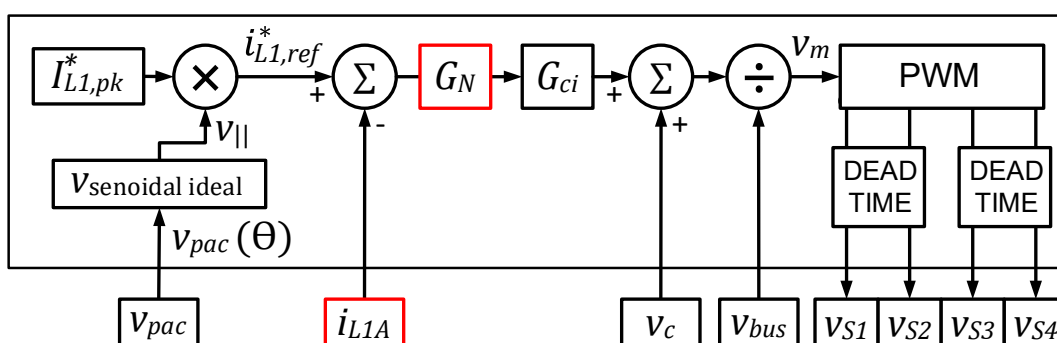
Apesar do bom resultado obtido com a configuração da malha de controle de corrente apresentada na Figura C.11, que utiliza a realimentação da corrente $i_{L1,dm}$, essa configuração requer 2 sensores de corrente. Na próxima seção deste trabalho, será apresentada uma nova proposta de configuração para a malha de controle de corrente, Figura C.15. A configuração proposta tem como objetivos, evitar os problemas relacionados com a excitação das ressonâncias do circuito de modo comum e simultaneamente manter a implementação com baixo custo, utilizando apenas 1 sensor de corrente.

C.3 CONTROLADOR DE CORRENTE COM REALIMENTAÇÃO DA CORRENTE i_{L1A} E FILTRO *NOTCH*

A Figura C.15 apresenta o diagrama de blocos da implementação da malha de controle de corrente, que emprega a realimentação da corrente i_{L1A} e filtro *notch*. Essa configuração, utiliza apenas 1 sensor de corrente e um filtro *notch* de dois estágios (G_N) em cascata com o controlador de corrente (G_{ci}).

A inclusão do filtro *notch* tem como objetivos evitar: a) que a excitação das ressonâncias do circuito de modo comum seja amplificada pelo controlador de corrente; b) a instabilidade do sistema de controle; e c) o custo adicional do segundo sensor de corrente, que é utilizado no diagrama apresentado na Figura C.11.

Figura C.15 – Diagrama de blocos da malha de controle de corrente com realimentação da corrente i_{L1A} e filtro *notch* (FB-CM4; PWM-UD)



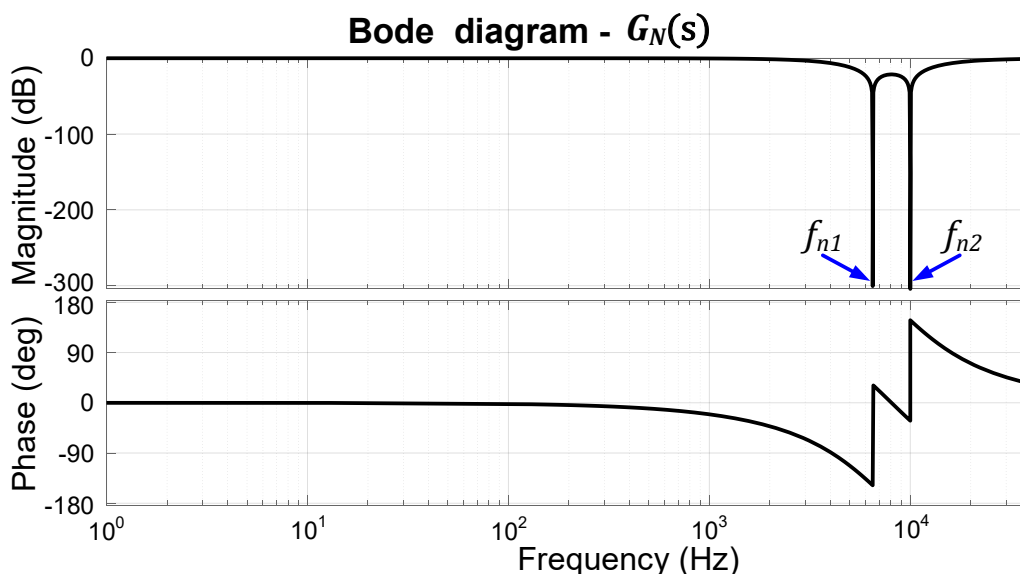
Fonte: Produção do próprio autor

A função de transferência do filtro *notch* de dois estágios $G_N(s)$ é definida pela equação (4.20), repetida a seguir na equação (C.6).

$$G_N(s) = \frac{s^2 + \omega_{n1}^2}{s^2 + sk_n\omega_{n1} + \omega_{n1}^2} \cdot \frac{s^2 + \omega_{n2}^2}{s^2 + sk_n\omega_{n2} + \omega_{n2}^2} \quad (C.6)$$

Os parâmetros da função de transferência do filtro *notch* $G_N(s)$ são as frequências angulares de antirressonância $\omega_{n1} = 2\pi f_{n1} = 2\pi 6500$ rad/s, $\omega_{n2} = 2\pi f_{n2} = 2\pi 10000$ rad/s e o coeficiente de amortecimento ($k_n = \sqrt{2}$) (XIN et al., 2017), definidos na Tabela 4.14.

A Figura C.16 apresenta o diagrama de Bode da função de transferência do filtro *notch* de dois estágios, $G_N(s)$, onde $f_{n1} = (\omega_{n1}/2\pi)$ e $f_{n2} = (\omega_{n2}/2\pi)$.

Figura C.16 – Diagrama de Bode da função de transferência do filtro *notch* $G_N(s)$ 

Fonte: Produção do próprio autor

A definição da segunda frequência de antirressonância do filtro *notch* ($f_{n2} = 10$ kHz) foi realizada considerando os resultados obtidos para a malha de corrente com realimentação da corrente i_{L1A} , apresentados na Tabela C.2. Esses resultados, mostram que a corrente de fuga apresentou o maior valor eficaz na condição de simulação com LCL_{min} , $L_g = 0$ e $C_{pv} = 75$ nF, que resulta na excitação da frequência de ressonância de modo comum $f_{rcm1} = 10,05$ kHz. Esse é o valor máximo que f_{rcm1} pode atingir, considerando a faixa de variação de parâmetros definida, como pode ser visto na Tabela C.1.

A partir das considerações apresentadas no parágrafo anterior, a segunda frequência do filtro *notch* (f_{n2}), pode ser calculada de acordo com a equação (C.7). As variáveis $a_{4,min}$ e $a_{2,min}$ são definidas, respectivamente, pelas equações (C.8) e (C.9). As variáveis $L_{1,cm,min}$, $L_{2,cm,min}$, $L_{3,cm,min}$ e $C_{2,cm,min}$ são definidas, respectivamente, pelas equações (C.10), (C.11), (C.12) e (C.13).

$$f_{n2} = f_{rcm1}(LCL_{min}; L_g = 0; C_{pv,min}) = \frac{1}{2\pi} \sqrt{\frac{2}{\left(a_{2,min} + \sqrt{a_{2,min}^2 - 4a_{4,min}}\right)}} \quad (C.7)$$

$$a_{4,min} = L_{1,cm,min} C_{2,cm,min} C_{pv,min} (L_{2,cm,min} + L_{3,cm,min}) \quad (C.8)$$

$$a_{2,min} = (L_{1,cm,min} C_{2,cm,min}) + C_{pv,min} (L_{1,cm,min} + L_{2,cm,min} + L_{3,cm,min}) \quad (C.9)$$

$$L_{1,cm,min} = L_{1,cm} L_{1,2,tol} \quad (C.10)$$

$$L_{2,cm,min} = L_{2,cm}L_{1,2,tol} \quad (C.11)$$

$$L_{3,cm,min} = L_{3,cm}L_{3,tol} \quad (C.12)$$

$$C_{2,cm,min} = C_{2,cm}C_{tol} \quad (C.13)$$

A definição da primeira frequência de antirressonância do filtro *notch* ($f_{n1} = 6,5$ kHz) foi realizada buscando uma solução de compromisso, que levou em consideração os itens listados a seguir:

- a) a faixa de variação da frequência de ressonância f_{rcm1} , que pode variar entre 4,54 kHz e 10,05 kHz nas condições apresentadas Tabela C.1;
- b) a influência da frequência ω_{n1} do filtro *notch* na frequência de cruzamento, margem de fase e margem de ganho da malha de controle de corrente, visando preservar os ganhos do controlador proporcional ressonante com compensadores de harmônicos, que foram obtidos no projeto do controlador de corrente do inversor com filtro FB-CM4 e modulação PWM-UC;
- c) a complexidade e viabilidade da implementação do filtro *notch* no DSP utilizado na montagem experimental (TMS320F28034);
- d) a manutenção da corrente de fuga com valor eficaz inferior ao limite de 300 mA, estabelecido pelas normas (DIN, 2006), (IEC, 2011), (IEC, 2021).

A partir das considerações apresentadas no parágrafo anterior, a primeira frequência do filtro *notch* (f_{n1}) deve ser selecionada de acordo com a inequação (C.14), com valor maior ou igual ao valor mínimo de f_{rcm1} , definido pela equação (C.15). Além disso, deve-se selecionar f_{n1} com valor o mais próximo possível do valor obtido com a equação (C.15), considerando os itens listados no parágrafo anterior e com especial atenção para o atraso de fase introduzido pelo filtro *notch* e o seu impacto na margem de fase e na frequência de corte da malha de controle de corrente.

Nos exemplos de aplicação apresentados nesta tese (seção 4.1.5), o valor selecionado $f_{n1} = 6,5$ kHz é aproximadamente 43% maior do que $f_{rcm1}(LCL_{max}; L_{g,max}; C_{pv,max}) = 4,54$ kHz.

$$f_{rcm1}(LCL_{max}; L_{g,max}; C_{pv,max}) \leq f_{n1} < f_{n2} \quad (C.14)$$

$$f_{rcm1}(LCL_{max}; L_{g,max}; C_{pv,max}) = \frac{1}{2\pi} \sqrt{\frac{2}{\left(a_{2,max} + \sqrt{a_{2,max}^2 - 4a_{4,max}}\right)}} \quad (C.15)$$

As variáveis $a_{4,max}$ e $a_{2,max}$ são definidas, respectivamente, pelas equações (C.16) e (C.17). As variáveis $L_{1,cm,max}$, $L_{2,cm,max}$, $L_{3,cm,max}$ e $C_{2,cm,max}$ são definidas, respectivamente, pelas equações (C.18), (C.19), (C.20) e (C.21).

$$a_{4,max} = L_{1,cm,max} C_{2,cm,max} C_{pv,max} (L_{2,cm,max} + L_{3,cm,max} + L_{g,max}) \quad (C.16)$$

$$a_{2,max} = (L_{1,cm,max} C_{2,cm,max}) + C_{pv,max} (L_{1,cm,max} + L_{2,cm,max} + L_{3,cm,max} + L_{g,max}) \quad (C.17)$$

$$L_{1,cm,max} = L_{1,cm} L_{1,2,tol} + \quad (C.18)$$

$$C_{2,cm,max} = C_{2,cm} C_{tol} + \quad (C.19)$$

$$L_{2,cm,max} = L_{2,cm} L_{1,2,tol} + \quad (C.20)$$

$$L_{3,cm,max} = L_{3,cm} L_{3,tol} + \quad (C.21)$$

A Tabela C.4 apresenta os resultados de simulação obtidos para o valor eficaz da corrente de fuga $I_{Lkg,rms}$, considerando o inversor com $S_{max} = 1,5$ kVA, PWM-UD e a realimentação da corrente i_{L1A} com filtro *notch*, como apresentado no diagrama de blocos da Figura C.15. Além disso, são apresentados os valores das frequências de ressonância de modo comum, $f_{r,cm1}$ e $f_{r,cm2}$, para cada uma das 8 combinações dos parâmetros ($C_{pv,min}$, $C_{pv,max}$, $L_g = 0$, $L_g = L_{g,max}$, LCL_{min} e LCL_{max}), que foram considerados nas simulações.

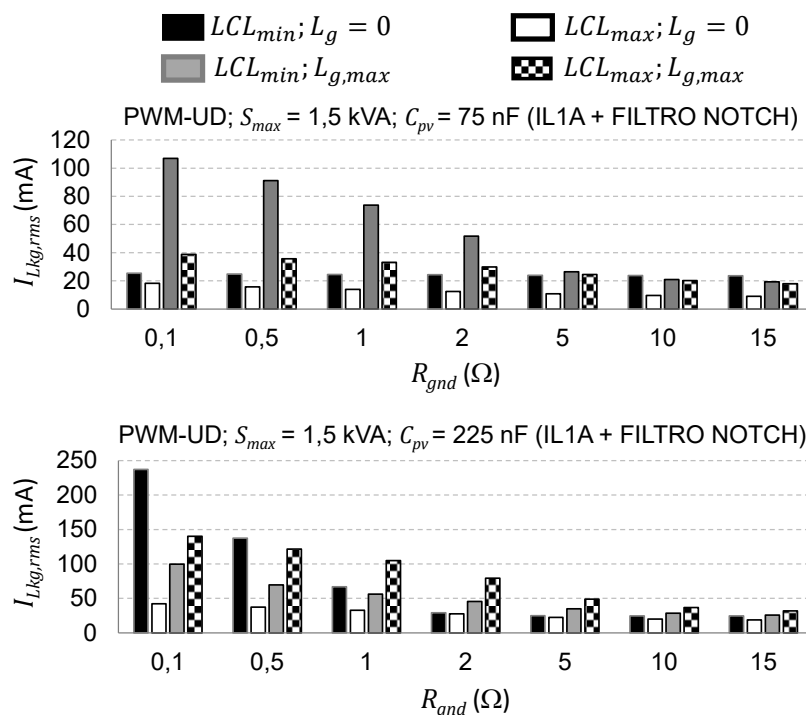
A Figura C.17 apresenta, na forma de gráfico de colunas, os resultados de simulação obtidos para $I_{Lkg,rms}$ na Tabela C.4.

A corrente de fuga $I_{Lkg,rms}$ ficou abaixo do limite de 300 mA em todas as condições de simulação consideradas. O maior valor eficaz da corrente de fuga foi obtido na condição: LCL_{min} ; $L_g = 0$; $R_{gnd} = 0,1 \Omega$; e $C_{pv} = 225$ nF. Nessa condição, o valor eficaz da corrente de fuga obtido foi $I_{Lkg,rms} = 237,1$ mA.

Tabela C.4 – Resultados de simulação – $I_{Lkg,rms}$ com variação de R_{gnd} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; [$C_{pv,max}$]; realimentação da corrente i_{L1A} e filtro *notch*)

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)			
		$L_g = 0$		$L_g = L_{g,max}$	
		a) LCL_{min}	b) LCL_{max}	c) LCL_{min}	d) LCL_{max}
0,1	75 [225]	25,3 [237,1]	18,2 [42,1]	106,9 [99,8]	38,8 [140,0]
0,5	75 [225]	24,8 [137,2]	15,7 [37,2]	91,2 [69,6]	35,6 [121,7]
1	75 [225]	24,6 [66,7]	14,0 [32,8]	73,7 [56,2]	33,2 [104,8]
2	75 [225]	24,3 [29,1]	12,5 [27,7]	51,7 [45,6]	29,9 [79,4]
5	75 [225]	24,0 [24,8]	10,8 [22,4]	26,4 [34,8]	24,5 [49,0]
10	75 [225]	23,7 [24,6]	9,6 [19,9]	20,9 [28,6]	20,1 [36,7]
15	75 [225]	23,5 [24,5]	9,0 [18,9]	19,3 [25,9]	17,9 [31,9]
$f_{r,cm1}$ (kHz)		10,05 [7,32]	6,94 [5,48]	8,62 [5,28]	6,64 [4,54]
$f_{r,cm2}$ (kHz)		19,23 [15,26]	14,16 [10,35]	13,51 [12,73]	10,32 [8,70]

Figura C.17 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; realimentação da corrente i_{L1A} e filtro *notch*): gráficos $I_{Lkg,rms}$ com variação de R_{gnd}



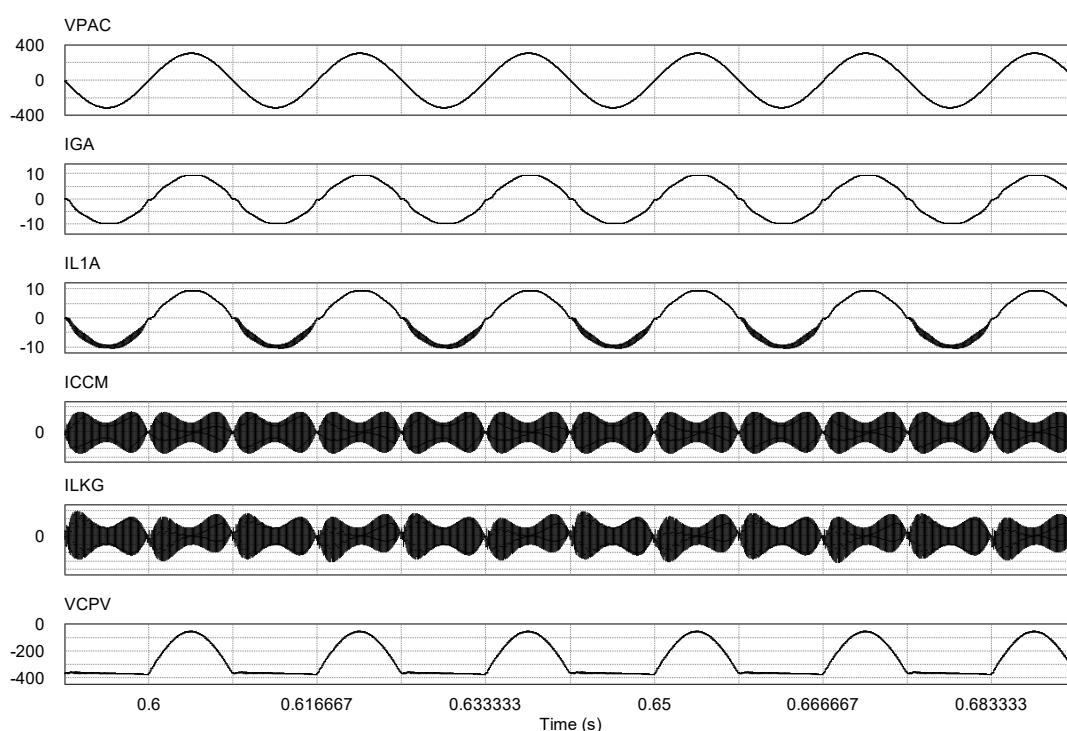
Fonte: Produção do próprio autor

A Figura C.18 e a Figura C.19 apresentam as formas de onda obtidas por meio de simulação com o *software* PSIM, empregando a realimentação da corrente i_{L1A} e

filtro *notch* na malha de controle, de acordo com o diagrama de blocos apresentado na Figura C.15.

As formas de onda apresentadas na Figura C.18, foram obtidas considerando LCL_{min} , $L_g = 0$, $R_{gnd} = 15 \Omega$ e $C_{pv} = 75 \text{ nF}$. O valor eficaz da corrente de fuga obtida, nessa condição de simulação, foi de apenas 23,5 mA. Além disso, nas formas de onda apresentadas não se verifica a excitação das ressonâncias do filtro.

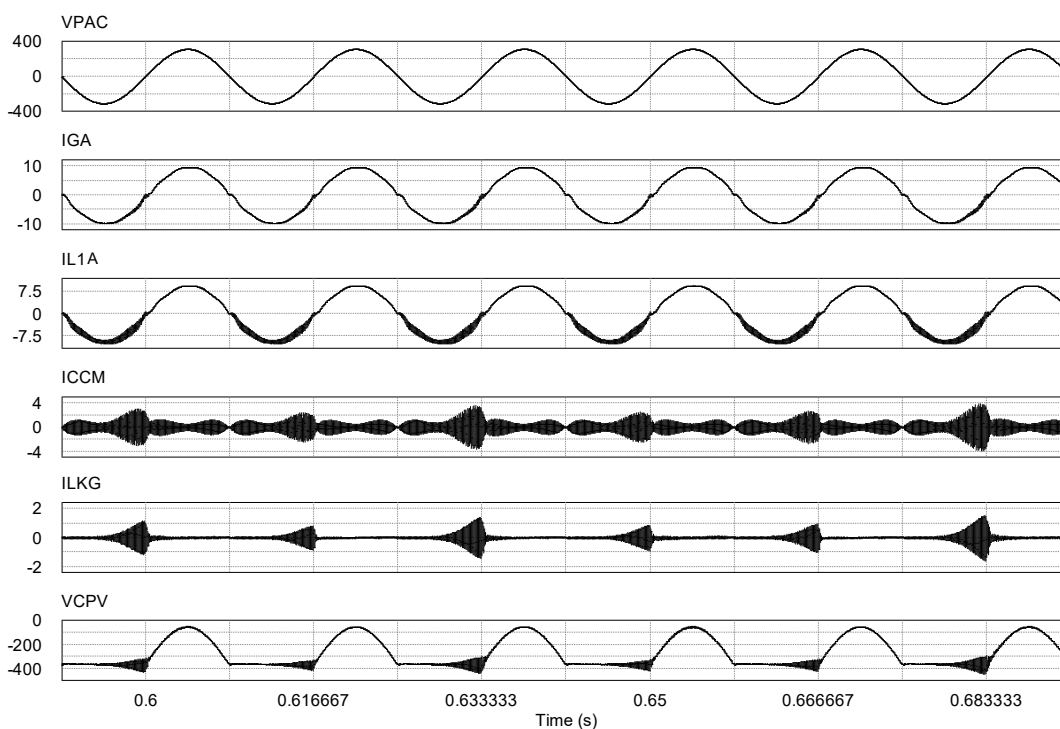
Figura C.18 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1A} , i_{CCM} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75 \text{ nF}$; $R_{gnd} = 15 \Omega$; LCL_{min} ; $L_g = 0$; realimentação da corrente i_{L1A} com filtro *notch*).



Fonte: Produção do próprio autor

As formas de onda apresentadas na Figura C.19, foram obtidas considerando LCL_{min} , $L_g = 0$, $R_{gnd} = 0,1 \Omega$ e $C_{pv} = 225 \text{ nF}$. Nessa condição, foi obtido o maior valor para a corrente de fuga $I_{Lkg,rms} = 237,1 \text{ mA}$. O limite de 300 mA eficazes para a corrente de fuga, foi respeitado em todas as condições de simulação, mas pode-se observar na Figura C.19, que na condição de simulação com $R_{gnd} = 0,1 \Omega$, ocorre a excitação da ressonância nas transições dos semiciclos negativos para os semiciclos positivos das formas de onda: v_{pac} , i_{gA} , i_{L1A} .

Figura C.19 – Formas de onda de simulação: v_{pac} , i_{gA} , i_{L1A} , i_{Ccm} , i_{Lkg} e v_{Cpv} (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 225$ nF; $R_{gnd} = 0,1 \Omega$; L_{CLmin} ; $L_g = 0$; realimentação da corrente i_{L1A} com filtro *notch*).



Fonte: Produção do próprio autor

Os resultados de simulação mostram que, quando é empregado o controlador de corrente com realimentação da corrente i_{L1A} e filtro *notch* de dois estágios em cascata com o controlador, a excitação das ressonâncias de modo comum do filtro FB-CM4 são reduzidas, na comparação com a realimentação de i_{L1A} sem filtro notch. Além disso, o valor eficaz da corrente de fuga se mantém abaixo do limite de 300 mA. Portanto, essa configuração do controlador de corrente atende simultaneamente aos requisitos de limitação da corrente de fuga e redução de custo, pois requer a utilização de apenas 1 sensor de corrente.

C.4 ANÁLISE DOS RESULTADOS OBTIDOS COM AS TRÊS CONFIGURAÇÕES DA MALHA DE CONTROLE DE CORRENTE APLICADAS AO INVERSOR COM FILTRO FB-CM4 E PWM-UD

Nas tabelas, Tabela C.5, Tabela C.6, Tabela C.7 e Tabela C.8, são apresentados os resultados de simulação, obtidos para cada uma das três configurações da malha de controle de corrente analisadas neste apêndice. Nessas tabelas, as configurações da malha de controle são identificadas como:

- a) i_{L1A} – Controlador de corrente com a realimentação da corrente i_{L1A} ;
- b) $i_{L1,dm}$ – Controlador de corrente com a realimentação da corrente de modo diferencial $i_{L1,dm}$, obtida a partir de dois sensores de corrente i_{L1A} e i_{L1B} ;
- c) $i_{L1A} + notch$ – Controlador de corrente com a realimentação da corrente i_{L1A} e filtro *notch* de dois estágios (G_N) em cascata com o controlador de corrente (G_{ci}).

Nas figuras, Figura C.20, Figura C.21, Figura C.22 e Figura C.23 são apresentados os gráficos, construídos com os dados das tabelas, Tabela C.5, Tabela C.6, Tabela C.7 e Tabela C.8, respectivamente. O eixo y dos gráficos, que apresenta o valor eficaz da corrente de fuga ($I_{Lkg,rms}$), foi limitado no valor máximo de 350 mA, para possibilitar a identificação visual das violações do limite de 300 mA e também uma boa comparação visual entre os valores de $I_{Lkg,rms}$, obtidos com as três configurações da malha de controle, dentro da faixa de valores permitida pelas normas (IEC, 2011) e (DIN, 2006), $I_{Lkg,rms} < 300$ mA.

C.4.1 Comparação dos resultados obtidos com LCL_{min} e $L_g = 0$

Na Tabela C.5 e na Figura C.20 são apresentados os resultados obtidos para as três configurações da malha de controle de corrente, considerando LCL_{min} , $L_g = 0$, $C_{pv} = 75$ nF, $C_{pv} = 225$ nF e a variação de R_{gnd} .

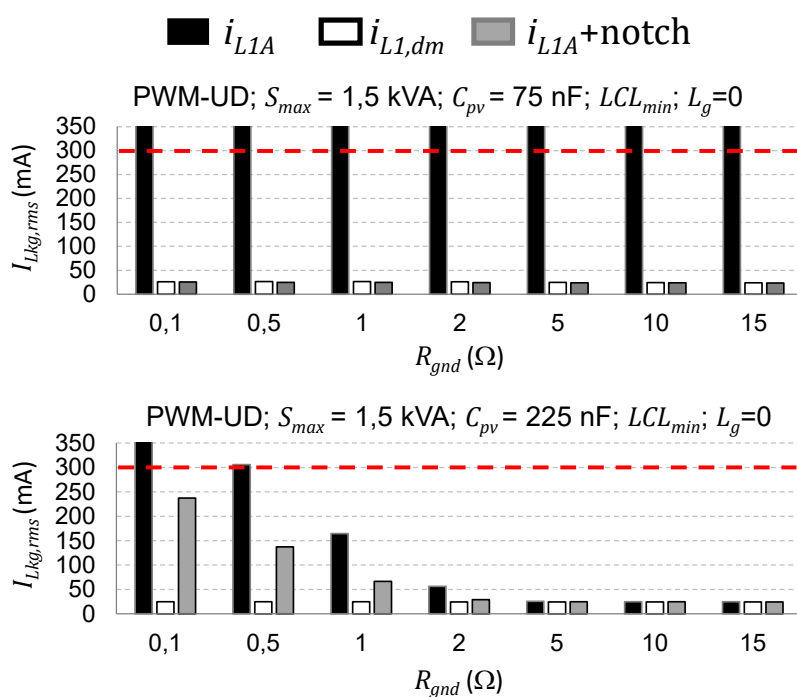
O emprego da malha de controle com a configuração i_{L1A} mostrou-se inviável, pois nas simulações com $C_{pv} = 75$ nF, apresentadas na Tabela C.5 e na Figura C.20,

o valor eficaz da corrente de fuga $I_{Lkg,rms}$ está acima do limite de 300 mA, para todos os valores de R_{gnd} que foram considerados. A configuração i_{L1A} apresentou $I_{Lkg,rms}$ menor do que 300 mA, apenas nas simulações com $C_{pv} = 225$ nF e $R_{gnd} \geq 1 \Omega$.

Tabela C.5 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; $[C_{pv,max}]$; LCL_{min} ; $L_g = 0$): $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)		
		LCL_{min} , $L_g = 0$		
		i_{L1A}	$i_{L1,dm}$	$i_{L1A} + notch$
0,1	75 [225]	40279,2 [540,5]	25,9 [24,8]	25,3 [237,1]
0,5	75 [225]	19533,4 [305,8]	26,3 [24,7]	24,8 [137,2]
1	75 [225]	18992,6 [164,7]	26,2 [24,6]	24,6 [66,7]
2	75 [225]	14154,6 [56,2]	25,8 [24,5]	24,3 [29,1]
5	75 [225]	10023,2 [25,6]	24,7 [24,4]	24,0 [24,8]
10	75 [225]	6097,0 [24,9]	24,0 [24,4]	23,7 [24,6]
15	75 [225]	4480,3 [24,7]	23,7 [24,3]	23,5 [24,5]
$f_{r,cm1}$ (kHz)		10,05 [7,32]		
$f_{r,cm2}$ (kHz)		19,23 [15,26]		

Figura C.20 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; LCL_{min} ; $L_g = 0$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$



Fonte: Produção do próprio autor

As configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$, apresentaram $I_{Lkg,rms}$ menor do que 300 mA, em todas as condições consideradas na Figura C.20.

Nas simulações com $C_{pv} = 75 \text{ nF}$, as configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$, apresentaram resultados com valores de $I_{Lkg,rms}$ muito próximos e abaixo de 27 mA.

Nas simulações com $C_{pv} = 225 \text{ nF}$, a configuração $i_{L1,dm}$ apresentou o melhor desempenho, com $I_{Lkg,rms} < 25 \text{ mA}$, para todos os valores de R_{gnd} considerados.

As configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$ apresentaram, respectivamente, $I_{Lkg,rms}$ máximo de 24,8 mA e 237,1 mA, nas simulações com $C_{pv} = 225 \text{ nF}$ e $R_{gnd} = 0,1 \Omega$.

Os gráficos da Figura C.20 mostram que a configuração $i_{L1,dm}$ apresenta o melhor desempenho, com a menor corrente de fuga, mesmo nas condições de simulação com valores baixos de R_{gnd} ($R_{gnd} < 2 \Omega$). Além disso, pode-se observar que nas simulações com $R_{gnd} \geq 2 \Omega$, as configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$ apresentam desempenho semelhante, com valores de corrente de fuga baixos ($I_{Lkg,rms} < 30 \text{ mA}$) e muito próximos entre si.

C.4.2 Comparação dos resultados obtidos com LCL_{min} e Lg,max

Na Tabela C.6 e na Figura C.21 são apresentados os resultados obtidos para as três configurações da malha de controle de corrente, considerando LCL_{min} , Lg,max , $C_{pv} = 75 \text{ nF}$, $C_{pv} = 225 \text{ nF}$ e a variação de R_{gnd} .

O emprego da malha de controle com a configuração i_{L1A} também se mostrou inviável nas condições de simulação consideradas na Tabela C.6 e na Figura C.21, pois, nas simulações com $C_{pv} = 225 \text{ nF}$, a corrente $I_{Lkg,rms}$ apresentou valor eficaz acima do limite de 300 mA, para todos os valores de R_{gnd} considerados. A configuração i_{L1A} apresentou $I_{Lkg,rms}$ menor do que 300 mA, apenas nas simulações com $C_{pv} = 75 \text{ nF}$ e $R_{gnd} \geq 10 \Omega$.

As configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$, apresentaram $I_{Lkg,rms}$ menor do que 300 mA, em todas as condições de simulação apresentadas na Tabela C.6 e na Figura C.21.

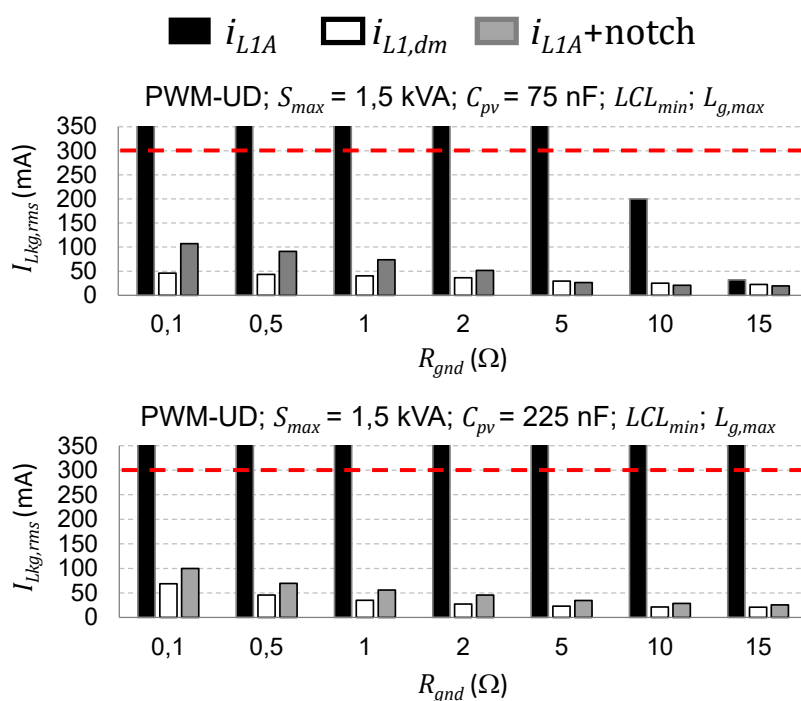
Nas simulações com $C_{pv} = 225 \text{ nF}$, a configuração $i_{L1,dm}$ apresentou valores de $I_{Lkg,rms}$ menores do que a configuração $i_{L1A} + \text{notch}$, para todos os valores de R_{gnd} .

Nas simulações com $C_{pv} = 75 \text{ nF}$ e $R_{gnd} \geq 5 \Omega$, a configuração $i_{L1A} + \text{notch}$ apresentou valores de $I_{Lkg,rms}$ levemente menores do que a configuração $i_{L1,dm}$. Apesar disso, a configuração $i_{L1,dm}$ apresenta o melhor desempenho geral e sofre menor influência da resistência R_{gnd} .

Tabela C.6 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A} + \text{notch}$ (FB-CM4; PWM-UD; $S_{max} = 1,5 \text{ kVA}$; $C_{pv,min}$; [$C_{pv,max}$]; LCL_{min} ; $L_{g,max}$): $I_{Lkg,rms}$ com variação de R_{gnd}

$R_{gnd} (\Omega)$	$C_{pv} (\text{nF})$ $C_{pv,min} [C_{pv,max}]$	$I_{Lkg,rms} (\text{mA})$		
		$LCL_{min}, L_{g,max}$		
		i_{L1A}	$i_{L1,dm}$	$i_{L1A} + \text{notch}$
0,1	75 [225]	7420,6 [6254,8]	45,7 [68,8]	106,9 [99,8]
0,5	75 [225]	6945,5 [7186,4]	43,1 [45,6]	91,2 [69,6]
1	75 [225]	6991,4 [7679,0]	40,4 [35,1]	73,7 [56,2]
2	75 [225]	4944,2 [7389,4]	36,2 [27,3]	51,7 [45,6]
5	75 [225]	951,5 [6373,4]	29,6 [23,2]	26,4 [34,8]
10	75 [225]	200,2 [4473,2]	25,0 [21,6]	20,9 [28,6]
15	75 [225]	31,9 [3653,5]	22,5 [20,9]	19,3 [25,9]
$f_{r,cm1} (\text{kHz})$		8,62 [5,28]		
$f_{r,cm2} (\text{kHz})$		13,51 [12,73]		

Figura C.21 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5 \text{ kVA}$; $C_{pv} = 75 \text{ nF}$ e $C_{pv} = 225 \text{ nF}$; LCL_{min} ; $L_{g,max}$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A} + \text{notch}$



Fonte: Produção do próprio autor

C.4.3 Comparação dos resultados obtidos com LCL_{max} e $L_g = 0$

Na Tabela C.7 e na Figura C.22 são apresentados os resultados obtidos para as três configurações da malha de controle de corrente, considerando LCL_{max} , $L_g = 0$, $C_{pv} = 75$ nF, $C_{pv} = 225$ nF e a variação de R_{gnd} .

Na Tabela C.7 e na Figura C.22, a malha de controle com a configuração i_{L1A} apresentou corrente $I_{Lkg,rms}$ com valor acima do limite de 300 mA, apenas nas simulações com $C_{pv} = 75$ nF e $R_{gnd} \leq 1 \Omega$.

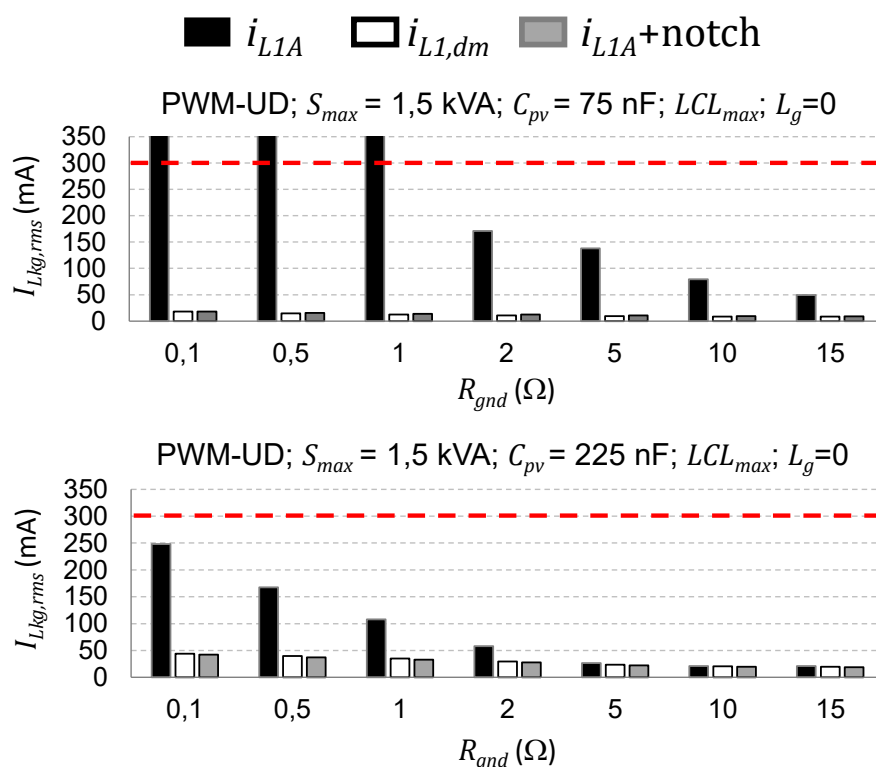
As configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$ apresentaram corrente $I_{Lkg,rms}$ com valor menor do que 300 mA, em todas as condições de simulação apresentadas na Tabela C.7 e na Figura C.22. Além disso, os resultados obtidos com as duas configurações apresentaram valores de $I_{Lkg,rms}$ muito próximos entre si.

Os maiores valores de $I_{Lkg,rms}$ obtidos com as configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$ foram, respectivamente, 44,1 mA e 42,1 mA. Esses valores foram obtidos na condição de simulação com LCL_{max} , $L_g = 0$, $C_{pv} = 225$ nF e $R_{gnd} = 0,1 \Omega$.

Tabela C.7 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; [$C_{pv,max}$]; LCL_{max} ; $L_g = 0$): $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)		
		$LCL_{max}, L_g = 0$		
		i_{L1A}	$i_{L1,dm}$	$i_{L1A} + notch$
0,1	75 [225]	2130,0 [248,2]	18,3 [44,1]	18,2 [42,1]
0,5	75 [225]	949,9 [167,3]	14,8 [39,6]	15,7 [37,2]
1	75 [225]	1251,1 [107,7]	12,6 [35,1]	14,0 [32,8]
2	75 [225]	171,1 [57,9]	10,8 [29,4]	12,5 [27,7]
5	75 [225]	137,8 [26,5]	9,5 [23,5]	10,8 [22,4]
10	75 [225]	79,3 [21,2]	8,8 [20,7]	9,6 [19,9]
15	75 [225]	49,3 [21,2]	8,5 [19,5]	9,0 [18,9]
$f_{r,cm1}$ (kHz)		6,94 [5,48]		
$f_{r,cm2}$ (kHz)		14,16 [10,35]		

Figura C.22 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; LCL_{max} ; $L_g = 0$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$



Fonte: Produção do próprio autor

C.4.4 Comparação dos resultados obtidos com LCL_{max} e $L_{g,max}$

Na Tabela C.8 e na Figura C.23 são apresentados os resultados obtidos para as três configurações da malha de corrente, considerando LCL_{max} , $L_{g,max}$, $C_{pv} = 75$ nF, $C_{pv} = 225$ nF e a variação de R_{gnd} .

Na Tabela C.8 e na Figura C.23, a malha de controle com a configuração i_{L1A} , apresentou corrente $I_{Lkg,rms}$ com valor acima do limite de 300 mA nas simulações com $C_{pv} = 225$ nF e $R_{gnd} \leq 2 \Omega$.

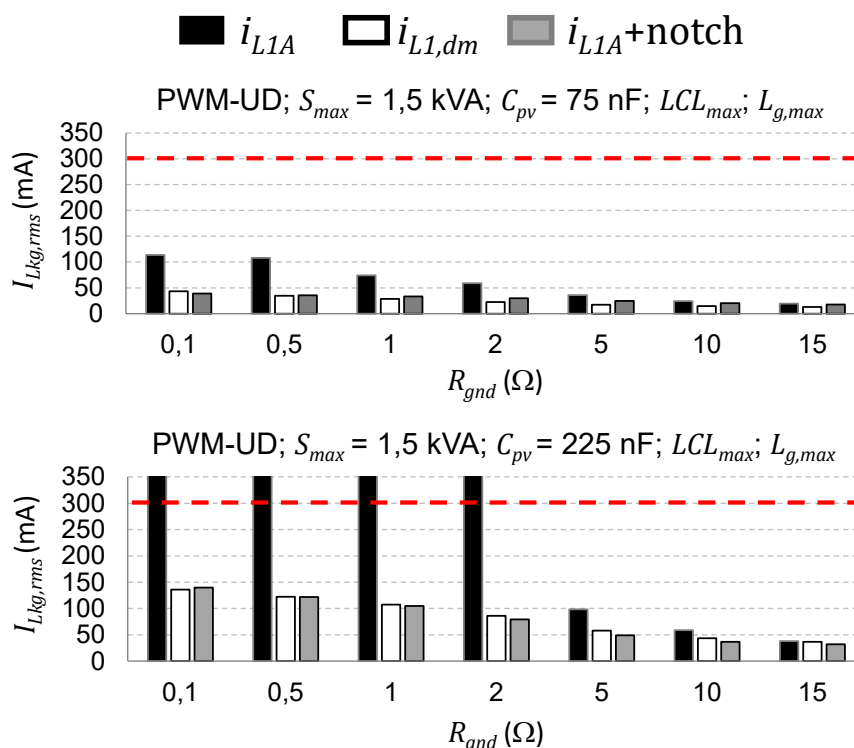
As configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$ apresentaram corrente $I_{Lkg,rms}$ com valor menor do que 300 mA, em todas as condições de simulação apresentadas na Tabela C.8 e na Figura C.23. Além disso, os resultados obtidos com as duas configurações apresentaram valores de $I_{Lkg,rms}$ muito próximos.

Os maiores valores de $I_{Lkg,rms}$ obtidos com as configurações $i_{L1,dm}$ e $i_{L1A} + \text{notch}$ foram, respectivamente, 135,8 mA e 140 mA. Esses valores foram obtidos na condição de simulação com LCL_{max} , $L_g = 0$, $C_{pv} = 225$ nF e $R_{gnd} = 0,1 \Omega$.

Tabela C.8 – Comparação dos resultados de simulação das malhas de controle i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$ (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv,min}$; [$C_{pv,max}$]; LCL_{max} ; $L_{g,max}$); $I_{Lkg,rms}$ com variação de R_{gnd}

R_{gnd} (Ω)	C_{pv} (nF) $C_{pv,min}$ [$C_{pv,max}$]	$I_{Lkg,rms}$ (mA)		
		LCL_{max} , $L_{g,max}$		
		i_{L1A}	$i_{L1,dm}$	$i_{L1A} + notch$
0,1	75 [225]	113,9 [1050,1]	43,3 [135,8]	38,8 [140,0]
0,5	75 [225]	107,9 [1584,6]	34,6 [122,4]	35,6 [121,7]
1	75 [225]	74,1 [842,9]	28,4 [107,4]	33,2 [104,8]
2	75 [225]	58,8 [711,2]	22,7 [86,1]	29,9 [79,4]
5	75 [225]	35,8 [98,4]	17,2 [58,0]	24,5 [49,0]
10	75 [225]	24,0 [58,9]	14,5 [43,3]	20,1 [36,7]
15	75 [225]	19,4 [38,0]	13,1 [36,7]	17,9 [31,9]
$f_{r,cm1}$ (kHz)		6,64 [4,54]		
$f_{r,cm2}$ (kHz)		10,32 [8,70]		

Figura C.23 – Resultados de simulação (FB-CM4; PWM-UD; $S_{max} = 1,5$ kVA; $C_{pv} = 75$ nF e $C_{pv} = 225$ nF; LCL_{max} ; $L_{g,max}$): gráficos $I_{Lkg,rms}$ com variação de R_{gnd} e realimentação i_{L1A} , $i_{L1,dm}$ e $i_{L1A}+notch$



Fonte: Produção do próprio autor

C.4.5 Conclusão da análise das configurações da malha de controle de corrente do inversor com filtro FB-CM4 e PWM-UD

A partir das comparações entre os resultados de simulação, obtidos com as três configurações da malha de controle de corrente (i_{L1A} , $i_{L1,dm}$ e $i_{L1A} + notch$), apresentadas nas tabelas (Tabela C.5, Tabela C.6, Tabela C.7 e Tabela C.8) e nas figuras (Figura C.20, Figura C.21, Figura C.22 e Figura C.23), pode-se concluir que:

- a) o emprego da malha de controle de corrente com realimentação da corrente i_{L1A} é inviável, pois nos quatro cenários de simulação (LCL_{min} , $L_g = 0$) (LCL_{min} , $L_{g,max}$), (LCL_{max} , $L_g = 0$) e (LCL_{max} , $L_{g,max}$) o valor eficaz da corrente fuga ($I_{Lkg,rms}$) apresenta valores acima do limite de 300 mA. Além disso, nas simulações com LCL_{min} e $L_g = 0$, foram obtidos valores de $I_{Lkg,rms}$ muito elevados para todos os valores de R_{gnd} considerados;
- b) a configuração da malha de controle de corrente com realimentação da corrente de modo diferencial $i_{L1,dm}$, obtida a partir de dois sensores de corrente i_{L1A} e i_{L1B} , apresentou o melhor desempenho geral, pois com essa configuração os valores da corrente de fuga apresentaram uma variação menor em função da variação de R_{gnd} , principalmente na condição de simulação com LCL_{min} , $L_g = 0$, $C_{pv} = 225$ nF e $R_{gnd} = 0,1 \Omega$. A desvantagem dessa solução é o custo da implementação com dois sensores de corrente;
- c) Os resultados obtidos nas simulações com a configuração da malha de controle de corrente $i_{L1A} + notch$, que emprega a realimentação da corrente i_{L1A} e um filtro *notch* de dois estágios (G_N) em cascata com o controlador de corrente (G_{ci}), mostram a viabilidade dessa implementação, pois $I_{Lkg,rms}$ ficou abaixo do limite de 300 mA em todas as condições de simulação. O maior valor da corrente de fuga ($I_{Lkg,rms} = 237,1$ mA) foi obtido na condição de simulação com LCL_{min} , $L_g = 0$, $C_{pv} = 225$ nF e $R_{gnd} = 0,1 \Omega$. A configuração $i_{L1A} + notch$ apresenta um desempenho um pouco pior, do que a configuração com realimentação de $i_{L1,dm}$, nas condições de simulação com LCL_{min} e $R_{gnd} \leq 1 \Omega$. Por outro lado, essa configuração apresenta a importante vantagem de utilizar apenas 1 sensor de corrente.

APÊNDICE D – DESENVOLVIMENTO DA EQUAÇÃO DO COEFICIENTE DE TOLERÂNCIA DA FREQUÊNCIA DE RESSONÂNCIA DE MODO DIFERENCIAL ($f_{r,dm,max,tol}$)

O coeficiente de tolerância $f_{r,dm,max,tol}$, define a contribuição agregada das tolerâncias mínimas dos componentes do filtro FB-CM4 para a variação do valor da frequência de ressonância de modo diferencial em relação ao seu valor nominal $f_{r,dm}$.

A equação que define $f_{r,dm,max,tol}$ é desenvolvida a partir da equação (3.10), que é repetida na equação (D.1), por conveniência.

$$\omega_{r,dm} = 2\pi f_{r,dm} = \sqrt{\frac{(L_{1,dm} + L_{2,dm} + L_{3,Lkg} + L_{g,dm})}{L_{1,dm}(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (D.1)$$

Na equação (D.2), $f_{r,dm}$ é isolada e $L_{3,Lkg}$ é desprezada, devido a sua baixa indutância e baixa influência na definição do valor de $f_{r,dm}$.

$$f_{r,dm} = \frac{1}{2\pi} \sqrt{\frac{(L_{1,dm} + L_{2,dm} + L_{g,dm})}{[L_{1,dm}(L_{2,dm} + L_{g,dm})C_{dm}]}} \quad (D.2)$$

A frequência de ressonância de modo diferencial, $f_{r,dm}$, apresenta valor máximo, $f_{r,dm,max}$, definido pela equação (D.3), quando $L_{g,dm}$ e os componentes do filtro apresentam valores mínimos, $L_{g,dm} = 0$, $L_{1,2,tol-}$ e C_{tol-} .

$$f_{r,dm,max} = \frac{1}{2\pi} \sqrt{\frac{(L_{1,2,tol-})L_{1,dm} + (L_{1,2,tol-})L_{2,dm}}{(L_{1,2,tol-})L_{1,dm}(L_{1,2,tol-})L_{2,dm}(C_{tol-})C_{dm}}} \quad (D.3)$$

Por meio das equações (D.4), (D.5) e (D.6) é realizada a simplificação da equação (D.3) e a reorganização dos termos para separar os coeficientes de tolerância, da parte que se refere aos valores nominais dos componentes do filtro.

$$f_{r,dm,max} = \frac{1}{2\pi} \sqrt{\frac{L_{1,2,tol-}(L_{1,dm} + L_{2,dm})}{(L_{1,2,tol-})(L_{1,2,tol-})(C_{tol-})L_{1,dm}L_{2,dm}C_{dm}}} \quad (D.4)$$

$$f_{r,dm,max} = \frac{1}{2\pi} \sqrt{\frac{(L_{1,dm} + L_{2,dm})}{L_{1,dm}L_{2,dm}C_{dm}}} \sqrt{\frac{L_{1,2,tol-}}{(L_{1,2,tol-})(L_{1,2,tol-})(C_{tol-})}} \quad (D.5)$$

$$f_{r,dm,max} = \frac{1}{2\pi} \sqrt{\frac{(L_{1,dm} + L_{2,dm})}{L_{1,dm}L_{2,dm}C_{dm}}} \sqrt{\frac{1}{(L_{1,2,tol-})(C_{tol-})}} \quad (D.6)$$

O coeficiente de tolerância $f_{r,dm,max,tol}$ é definido pela equação (D.7). Esse coeficiente de tolerância, agrega em um único fator de correção, a contribuição das tolerâncias dos indutores e capacitores do filtro para o valor da frequência de ressonância de modo diferencial. Esse fator de correção é utilizado no procedimento de projeto, para assegurar, que o valor máximo definido para $f_{r,dm,max}$ seja respeitado, considerando as variações máximas dos valores dos componentes do filtro, causadas por suas tolerâncias.

$$f_{r,dm,max,tol} = \sqrt{\frac{1}{(C_{tol-})(L_{1,2,tol-})}} = \frac{1}{\sqrt{C_{tol-} \cdot L_{1,2,tol-}}} \quad (D.7)$$

APÊNDICE E – DESENVOLVIMENTO DA EQUAÇÃO DO COEFICIENTE DE TOLERÂNCIA DA FREQUÊNCIA DE ANTIRRESSONÂNCIA DE MODO DIFERENCIAL ($f_{0,dm,min,tol}$)

O coeficiente de tolerância $f_{0,dm,min,tol}$, define a contribuição agregada das tolerâncias máximas dos componentes do filtro FB-CM4 para a variação do valor da frequência de antirressonância de modo diferencial em relação ao seu valor nominal $f_{0,dm}$.

A equação que define $f_{0,dm,min,tol}$ é desenvolvida a partir da equação (3.11), que é repetida na equação (E.1), por conveniência.

$$\omega_{0,dm} = 2\pi f_{0,dm} = \frac{1}{\sqrt{(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (E.1)$$

Na equação (E.2), $f_{0,dm}$ é isolada e $L_{3,Lkg}$ é desprezada, devido a sua baixa indutância e baixa influência na definição do valor de $f_{0,dm}$.

$$f_{0,dm} = \frac{1}{2\pi \sqrt{(L_{2,dm} + L_{g,dm})C_{dm}}} \quad (E.2)$$

A frequência de antirressonância de modo diferencial, $f_{0,dm}$, apresenta valor mínimo, $f_{0,dm,min}$, definido pela equação (E.3), quando $L_{g,dm}$ e os componentes do filtro apresentam valores máximos, $L_{g,dm} = L_{g,dm,max}$, $L_{1,2,tol+}$ e C_{tol+} .

$$f_{0,dm,min} = \frac{1}{2\pi \sqrt{[(L_{1,2,tol+})L_{2,dm} + L_{g,dm,max}](C_{tol+})C_{dm}}} \quad (E.3)$$

A reorganização dos termos da equação (E.3) para separar os coeficientes de tolerância, da parte que se refere aos valores nominais dos componentes do filtro, é realizada por meio da equação (E.4). Nesse caso, não é possível separar completamente os coeficientes, por esse motivo $L_{2,dm}$ e $L_{g,dm,max}$, também estão presentes na equação do coeficiente de tolerância.

$$f_{0,dm,min} = \frac{1}{2\pi \sqrt{(L_{2,dm} + L_{g,dm,max})C_{dm}}} \frac{1}{\sqrt{\left[\frac{(L_{1,2,tol+})L_{2,dm} + L_{g,dm,max}}{(L_{2,dm} + L_{g,dm,max})} \right] (C_{tol+})}} \quad (E.4)$$

Neste procedimento de projeto, a indutância $L_{2,dm}$ é calculada numa etapa posterior ao cálculo de $f_{0,dm,min,tol}$. Portanto, $L_{2,dm}$ não está disponível quando é necessário calcular $f_{0,dm,min,tol}$. Considerando que, no procedimento de projeto proposto neste trabalho, o valor máximo que a indutância $L_{2,dm}$ pode assumir é $L_{2,dm} = L_{1,dm}$, pode-se calcular para o pior caso, substituindo $L_{2,dm}$ por $L_{1,dm}$ na equação (E.4). Desse modo, obtém-se equação (E.5).

$$f_{0,dm,min} = \frac{1}{2\pi \sqrt{(L_{1,dm} + L_{g,dm,max})C_{dm}}} \frac{1}{\sqrt{\left[\frac{(L_{1,2,tol+})L_{1,dm} + L_{g,dm,max}}{(L_{1,dm} + L_{g,dm,max})} \right] (C_{tol+})}} \quad (E.5)$$

O coeficiente de tolerância $f_{0,dm,min,tol}$ é definido pela equação (E.6). Esse coeficiente de tolerância, agrega em um único fator de correção, a contribuição das tolerâncias dos indutores e capacitores do filtro para o valor da frequência de antirressonância de modo diferencial.

$$f_{0,dm,min,tol} = \frac{1}{\sqrt{(C_{tol+}) \left[\frac{(L_{1,dm} \cdot L_{1,2,tol+}) + L_{g,dm,max}}{(L_{1,dm} + L_{g,dm,max})} \right]}} \quad (E.6)$$

O coeficiente de tolerância $f_{0,dm,min,tol}$ é utilizado no procedimento de projeto, com duas finalidades:

- assegurar que o limite superior ($f_{0,dm,min,limit,sup}$) para o valor que pode ser selecionado para a frequência de antirressonância ($f_{0,dm,min}$), desenvolvido no Apêndice F, seja estabelecido considerando as variações máximas dos valores dos componentes do filtro, causadas pelas tolerâncias dos mesmos.
- assegurar que o valor mínimo, selecionado pelo projetista para a frequência de antirressonância $f_{0,dm,min}$, que é utilizado no cálculo da frequência angular de antirressonância $\omega_{0,dm,min,c}$ na seção 3.3.2.1, seja respeitado,

considerando as variações máximas dos valores dos componentes do filtro, causadas pelas tolerâncias dos mesmos.

APÊNDICE F – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE SUPERIOR PARA A SELEÇÃO DA FREQUÊNCIA DE ANTIRRESSONÂNCIA DE MODO DIFERENCIAL ($f_{0,dm,min,limit,sup}$)

Neste apêndice, será apresentado o desenvolvimento da equação que define o limite superior ($f_{0,dm,min,limit,sup}$) para o valor mínimo, que pode ser selecionado para a frequência de antirressonância ($f_{0,dm,min}$).

O processo para a obtenção da equação que define $f_{0,dm,min,limit,sup}$ é desenvolvido a partir das equações (3.10) e (3.11), que são repetidas nas equações (F.1) e (F.2), respectivamente, por conveniência.

$$\omega_{r,dm} = 2\pi f_{r,dm} = \sqrt{\frac{(L_{1,dm} + L_{2,dm} + L_{3,Lkg} + L_{g,dm})}{L_{1,dm}(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (F.1)$$

$$\omega_{0,dm} = 2\pi f_{0,dm} = \frac{1}{\sqrt{(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (F.2)$$

A partir da equação (F.1), considerando a indutância da rede elétrica com valor nulo ($L_{g,dm} = 0$), os componentes do filtro com valores nominais ($L_{1,dm}$, $L_{2,dm}$, C_{dm}) e desprezando $L_{3,Lkg}$, obtém-se a equação (F.3), que representa o valor máximo da frequência angular de ressonância de modo diferencial nominal ($\omega_{r,dm,max,n}$), identificado pelo subscrito (n).

$$\omega_{r,dm,max,n} = 2\pi f_{r,dm,max,n} = \frac{1}{\sqrt{C_{dm} \left(\frac{L_{1,dm} \cdot L_{2,dm}}{L_{1,dm} + L_{2,dm}} \right)}} \quad (F.3)$$

A partir da equação (F.2), considerando a indutância da rede elétrica com valor máximo ($L_{g,dm} = L_{g,dm,max}$), os componentes do filtro com valores nominais ($L_{2,dm}$, C_{dm}) e desprezando $L_{3,Lkg}$, obtém-se a equação (F.4), que representa o valor mínimo da frequência angular de antirressonância de modo diferencial nominal ($\omega_{0,dm,min,n}$).

$$\omega_{0,dm,min,n} = 2\pi f_{0,dm,min,n} = \frac{1}{\sqrt{C_{dm}(L_{g,dm,max} + L_{2,dm})}} \quad (F.4)$$

As equações (F.5) e (F.6), são obtidas isolando C_{dm} nas equações (F.3) e (F.4), respectivamente. A equação (F.7) é obtida substituindo (F.5) em (F.6).

$$C_{dm} = \frac{1}{\omega_{r,dm,max,n}^2 \left(\frac{L_{1,dm} \cdot L_{2,dm}}{L_{1,dm} + L_{2,dm}} \right)} \quad (F.5)$$

$$C_{dm} = \frac{1}{\omega_{0,dm,min,n}^2 (L_{g,dm,max} + L_{2,dm})} \quad (F.6)$$

$$\omega_{0,dm,min,n}^2 (L_{g,dm,max} + L_{2,dm}) = \omega_{r,dm,max,n}^2 \left(\frac{L_{1,dm} \cdot L_{2,dm}}{L_{1,dm} + L_{2,dm}} \right) \quad (F.7)$$

A partir da equação (F.7), pode-se isolar $\omega_{0,dm,min,n}^2$ e obter a equação (F.8).

$$\omega_{0,dm,min,n}^2 = \frac{\omega_{r,dm,max,n}^2 \left(\frac{L_{1,dm} \cdot L_{2,dm}}{L_{1,dm} + L_{2,dm}} \right)}{(L_{g,dm,max} + L_{2,dm})} \quad (F.8)$$

Analisando a equação (F.8), pode-se constatar que:

- $\omega_{r,dm,max,n}$ é definida pela região de estabilidade da malha de controle de corrente e é calculada nas etapas anteriores do procedimento de projeto.
- Os valores de $L_{1,dm}$ e $L_{g,dm,max}$ também são calculados nas etapas anteriores do procedimento de projeto.
- No procedimento de projeto proposto nesta tese, define-se que o valor de $L_{2,dm}$, deve respeitar a inequação ($0 < L_{2,dm,min} < L_{2,dm} \leq L_{1,dm}$). Na equação (F.4), pode-se observar, que o menor valor de $\omega_{0,dm,min,n}$ é obtido quando $L_{2,dm}$ apresenta seu valor máximo. Nesta tese, o maior valor possível para $L_{2,dm}$ é $L_{2,dm} = L_{1,dm}$. Portanto, substituindo-se $L_{2,dm}$ por $L_{1,dm}$ na equação (F.8) e calculando a raiz quadrada em ambos os lados da equação, obtém-se a equação (F.9).

$$\omega_{0,dm,min,n} = \omega_{r,dm,max,n} \sqrt{\frac{\left(\frac{L_{1,dm} \cdot L_{1,dm}}{L_{1,dm} + L_{1,dm}} \right)}{(L_{g,dm,max} + L_{1,dm})}} \quad (F.9)$$

Simplificando a equação (F.9), dividindo os dois lados por 2π , obtemos a equação (F.10).

$$f_{0,dm,min,n} = f_{r,dm,max,n} \sqrt{\frac{L_{1,dm}}{2(L_{g,dm,max} + L_{1,dm})}} \quad (F.10)$$

A equação (F.10), que define $f_{0,dm,min,n}$, possui dois significados:

- a) $f_{0,dm,min,n}$ é o menor valor, que a frequência de antirressonância do filtro FB-CM4 atinge, quando consideramos a indutância $L_{1,dm}$ com valor nominal, $L_{2,dm} = L_{1,dm}$, $L_{g,dm} = L_{g,dm,max}$ e $f_{r,dm,max,n}$ calculado por meio da equação (F.3).
- b) O valor mínimo que a frequência de antirressonância de modo diferencial pode atingir $f_{0,dm,min}$ é um parâmetro, que deve ser selecionado pelo projetista no procedimento de projeto.

A equação (F.10), que define $f_{0,dm,min,n}$, estabelece um limite superior, que é o maior valor que o projetista pode atribuir para a frequência de antirressonância. Esse limite superior, precisa ser respeitado para que exista uma indutância $L_{2,dm}$, que satisfaça a inequação ($0 < L_{2,dm} \leq L_{1,dm}$). Portanto, pode-se dizer que, nesta tese, adotar uma frequência de antirressonância menor ou igual a $f_{0,dm,min,n}$ é uma condição necessária, para obter uma indutância $L_{2,dm}$ de acordo com os limites da inequação ($0 < L_{2,dm} \leq L_{1,dm}$).

O valor adotado pelo projetista para a frequência de antirressonância de modo diferencial, respeitando o limite superior definido por $f_{0,dm,min,n}$, é um dado de entrada para a equação que calcula $L_{2,dm}$, em um passo posterior do procedimento de projeto. Desse modo, assegura-se que as frequências de ressonância e antirressonância definidas no procedimento de projeto se mantenham dentro dos limites estabelecidos.

Até aqui, o equacionamento apresentado, neste apêndice, considerou os valores nominais dos componentes do filtro FB-CM4. No entanto, a equação (F.10) é inadequada para a aplicação no procedimento de projeto proposto nesta tese. Portanto, algumas adequações necessárias, para a sua aplicação no procedimento de projeto, serão discutidas a seguir.

Para definir o limite superior que o projetista deve respeitar para a seleção da frequência de antirressonância, que a partir daqui será denominado $f_{0,dm,min,limit,sup}$, é preciso levar em conta os coeficientes de tolerância das frequências de ressonância ($f_{r,dm,max,tol}$) e antirressonância ($f_{0,dm,min,tol}$) definidos, respectivamente, pelas equações (D.7) e (E.6), que são repetidas nas equações (F.11) e (F.12) por conveniência.

$$f_{r,dm,max,tol} = \sqrt{\frac{1}{(L_{1,2,tol-})(C_{tol-})}} \quad (F.11)$$

$$f_{0,dm,min,tol} = \frac{1}{\sqrt{(C_{tol+}) \left[\frac{(L_{1,dm} \cdot L_{1,2,tol+}) + L_{g,dm,max}}{(L_{1,dm} + L_{g,dm,max})} \right]}} \quad (F.12)$$

Outra adequação necessária é a substituição de $f_{r,dm,max,n}$ por $f_{r,dm,max}$, que é uma definição previamente estabelecida, no procedimento de projeto proposto nesta tese, a partir do limite de estabilidade da malha de controle de corrente ($f_{r,dm,max} = f_s/4$), discutido em maiores detalhes nas seções 3.3.1.2. e 4.1.1, deste trabalho.

A partir da inclusão dos coeficientes de tolerância na equação (F.10) e da substituição de $f_{r,dm,max,n}$ por $f_{r,dm,max}$, obtém-se a equação (F.13) que define $f_{0,dm,min,limit,sup}$.

$$f_{0,dm,min,limit,sup} = \frac{f_{0,dm,min,tol} \cdot f_{r,dm,max}}{f_{r,dm,max,tol}} \cdot \sqrt{\frac{L_{1,dm}}{2(L_{g,dm,max} + L_{1,dm})}} \quad (F.13)$$

APÊNDICE G – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE INFERIOR PARA A SELEÇÃO DA FREQUÊNCIA DE ANTIRRESSONÂNCIA DE MODO DIFERENCIAL ($f_{0,dm,min,limit,inf}$)

Neste apêndice, será apresentado o desenvolvimento da equação que define o limite inferior ($f_{0,dm,min,limit,inf}$) para o valor mínimo, que pode ser selecionado para a frequência de antirressonância ($f_{0,dm,min}$).

O processo para a obtenção da equação que define $f_{0,dm,min,limit,inf}$ é desenvolvido a partir das equações (3.11), que é repetida na equação (G.1), por conveniência.

$$\omega_{0,dm} = 2\pi f_{0,dm} = \frac{1}{\sqrt{(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (G.1)$$

Para obter o limite inferior para a frequência de antirressonância de modo diferencial, a partir da equação (G.1), será considerado o maior valor possível para $L_{g,dm}$ ($L_{g,dm} = L_{g,dm,max}$) e a indutância de dispersão do indutor de modo comum $L_{3,Lkg}$ será desprezada, pois ($L_{3,Lkg} \ll L_{g,dm,max}$). Dessa forma, obtém-se a equação (G.2), que define o valor mínimo da frequência de antirressonância, considerando $L_{2,dm}$ e C_{dm} com valores nominais ($f_{0,dm,min,n}$).

$$f_{0,dm,min,n} = \frac{1}{2\pi \sqrt{(L_{2,dm} + L_{g,dm,max})C_{dm}}} \quad (G.2)$$

A equação (G.2) mostra que, para um dado valor de $f_{0,dm,min,n}$, o valor máximo da capacitância C_{dm} ($C_{dm,max}$) é obtido quando a soma das indutâncias apresentarem seu valor mínimo. Com a definição de $L_{g,dm} = L_{g,dm,max}$, restam as variáveis C_{dm} e $L_{2,dm}$ para serem definidas.

O objetivo desse desenvolvimento é obter o limite inferior $f_{0,dm,min,limit,inf}$ em função do valor máximo da capacitância C_{dm} , que será um parâmetro de entrada selecionado pelo projetista no procedimento de projeto. De acordo com a equação (G.2), para um dado valor de $f_{0,dm,min,n}$, quando $C_{dm} = C_{dm,max}$, $L_{2,dm} = L_{2,dm,min}$.

Na etapa do procedimento de projeto em que o limite $f_{0,dm,min,limit,inf}$ é utilizado, o valor de $L_{2,dm}$ não está disponível, pois esse valor é calculado em uma etapa posterior. Portanto, considera-se o menor valor possível para $L_{2,dm}$, que no procedimento de projeto, apresentado na seção 3.3.2.1 e no Apêndice H, deve respeitar a inequação ($0 < L_{2,dm} \leq L_{1,dm} < L_{g,dm,max}$).

Dadas as considerações do parágrafo anterior, define-se $L_{2,dm} = 0$, para assegurar que o valor obtido para $f_{0,dm,min,limit,inf}$ sempre resultará num valor de capacitância de modo diferencial $C_{dm} < C_{dm,max}$. Desse modo, a restrição para $C_{dm,max}$, definida pelo projetista como dado de entrada do procedimento de projeto, sempre será respeitada.

A partir da equação (G.2), considerando $L_{2,dm} = 0$ e $C_{dm} = C_{dm,max}$, obtém-se a equação (G.3), que representa o valor mínimo da frequência de antirressonância de modo diferencial nominal, considerando $L_{2,dm} = 0$, $f_{0,dm,min,n(L_{2,dm}=0)}$.

$$f_{0,dm,min,n(L_{2,dm}=0)} = \frac{1}{2\pi\sqrt{C_{dm,max}L_{g,dm,max}}} \quad (G.3)$$

No próximo passo do desenvolvimento, deseja-se obter o valor de $f_{0,dm,min,n(L_{2,dm}=0)}$, a partir de um valor máximo estabelecido para a capacitância de modo diferencial (C_{dm}). Tipicamente, recomenda-se que o valor máximo da capacitância de modo diferencial de filtros LCL seja limitado em relação ao valor da capacitância de base (C_b) do conversor, que é definido pela equação (4.1), e repetida por conveniência na equação (G.4).

$$C_b = \frac{S_{max}}{2\pi f_g V_{g,rms}^2} \quad (G.4)$$

Nas referências (LISERRE; BLAABJERG; HANSEN, 2005) e (LISERRE; BLAABJERG; HANSEN, 2005), o limite recomendado para o valor máximo de C_{dm} é 5% da capacitância de base, ou 0.05 pu (em valores por unidade).

Neste trabalho, será definida a variável $C_{dm,max,pu}$, de acordo com a equação (G.5), que é o valor máximo da capacitância de modo diferencial, em valores por unidade, que será escolhido pelo projetista do filtro FB-CM4, como um dos parâmetros de entrada do procedimento de projeto apresentado na seção 3.3.2.1 deste trabalho.

Isolando $C_{dm,max}$ na equação (G.5) e substituindo (G.4) em (G.5), obtém-se a equação (G.6), que define o valor máximo da capacitância de modo diferencial ($C_{dm,max}$) em função da capacitância de base do conversor (C_b) e do valor em pu ($C_{dm,max,pu}$) escolhido pelo projetista.

$$C_{dm,max,pu} = C_{dm,max}/C_b \quad (G.5)$$

$$C_{dm,max} = C_{dm,max,pu}C_b = \frac{C_{dm,max,pu}S_{max}}{2\pi f_g V_{g,rms}^2} \quad (G.6)$$

Substituindo (G.6) na equação (G.3), obtém-se a equação (G.7), que define $f_{0,dm,min,n(L_{2,dm}=0)}$. A equação (G.7) é simplificada extraindo a raiz quadrada de $V_{g,rms}^2$, que resulta na equação (G.8).

$$f_{0,dm,min,n(L_{2,dm}=0)} = \frac{1}{2\pi} \sqrt{\frac{2\pi f_g V_{g,rms}^2}{C_{dm,max,pu}S_{max}L_{g,dm,max}}} \quad (G.7)$$

$$f_{0,dm,min,n(L_{2,dm}=0)} = \frac{V_{g,rms}}{2\pi} \sqrt{\frac{2\pi f_g}{C_{dm,max,pu}S_{max}L_{g,dm,max}}} \quad (G.8)$$

A equação (G.8), representa o valor mínimo da frequência de antirressonância de modo diferencial, desprezando a indutância $L_{2,dm}$, e considerando o valor nominal da capacitância C_{dm} .

O limite inferior para o valor da frequência de antirressonância ($f_{0,dm,min,limit,inf}$) é definido pela equação (G.9), que é obtida a partir da equação (G.8), incluindo o coeficiente de tolerância positivo dos capacitores (C_{tol+}) e o coeficiente de tolerância da frequência de antirressonância ($f_{0,dm,min,tol}$), desenvolvido no Apêndice E.

$$f_{0,dm,min,limit,inf} = \frac{V_{g,rms}f_{0,dm,min,tol}}{2\pi} \sqrt{\frac{2\pi f_g C_{tol+}}{C_{dm,max,pu}S_{max}L_{g,dm,max}}} \quad (G.9)$$

No procedimento de projeto do filtro FB-CM4, proposto na seção 3.3.2.1 deste trabalho, o limite inferior $f_{0,dm,min,limit,inf}$, definido pela equação (G.9), deve ser menor ou igual ao limite superior $f_{0,dm,min,limit,sup}$, definido pela equação (F.13). Essa relação é apresentada na inequação (G.10).

$$f_{0,dm,min,limit,inf} \leq f_{0,dm,min,limit,sup} \quad (G.10)$$

Para assegurar a validade da condição, definida pela inequação (G.10), é necessário definir o valor mínimo de $C_{dm,max,pu}$, que pode ser selecionado pelo projetista. Esse valor mínimo é denominado $C_{dm,max,pu,limit,inf}$ e estabelece o limite inferior para $C_{dm,max,pu}$, de acordo com a inequação (G.11).

$$C_{dm,max,pu} \geq C_{dm,max,pu,limit,inf} \quad (G.11)$$

O equacionamento para obter $C_{dm,max,pu,limit,inf}$ é desenvolvido a partir da equação (G.12), que é obtida substituindo a equação (G.9), que define $f_{0,dm,min,limit,inf}$, e a equação (F.13), que define $f_{0,dm,min,limit,sup}$, na inequação (G.10).

A equação (G.13), que define o valor mínimo que o projetista pode selecionar para $C_{dm,max,pu}$, é obtida isolando $C_{dm,max,pu}$ e simplificando a equação (G.12).

No procedimento de projeto do filtro FB-CM4, apresentado na seção 3.3.2.1, a equação (G.13) deve ser aplicada antes da equação (G.9), pois $C_{dm,max,pu}$ é um dos parâmetros de entrada para o cálculo de $f_{0,dm,min,limit,inf}$.

$$\begin{aligned} \frac{V_{g,rms} f_{0,dm,min,tol}}{2\pi} & \sqrt{\frac{2\pi f_g C_{tol+}}{C_{dm,max,pu} S_{max} L_{g,dm,max}}} \\ & \leq \left(\frac{f_{0,dm,min,tol} \cdot f_{r,dm,max}}{f_{r,dm,max,tol}} \right) \sqrt{\frac{L_{1,dm}}{2(L_{g,dm,max} + L_{1,dm})}} \end{aligned} \quad (G.12)$$

$$C_{dm,max,pu,limit,inf} = \frac{(L_{g,dm,max} + L_{1,dm}) f_{r,dm,max,tol}^2 V_{g,rms}^2 f_g C_{tol+}}{\pi f_{r,dm,max}^2 L_{1,dm} S_{max} L_{g,dm,max}} \quad (G.13)$$

APÊNDICE H – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O VALOR MÍNIMO DA INDUTÂNCIA DE MODO DIFERENCIAL DO LADO DA REDE ELÉTRICA PARA RESPEITAR AS FREQUÊNCIAS DE RESSONÂNCIA E ANTIRRESSONÂNCIA ($L_{2,dm,min1}$)

Neste apêndice, será apresentado o processo de desenvolvimento da equação para o cálculo do valor mínimo requerido para a indutância de modo diferencial $L_{2,dm}$ ($L_{2,dm,min1}$). Esse é o valor mínimo necessário para manter simultaneamente $f_{0,dm}$ e $f_{r,dm}$ dentro dos limites estabelecidos ($f_{0,dm,min} < f_{0,dm} < f_{r,dm} < f_{r,dm,max}$), que são definidos nos passos do procedimento de projeto, anteriores ao cálculo de $L_{2,dm,min1}$.

O processo para a obtenção da equação que define $L_{2,dm,min1}$ é desenvolvido a partir das equações (3.10) e (3.11), que são repetidas nas equações (H.1) e (H.2), respectivamente, por conveniência.

$$\omega_{r,dm} = 2\pi f_{r,dm} = \sqrt{\frac{(L_{1,dm} + L_{2,dm} + L_{3,Lkg} + L_{g,dm})}{L_{1,dm}(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (H.1)$$

$$\omega_{0,dm} = 2\pi f_{0,dm} = \frac{1}{\sqrt{(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (H.2)$$

O próximo passo para a obtenção da equação para o cálculo de $L_{2,dm,min1}$ é desenvolvido a partir das equações (H.3) e (H.4), que definem, respectivamente, o valor mínimo da frequência angular de antirressonância de modo diferencial ($\omega_{0,dm,min,n}$) e o valor máximo da frequência angular de ressonância de modo diferencial ($\omega_{r,dm,max,n}$). Essas equações, que apresentam as grandezas identificadas pelo subscrito (n), consideram os valores nominais dos parâmetros do circuito de modo diferencial ($L_{1,dm}$, $L_{2,dm}$ e C_{dm}), que estão relacionados com os componentes do filtro e desprezam a indutância de dispersão do indutor de modo comum ($L_{3,Lkg}$).

$$\omega_{0,dm,min,n} = \frac{1}{\sqrt{C_{dm}(L_{g,dm,max} + L_{2,dm})}} \quad (H.3)$$

$$\omega_{r,dm,max,n} = \frac{1}{\sqrt{C_{dm} \left(\frac{L_{1,dm} \cdot L_{2,dm}}{L_{1,dm} + L_{2,dm}} \right)}} \quad (H.4)$$

A equação (H.3) é obtida a partir da equação (H.2), considerando a indutância da rede elétrica com o valor máximo ($L_{g,dm} = L_{g,dm,max}$). A equação (H.4) é obtida a partir da equação (H.1), considerando a indutância da rede elétrica com valor nulo ($L_{g,dm} = 0$).

As equações (H.5) e (H.6) são obtidas isolando C_{dm} nas equações (H.3) e (H.4), respectivamente. A equação (H.7) é obtida substituindo (H.5) em (H.6).

$$C_{dm} = \frac{1}{\omega_{0,dm,min,n}^2 (L_{g,dm,max} + L_{2,dm})} \quad (H.5)$$

$$C_{dm} = \frac{1}{\omega_{r,dm,max,n}^2 \left(\frac{L_{1,dm} \cdot L_{2,dm}}{L_{1,dm} + L_{2,dm}} \right)} \quad (H.6)$$

$$\omega_{0,dm,min,n}^2 (L_{g,dm,max} + L_{2,dm}) = \omega_{r,dm,max,n}^2 \left(\frac{L_{1,dm} \cdot L_{2,dm}}{L_{1,dm} + L_{2,dm}} \right) \quad (H.7)$$

Considerando a equação (H.7) e a sequência de passos do procedimento de projeto, pode-se verificar que no passo anterior ao cálculo de $L_{2,dm,min1}$, todos os parâmetros da equação (H.7), exceto $L_{2,dm}$, estão disponíveis para o equacionamento. Portanto, o próximo passo consiste em isolar $L_{2,dm}$ na equação (H.7). Para atingir esse objetivo, foi utilizada a função *Solve* do software *Wolfram Mathematica* (WOLFRAM RESEARCH, 2020). Essa função é utilizada para encontrar $L_{2,dm}$ satisfazendo, simultaneamente, a equação (H.7) e as condições a seguir:

- $(0 < L_{2,dm} \leq L_{1,dm} < L_{g,dm,max})$;
- $(\omega_{0,dm,min,n} \leq \omega_{0,dm,min,n,limit,sup} < \omega_{r,dm,max,n})$. Onde $\omega_{0,dm,min,n,limit,sup}$, definido pela equação (H.8), é o limite superior que o projetista deve respeitar para a seleção da frequência angular de antirressonância ($\omega_{0,dm,min,n}$), considerando os valores nominais dos componentes do filtro, de acordo com o desenvolvimento apresentado no Apêndice F, ver equações (F.9) e (F.10).

$$\omega_{0,dm,min,n,limit,sup} = \omega_{r,dm,max,n} \sqrt{\frac{L_{1,dm}}{2(L_{g,dm,max} + L_{1,dm})}} \quad (H.8)$$

A partir dos resultados obtidos com a função *Solve* e após algumas manipulações, obtém-se a equação (H.9), que define ($L_{2,dm,min1,n}$). Esse é o valor

mínimo requerido para a indutância $L_{2,dm}$ considerando os valores nominais dos componentes do filtro.

$$L_{2,dm,min1,n} = \left[\frac{L_{1,dm}\omega_{r,dm,max,n}^2}{2\omega_{0,dm,min,n}^2} - \frac{(L_{1,dm} + L_{g,dm,max})}{2} - \sqrt{\frac{\omega_{r,dm,max,n}^4 L_{1,dm}^2}{4\omega_{0,dm,min,n}^4} + \frac{(L_{1,dm} - L_{g,dm,max})^2}{4} - \frac{\omega_{r,dm,max,n}^2 L_{1,dm} (L_{1,dm} + L_{g,dm,max})}{2\omega_{0,dm,min,n}^2}} \right] \quad (H.9)$$

A partir da equação (H.9), são realizadas as substituições listadas a seguir, para incluir os coeficientes de tolerância $f_{r,dm,max,tol}$ e $f_{0,dm,min,tol}$:

- a) A substituição de $\omega_{r,dm,max,n}$, que considera valores nominais dos componentes do filtro FB-CM4, por $\omega_{r,dm,max,c}$, definido pela equação (H.10), que é obtida a partir das equações (H.11), (H.12) e considera o coeficiente de tolerância $f_{r,dm,max,tol}$.

$\omega_{r,dm,max,c}$ é o valor máximo da frequência angular de ressonância de modo diferencial corrigido pelo coeficiente de tolerância $f_{r,dm,max,tol}$, identificado pelo subscrito (*c*).

$$\omega_{r,dm,max,c} = \frac{2\pi f_{r,dm,max}}{f_{r,dm,max,tol}} \quad (H.10)$$

$$f_{r,dm,max} = f_s/4 \quad (H.11)$$

$$f_{r,dm,max,tol} = \frac{1}{\sqrt{L_{1,2,tol-} \cdot C_{tol-}}} \quad (H.12)$$

- b) a substituição de $\omega_{0,dm,min,n}$, que considera valores nominais dos componentes do filtro FB-CM4 e $L_{g,dm,max}$, por $\omega_{0,dm,min,c}$, definido pela equação (H.13). Essa equação é obtida a partir da inequação (H.14), cujo limite inferior $f_{0,dm,min,limit,inf}$ é definido pela equação (G.9), desenvolvida no Apêndice G, e o limite superior é definido pela equação (F.13), desenvolvida no Apêndice F. Além disso, considera-se o coeficiente de tolerância $f_{0,dm,min,tol}$ definido pela equação (H.15), desenvolvida no Apêndice E.

$\omega_{0,dm,min,c}$ é o valor mínimo da frequência angular de antirressonância de modo diferencial corrigido pelo coeficiente de tolerância $f_{0,dm,min,tol}$, identificado pelo subscrito (c).

$$\omega_{0,dm,min,c} = \frac{2\pi f_{0,dm,min}}{f_{0,dm,min,tol}} \quad (H.13)$$

$$f_{0,dm,min,limit,inf} \leq f_{0,dm,min} \leq f_{0,dm,min,limit,sup} \quad (H.14)$$

$$f_{0,dm,min,tol} = \frac{1}{\sqrt{(C_{tol+}) \cdot \left[\frac{(L_{1,dm} \cdot L_{1,2,tol+}) + L_{g,dm,max}}{(L_{1,dm} + L_{g,dm,max})} \right]}} \quad (H.15)$$

Substituindo $\omega_{r,dm,max,n}$ por $\omega_{r,dm,max,c}$ e $\omega_{0,dm,min,n}$ por $\omega_{0,dm,min,c}$ na equação (H.9), obtém-se a equação (H.16), que define o valor mínimo para a indutância de modo diferencial $L_{2,dm}$. Esse é o valor mínimo necessário para manter, simultaneamente, $f_{0,dm}$ e $f_{r,dm}$ dentro dos limites estabelecidos ($f_{0,dm,min} < f_{0,dm} < f_{r,dm} < f_{r,dm,max}$), considerando as variações dos valores dos componentes do filtro, de acordo com suas tolerâncias.

$$L_{2,dm,min1} = \left[\frac{L_{1,dm} \omega_{r,dm,max,c}^2}{2\omega_{0,dm,min,c}^2} - \frac{(L_{1,dm} + L_{g,dm,max})}{2} - \sqrt{\frac{\omega_{r,dm,max,c}^4 L_{1,dm}^2}{4\omega_{0,dm,min,c}^4} + \frac{L_{1,dm}^2 - L_{g,dm,max}^2}{4} - \frac{\omega_{r,dm,max,c}^2 L_{1,dm} (L_{1,dm} + L_{g,dm,max})}{2\omega_{0,dm,min,c}^2}} \right] \quad (H.16)$$

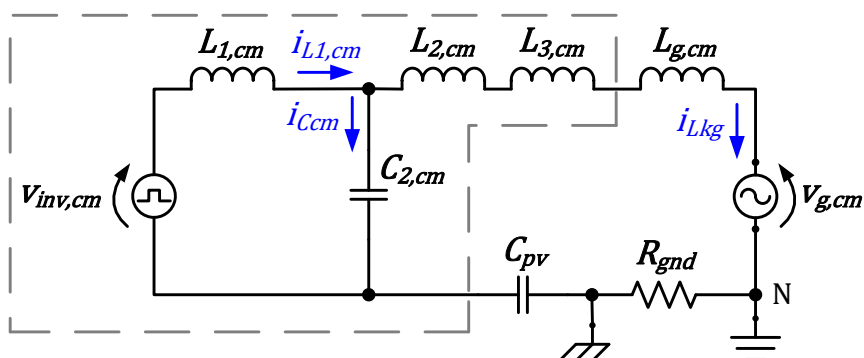
APÊNDICE I – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE INFERIOR PARA A SELEÇÃO DA PRIMEIRA FREQUÊNCIA DE RESSONÂNCIA DE MODO COMUM ($f_{r,cm1,max,limit,inf}$)

Neste apêndice, será apresentado o desenvolvimento da equação que define o limite inferior ($f_{r,cm1,max,limit,inf}$), que pode ser selecionado para o valor máximo da primeira frequência de ressonância de modo comum ($f_{r,cm1,max}$).

O limite definido por $f_{r,cm1,max,limit,inf}$, assegura que no procedimento de projeto, apresentado na seção 3.3.2.2, se obtenha $C_1 \geq 0$. Desse modo, são preservados os valores de $\omega_{0,dm,min,c}$ e $\omega_{r,dm,max,c}$, previamente definidos nos passos anteriores do procedimento de projeto.

O processo para a obtenção da equação que define $f_{r,cm1,max,limit,inf}$ é desenvolvido a partir da equação (I.1), que é uma aproximação da equação (3.31) considerando apenas os componentes do primeiro estágio LC do filtro de modo comum ($L_{1,cm}$ e $C_{2,cm}$), apresentado na Figura 3.7, repetida na Figura I.1 por conveniência.

Figura I.1 – Inversor em ponte completa com filtro FB-CM4: circuito equivalente de modo comum



Fonte: Produção do próprio autor

O valor máximo da frequência de ressonância é obtido quando os componentes do filtro apresentam as tolerâncias mínimas. Portanto, são incluídos os coeficientes de tolerância C_{tol-} e $L_{1,2,tol-}$.

$$f_{r,cm1,max} \cong \frac{1}{2\pi\sqrt{C_{2,cm}C_{tol-}L_{1,cm}L_{1,2,tol-}}} \quad (I.1)$$

A partir da equação (I.1) é possível substituir as capacitâncias e indutâncias de modo comum ($C_{2,cm}$ e $L_{1,cm}$) pelas indutâncias e capacitâncias de modo diferencial ($C_{dm,avg}$ e $L_{1,dm}$), como será apresentado a seguir.

A capacitância de modo diferencial $C_{dm,avg}$ é obtida a partir de C_1 , C_{2A} e C_{2B} , por meio da equação (I.2). No filtro FB-CM4, C_{2A} e C_{2B} apresentam a mesma capacitância ($C_{2A} = C_{2B}$).

O desenvolvimento de $f_{r,cm1,max,limit,inf}$ têm o objetivo de estabelecer o limite inferior para assegurar $C_1 \geq 0$. Portanto, nesse desenvolvimento, considera-se a condição limite $C_1 = 0$, para o cálculo de $C_{dm,avg}$, representado por $C_{dm,avg}|_{(C_1=0)}$ na equação (I.3).

A capacitância equivalente de modo comum ($C_{2,cm}$) é definida pela equação (I.4), que relaciona C_{2A} e C_{2B} . Isolando C_{2A} e C_{2B} nas equações (I.3) e (I.4), obtém-se a equação (I.5), que estabelece a relação entre C_{2A} , C_{2B} , $C_{2,cm}$ e $C_{dm,avg}$. Simplificando a equação (I.5), obtém-se a equação (I.6), que estabelece a relação entre $C_{2,cm}$ e $C_{dm,avg}$.

$$C_{dm,avg} = C_1 + \left(\frac{C_{2A}C_{2B}}{C_{2A} + C_{2B}} \right) = \left(C_1 + \frac{C_{2A}}{2} \right) = \left(C_1 + \frac{C_{2B}}{2} \right) \quad (I.2)$$

$$C_{dm,avg}|_{(C_1=0)} = C_{dm,avg} = \left(\frac{C_{2A}}{2} \right) = \left(\frac{C_{2B}}{2} \right) \quad (I.3)$$

$$C_{2,cm} = (C_{2A} + C_{2B}) = 2C_{2A} = 2C_{2B} \quad (I.4)$$

$$C_{2A} = C_{2B} = (C_{2,cm}/2) = 2(C_{dm,avg}) \quad (I.5)$$

$$C_{2,cm} = 4C_{dm,avg} \quad (I.6)$$

A relação entre $L_{1,cm}$ e $L_{1,dm}$ é obtida a partir das equações (I.7), (I.8), (I.9) e (I.10). No filtro FB-CM4 ($L_{1A} = L_{1B}$), a partir dessa consideração obtém-se a equação (I.7), que define $L_{1,dm}$, e a equação (I.8), que define $L_{1,cm}$. Isolando L_{1A} e L_{1B} nas equações (I.7) e (I.8) obtém-se a equação (I.9). Simplificando a equação (I.9), obtém-se a equação (I.10), que estabelece a relação entre $L_{1,cm}$ e $L_{1,dm}$.

$$L_{1,dm} = (L_{1A} + L_{1B}) = 2L_{1A} = 2L_{1B} \quad (I.7)$$

$$L_{1,cm} = \frac{L_{1A}L_{1B}}{L_{1A} + L_{1B}} = \frac{L_{1A}}{2} = \frac{L_{1B}}{2} \quad (I.8)$$

$$L_{1A} = L_{1B} = (L_{1,dm}/2) = 2L_{1,cm} \quad (I.9)$$

$$L_{1,cm} = (L_{1,dm}/4) \quad (I.10)$$

Substituindo as equações (I.6) e (I.10) na equação (I.1), obtém-se a equação (I.11), que define o limite inferior ($f_{r,cm1,max,limit,inf}$), que pode ser selecionado para o valor máximo da primeira frequência de ressonância de modo comum ($f_{r,cm1,max}$).

$$f_{r,cm1,max,limit,inf} = \frac{1}{2\pi\sqrt{C_{dm,avg}C_{tol}-L_{1,dm}L_{1,2,tol}}} \quad (I.11)$$

APÊNDICE J – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O LIMITE SUPERIOR PARA A SELEÇÃO DA PRIMEIRA FREQUÊNCIA DE RESSONÂNCIA DE MODO COMUM ($f_{r,cm1,max,limit,sup}$)

Neste apêndice, será apresentado o desenvolvimento da equação que define o limite superior ($f_{r,cm1,max,limit,sup}$), que pode ser selecionado pelo projetista, para o valor máximo da primeira frequência de ressonância de modo comum ($f_{r,cm1,max}$).

No procedimento de projeto apresentado na seção 3.3.2.2, o valor de $f_{r,cm1,max}$ deve ser selecionado dentro dos limites $f_{r,cm1,max,limit,inf}$ e $f_{r,cm1,max,limit,sup}$, de acordo com a inequação (J.1). Além disso, $f_{r,cm1,max,limit,sup}$ deve ser maior do que $f_{r,cm1,max,limit,inf}$ e menor do que $f_{r,cm2,max}$.

O limite inferior, que o projetista pode selecionar, para o valor máximo da segunda frequência de ressonância do circuito de modo comum ($f_{r,cm2,max}$) é ($f_{sw}/2$), no procedimento de projeto da seção 3.3.2.2.

$$f_{r,cm1,max,limit,inf} \leq f_{r,cm1,max} \leq f_{r,cm1,max,limit,sup} \leq (f_{r,cm2,max} = \frac{f_{sw}}{2}) \quad (J.1)$$

Para definir o limite superior ($f_{r,cm1,max,limit,sup}$) é necessário identificar qual o maior valor que o limite inferior ($f_{r,cm1,max,limit,inf}$) pode assumir, pois, $f_{r,cm1,max,limit,sup}$ deve ser sempre maior do que $f_{r,cm1,max,limit,inf}$.

O equacionamento para identificar o valor máximo que $f_{r,cm1,max,limit,inf}$ pode assumir, no procedimento de projeto proposto na seção 3.3.2.2, é desenvolvido a partir da equação (I.11), desenvolvida no Apêndice I e repetida na equação (J.2) por conveniência.

$$f_{r,cm1,max,limit,inf} = \frac{1}{2\pi\sqrt{C_{dm,avg}C_{tol-}L_{1,dm}L_{1,2,tol-}}} \quad (J.2)$$

Na equação (J.2) as variáveis que definem $f_{r,cm1,max,limit,inf}$ são $C_{dm,avg}$, $L_{1,dm}$ e seus coeficientes de tolerância, respectivamente, C_{tol-} e $L_{1,2,tol-}$.

A partir da equação (3.10), repetida na equação (J.3) por conveniência, pode-se obter $f_{r,dm,max}$ considerando $L_{g,dm} = 0$ e $L_{3,Lkg} = 0$. Aplicando essas simplificações e isolando $C_{dm}L_{1,dm}$, obtém-se a equação (J.4).

$$\omega_{r,dm} = 2\pi f_{r,dm} = \sqrt{\frac{(L_{1,dm} + L_{2,dm} + L_{3,Lkg} + L_{g,dm})}{L_{1,dm}(L_{2,dm} + L_{3,Lkg} + L_{g,dm})C_{dm}}} \quad (J.3)$$

$$C_{dm}L_{1,dm} = \frac{(L_{1,dm} + L_{2,dm})}{L_{2,dm}} \left(\frac{1}{2\pi f_{r,dm,max}} \right)^2 \quad (J.4)$$

Na segunda parte do procedimento de projeto, apresentada na seção 3.3.2.2, as variáveis $f_{r,dm,max}$ e $L_{1,dm}$ da equação (J.4) são conhecidas, pois foram calculadas na primeira parte do procedimento de projeto, apresentada na seção 3.3.2.1.

A partir da equação (J.2), pode-se constatar que para um dado valor de $L_{1,dm}$, o maior valor de $f_{r,cm1,max,limit,inf}$ será obtido quando C_{dm} apresentar seu valor mínimo.

Na primeira parte do procedimento de projeto, o valor mínimo de C_{dm} é obtido quando $L_{2,dm}$ é selecionado com o maior valor possível ($L_{2,dm} = L_{1,dm}$). A partir dessas considerações, que representam a condição para obter o valor mínimo de C_{dm} e conseqüentemente o valor máximo de $f_{r,cm1,max,limit,inf}$, substituindo $L_{2,dm}$ por $L_{1,dm}$ na equação (J.4) e considerando o coeficiente de tolerância da frequência de ressonância de modo diferencial ($f_{r,dm,max,tol}$), obtém-se a equação (J.5).

$$C_{dm}L_{1,dm} = \frac{2L_{1,dm}}{L_{1,dm}} \left(\frac{f_{r,dm,max,tol}}{2\pi f_{r,dm,max}} \right)^2 = 2 \left(\frac{f_{r,dm,max,tol}}{2\pi f_{r,dm,max}} \right)^2 \quad (J.5)$$

Substituindo $C_{dm}L_{1,dm}$ da equação (J.5) por $C_{dm,avg}L_{1,dm}$ na equação (J.2) obtém-se a equação (J.6). Simplificando a equação (J.6), obtém-se a equação (J.7)

$$f_{r,cm1,max,limit,inf} (maximo) = \frac{1}{2\pi \sqrt{2 \left(\frac{f_{r,dm,max,tol}}{2\pi f_{r,dm,max}} \right)^2 \cdot C_{tol-} \cdot L_{1,2,tol-}}} \quad (J.6)$$

$$f_{r,cm1,max,limit,inf} (maximo) = \frac{f_{r,dm,max}}{f_{r,dm,max,tol} \sqrt{2} \sqrt{C_{tol-} \cdot L_{1,2,tol-}}} \quad (J.7)$$

A equação (D.7), desenvolvida no Apêndice D e repetida na equação (J.8), define o coeficiente de tolerância da frequência de ressonância de modo diferencial ($f_{r,dm,max,tol}$). Substituindo a equação (J.8) na equação (J.7) e $f_{r,dm,max}$ por $(f_s/4)$, como definido na seção 3.3.2.1, obtém-se a equação (J.9). A equação (J.9), define o

valor máximo que o limite inferior para seleção de $f_{r,cm1,max}$ pode atingir em função da frequência de amostragem (f_s) do sistema de controle digital.

$$f_{r,dm,max,tol} = \frac{1}{\sqrt{C_{tol-} \cdot L_{1,2,tol-}}} \quad (J.8)$$

$$f_{r,cm1,max,limit,inf} (maximo) = \frac{f_s f_{r,dm,max,tol}}{4 f_{r,dm,max,tol} \sqrt{2}} = \frac{f_s}{\sqrt{32}} \cong 0,177 f_s \quad (J.9)$$

A partir da equação (J.9), $f_{r,cm1,max,limit,inf} (maximo)$ pode ser definido em função frequência de chaveamento (f_{sw}), considerando a estratégia de atualização do modulador PWM empregada no sistema de controle digital (BLAABJERG, 2018). As estratégias de atualização do PWM consideradas neste trabalho são *single update mode* ($f_s = f_{sw}$), equação (J.10), e *double update mode* ($f_s = 2f_{sw}$), equação (J.11).

$$(f_s = f_{sw}) \rightarrow f_{r,cm1,max,limit,inf} (maximo) = \frac{f_s}{\sqrt{32}} = \frac{f_{sw}}{\sqrt{32}} \cong 0,177 f_{sw} \quad (J.10)$$

$$(f_s = 2f_{sw}) \rightarrow f_{r,cm1,max,limit,inf} (maximo) = \frac{f_s}{\sqrt{32}} = \frac{2f_{sw}}{\sqrt{32}} \cong 0,354 f_{sw} \quad (J.11)$$

Considerando o maior valor obtido para $f_{r,cm1,max,limit,inf} (maximo)$, que ocorre com *double update mode* ($f_s = 2f_{sw}$), de acordo com a equação (J.11), pode-se definir $f_{r,cm1,max,limit,sup}$. Substituindo $f_{r,cm1,max,limit,inf}$ por $0,354 f_{sw}$ na inequação (J.1) obtém-se a inequação (J.12). Respeitando os limites estabelecidos na inequação (J.12), $f_{r,cm1,max,limit,sup}$ é definido pela equação (J.13).

$$(0,354 f_{sw}) \leq f_{r,cm1,max} \leq f_{r,cm1,max,limit,sup} \leq (0,5 f_{sw}) \quad (J.12)$$

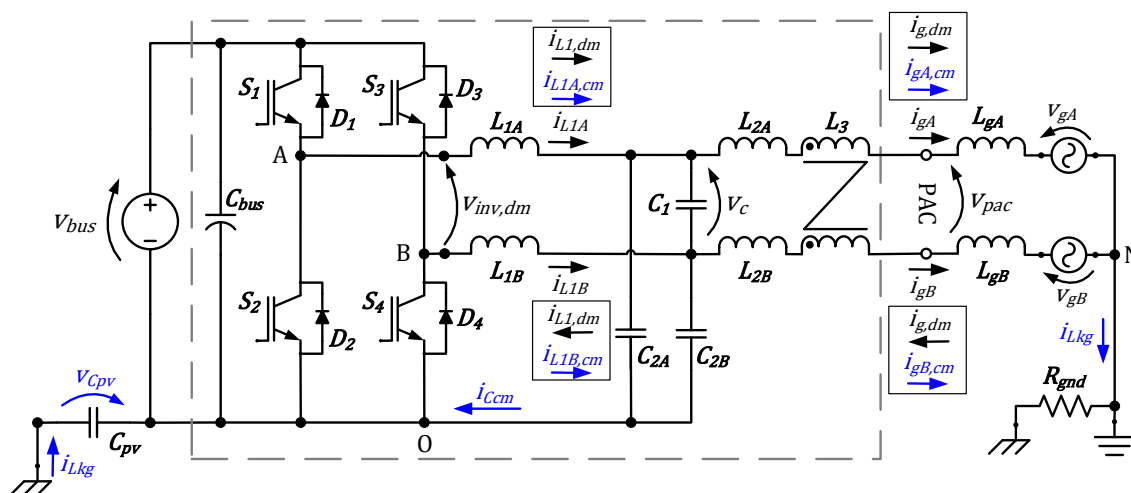
$$f_{r,cm1,max,limit,sup} = 0,4 f_{sw} \quad (J.13)$$

APÊNDICE K – ANÁLISE DA ONDULAÇÃO DE CORRENTE NOS INDUTORES L_{1A} E L_{1B}

Neste apêndice serão apresentados alguns resultados de simulação do inversor em ponte completa com filtro FB-CM4, operando com referência de corrente nula, para a análise da ondulação de corrente nos indutores L_{1A} e L_{1B} . Nas simulações são considerados os valores nominais dos componentes do filtro FB-CM4, obtidos nos projetos realizados para $S_{max} = 1,5$ kVA, empregando as estratégias de modulação PWM-UC e PWM-UD.

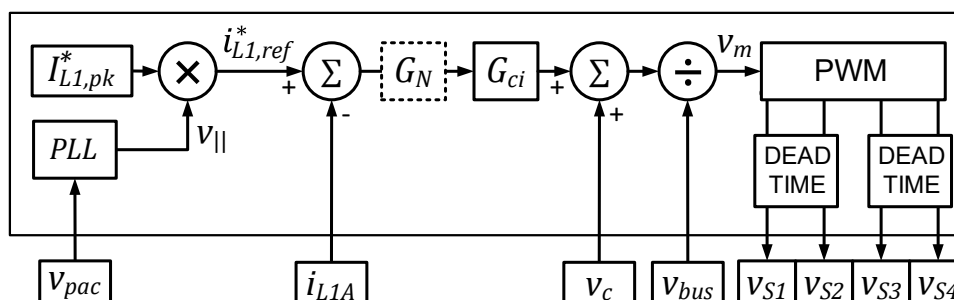
A Figura K.1 apresenta o esquema elétrico do inversor em ponte completa com filtro FB-CM4. A Figura K.2 apresenta o diagrama de blocos da malha de controle de corrente. O bloco G_N representa o filtro *notch*, que é utilizado apenas com a modulação PWM-UD.

Figura K.1 – Inversor em ponte completa com filtro FB-CM4: esquema elétrico



Fonte: Produção do próprio autor

Figura K.2 – Inversor em ponte completa com filtro FB-CM4: diagrama de blocos da malha de controle de corrente e PWM



Fonte: Produção do próprio autor

A Tabela K.1 apresenta os parâmetros gerais considerados na simulação e os valores nominais dos componentes do filtro FB-CM4. É importante ressaltar, que nessas simulações são considerados os projetos realizados para a potência aparente máxima de 1,5 kVA, modulação PWM-UC e PWM-UD. Como as simulações têm o objetivo de analisar apenas a ondulação de corrente nos indutores L_{1A} e L_{1B} , o valor de pico da referência do controlador de corrente será nula ($I_{L1,pk}^* = 0$ A).

Tabela K.1 – Parâmetros gerais e valores nominais dos componentes do filtro FB-CM4 considerados nas simulações

Parâmetros	PWM-UC	PWM-UD
S_{max} (kVA)	1,5	1,5
$V_{pac,rms}$ (V)	220	220
V_{bus} (V)	366	366
$I_{g,pk,max}$	9,64	9,64
$I_{L1,pk}^*$ (A)	0	0
f_{sw} (kHz)	20	40
f_s (kHz)	40	40
L_{gA}, L_{gB} (mH)	0	0
C_{pv} (nF)	75	75
R_{gnd} (Ω)	15	15
L_{1A}, L_{1B} (mH)	1,185	1,185
L_{2A}, L_{2B} (mH)	0,210	0,210
C_{2A}, C_{2B} (μ F)	0,82	0,22
C_1 (μ F)	0,68	1,00
$L_{3,cm}$ (mH)	4,8	1,50

As taxas de ondulação das correntes nos indutores L_{1A} e L_{1B} são definidas a seguir:

- a) a taxa de ondulação da corrente total nos indutores L_{1A} (RCR_{iL1A}) e L_{1B} (RCR_{iL1B}), definidas pelas equação (K.1) e (K.2), respectivamente, é a razão entre o valor de pico a pico máximo da ondulação de corrente nos indutores ($\Delta_{iL1A,pp,max}$ e $\Delta_{iL1B,pp,max}$) e o valor de pico máximo da componente fundamental da corrente injetada na rede elétrica ($I_{g,pk,max}$), definido pela equação (K.3).

$$RCR_{iL1A} = \Delta_{iL1A,pp,max} / I_{g,pk,max} \quad (K.1)$$

$$RCR_{iL1B} = \Delta_{iL1B,pp,max} / I_{g,pk,max} \quad (K.2)$$

$$I_{g,max,pk} = \frac{S_{max}\sqrt{2}}{V_{g,rms}} \quad (K.3)$$

- b) a taxa de ondulação da corrente de modo diferencial nos indutores L_{1A} e L_{1B} ($RCR_{iL1,dm}$), definida pela equação (K.4), é a razão entre o valor de pico a pico máximo da ondulação de corrente de modo diferencial nos indutores L_{1A} e L_{1B} ($\Delta_{iL1,dm,pp,max}$) e o valor de pico máximo da componente fundamental da corrente injetada na rede elétrica ($I_{g,pk,max}$);

$$RCR_{iL1,dm} = \Delta_{iL1,dm,pp,max} / I_{g,pk,max} \quad (K.4)$$

- c) a taxa de ondulação da corrente de modo comum nos indutores L_{1A} ($RCR_{iL1A,cm}$) e L_{1B} ($RCR_{iL1B,cm}$), definidas pelas equações (K.5) e (K.6), respectivamente, é a razão entre o valor de pico a pico máximo da ondulação de corrente de modo comum nos indutores ($\Delta_{iL1A,cm,pp,max}$ e $\Delta_{iL1B,cm,pp,max}$) e o valor de pico máximo da componente fundamental da corrente injetada na rede elétrica ($I_{g,pk,max}$).

$$RCR_{iL1A,cm} = \Delta_{iL1A,cm,pp,max} / I_{g,pk,max} \quad (K.5)$$

$$RCR_{iL1B,cm} = \Delta_{iL1B,cm,pp,max} / I_{g,pk,max} \quad (K.6)$$

A Figura K.3 apresenta as formas de onda obtidas na simulação do inversor em ponte completa com filtro FB-CM4, empregando modulação PWM-UC e operando com corrente de referência nula ($I_{L1,pk}^* = 0$). As formas de onda apresentadas são listadas a seguir: tensão no ponto de acoplamento comum (v_{pac}); corrente total no indutor L_{1A} (i_{L1A}); corrente de modo diferencial no indutor L_{1A} ($i_{L1,dm}$); e corrente de modo comum no indutor L_{1A} ($i_{L1A,cm}$).

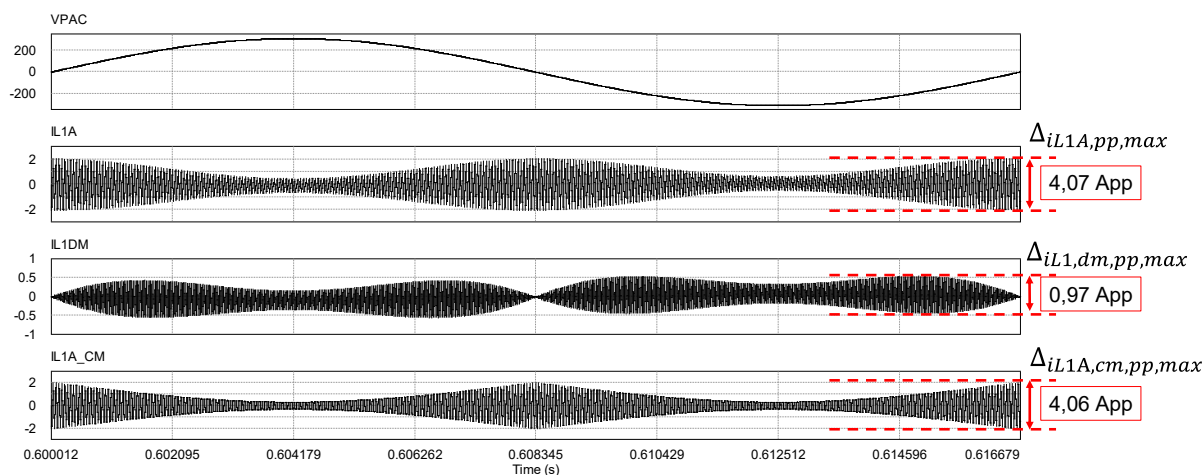
A corrente total nos indutores L_{1A} e L_{1B} é a soma das correntes de modo comum e modo diferencial, respectivamente, definidas pelas equações (K.7) e (K.8).

$$i_{L1A} = i_{L1,dm} + i_{L1A,cm} \quad (K.7)$$

$$i_{L1B} = i_{L1,dm} + i_{L1B,cm} \quad (K.8)$$

É importante mencionar, que os valores máximos das ondulações de corrente obtidos para L_{1A} e L_{1B} são os mesmos, nas condições definidas na Tabela K.1. Por esse motivo, apenas os resultados obtidos para L_{1A} serão apresentados a seguir.

Figura K.3 – Filtro FB-CM4 com PWM-UC– formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$



Fonte: Produção do próprio autor

A Figura K.3 mostra que, para a modulação PWM-UC, o comportamento da ondulação de corrente é o mesmo nos dois semiciclos da tensão v_{pac} . Além disso, pode-se observar, que o valor de pico a pico máximo da ondulação da corrente de modo comum e da corrente total do indutor L_{1A} , acontecem no cruzamento por zero da tensão v_{pac} . Por outro lado, o valor de pico a pico mínimo da ondulação de corrente acontece no pico da tensão v_{pac} . Considerando a operação inversor com fator de potência unitário, o pico da corrente injetada na rede está em fase com o pico da tensão v_{pac} , essa característica é positiva, pois o valor de pico da corrente que circula pelos indutores tem impacto no valor eficaz da corrente e na densidade de fluxo magnético, que por sua vez impactam o projeto físico dos indutores (NAVE, 1991), (MOHAN; UNDELAND; ROBBINS, 2003).

A Tabela K.2 apresenta os resultados de simulação obtidos, a partir das formas de onda apresentadas na Figura K.3, para a ondulação de corrente ($\Delta_{i_{L1A,pp,max}}$, $\Delta_{i_{L1,dm,pp,max}}$, $\Delta_{i_{L1A,cm,pp,max}}$) e as respectivas taxas de ondulação das correntes ($R_{CR_{i_{L1A}}}$, $R_{CR_{i_{L1,dm}}}$, $R_{CR_{i_{L1A,cm}}}$).

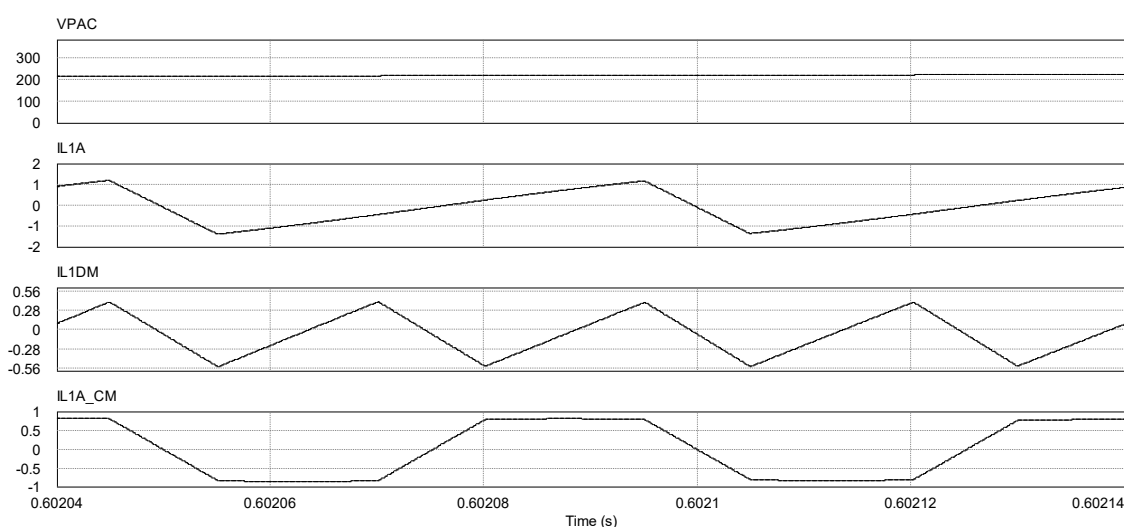
Tabela K.2 – Ondulação de corrente (Δi) e taxa de ondulação da corrente (RCR) no indutor L_{1A}

PWM-UC			
Δ_{iL1} (A)		RCR_{iL1} (%)	
$\Delta_{iL1A,pp,max}$ (A)	4,07	RCR_{iL1A} (%)	42,2
$\Delta_{iL1,dm,pp,max}$ (A)	0,97	$RCR_{iL1,dm}$ (%)	10,0
$\Delta_{iL1A,cm,pp,max}$ (A)	4,06	$RCR_{iL1A,cm}$ (%)	42,1

Os resultados apresentados na Tabela K.2, para a modulação PWM-UC, mostram que a ondulação de corrente total $\Delta_{iL1A,pp,max}$ e a ondulação de corrente de modo comum $\Delta_{iL1A,cm,pp,max}$, apresentam valor de pico a pico e a taxa de ondulação, aproximadamente 4 vezes maior do que a ondulação de corrente de modo diferencial $\Delta_{iL1,dm,pp,max}$.

A Figura K.4 apresenta, em detalhe, as formas de onda v_{pac} , i_{L1A} , $i_{L1,dm}$ e $i_{L1A,cm}$, durante o semiciclo positivo da tensão v_{pac} . O período em destaque tem 100 μ s (do instante $t = 0,60204$ s, até $t = 0,60214$ s).

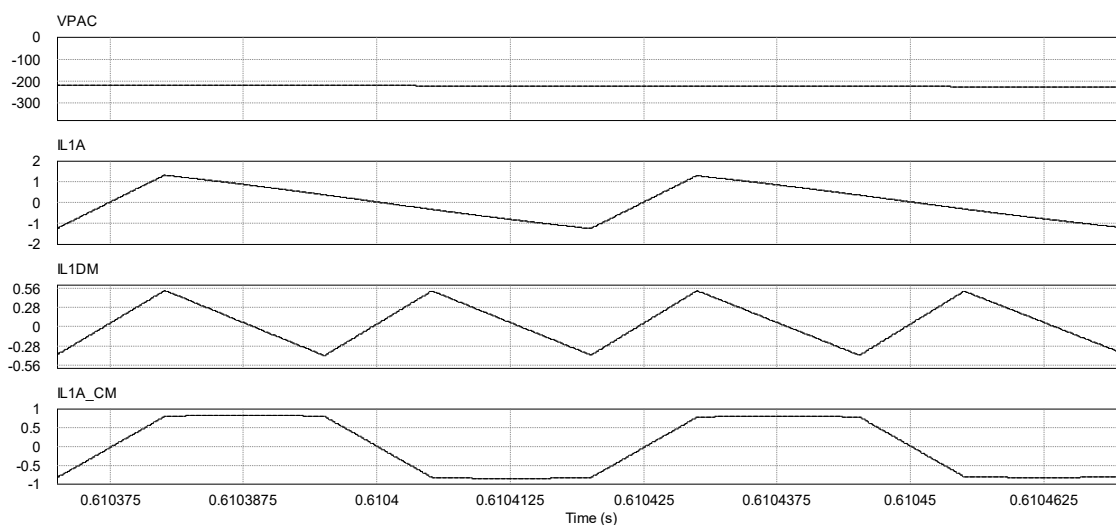
Figura K.4 – Filtro FB-CM4 com PWM-UC (detalhe da ondulação de corrente no semiciclo positivo) – formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$



Fonte: Produção do próprio autor

A Figura K.5 apresenta, em detalhe, as formas de onda v_{pac} , i_{L1A} , $i_{L1,dm}$ e $i_{L1A,cm}$, durante o semiciclo negativo da tensão v_{pac} . O período em destaque tem 100 μ s (do instante $t = 0,61037$ s, até $t = 0,61047$ s).

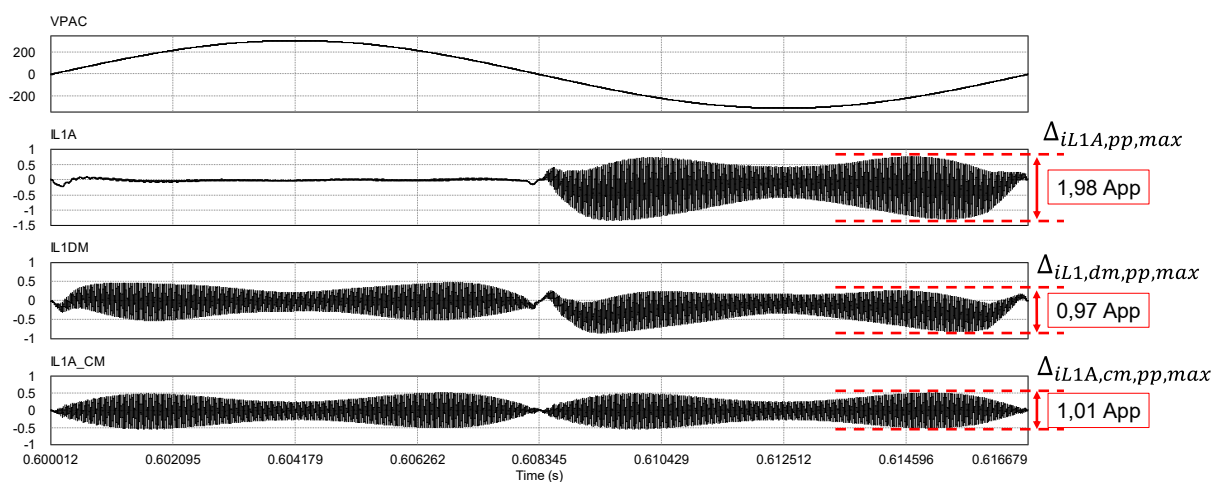
Figura K.5 – Filtro FB-CM4 com PWM-UC (detalhe da ondulação de corrente no semiciclo negativo) – formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$



Fonte: Produção do próprio autor

A Figura K.6 apresenta as formas de onda obtidas para a simulação do inversor em ponte completa com filtro FB-CM4, empregando modulação PWM-UD e operando com corrente de referência nula ($I_{L1,pk}^* = 0$). As formas de onda apresentadas são listadas a seguir: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; e $i_{L1A,cm}$.

Figura K.6 – Ondulação de corrente Filtro FB-CM4 com PWM-UD – Formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$.



Fonte: Produção do próprio autor

A Figura K.6 mostra que, para a modulação PWM-UD, o comportamento da ondulação da corrente de modo comum e de modo diferencial é semelhante nos dois

semiciclos da tensão v_{pac} . Por outro lado, pode-se observar que durante o semiciclo positivo da tensão v_{pac} , a ondulação da corrente total do indutor L_{1A} apresenta amplitude muito menor do que durante o semiciclo negativo. Esse comportamento, será esclarecido por meio da análise da Figura K.7 e da Figura K.8, que mostram em detalhe, as formas de onda de i_{L1A} , $i_{L1,dm}$, e $i_{L1A,cm}$.

A Tabela K.3 apresenta os resultados de simulação obtidos, a partir das formas de onda apresentadas na Figura K.6, para a ondulação de corrente ($\Delta_{iL1A,pp,max}$, $\Delta_{iL1,dm,pp,max}$, $\Delta_{iL1A,cm,pp,max}$) e as respectivas taxas de ondulação das correntes (RCR_{iL1A} , $RCR_{iL1,dm}$, $RCR_{iL1A,cm}$).

Os resultados apresentados na Tabela K.3, para a modulação PWM-UD, mostram que as ondulações de corrente de modo diferencial $\Delta_{iL1,dm,pp,max}$ e de modo comum $\Delta_{iL1A,cm,pp,max}$, apresentam valores de pico a pico e a taxa de ondulação muito próximos. A ondulação de corrente total $\Delta_{iL1A,pp,max}$ apresenta valor de pico a pico e a taxa de ondulação, aproximadamente 2 vezes maior do que $\Delta_{iL1,dm,pp,max}$ e $\Delta_{iL1A,cm,pp,max}$.

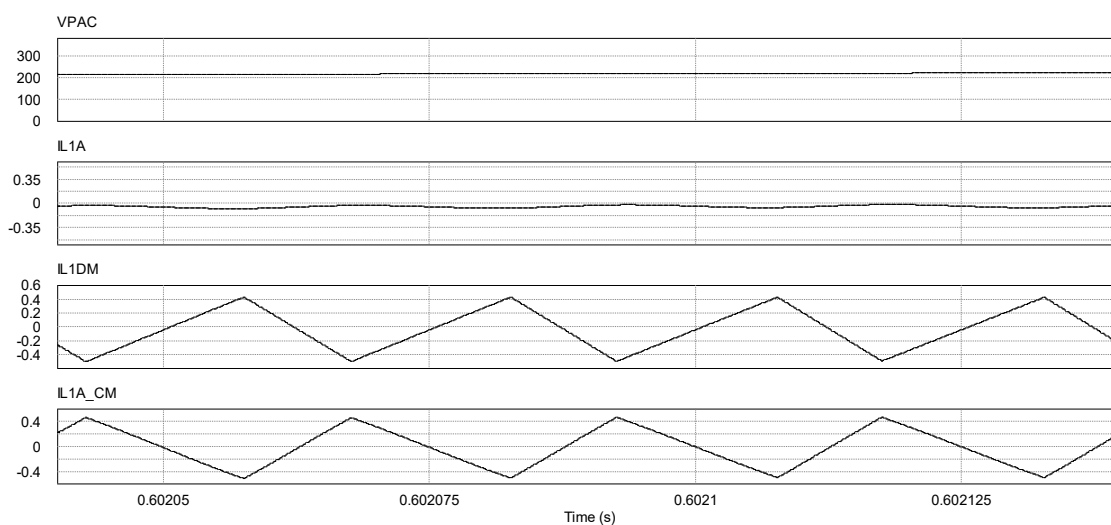
Tabela K.3 – Ondulação de corrente (Δi) e taxa de ondulação da corrente (RCR) no indutor L_{1A}

PWM-UD			
Δ_{iL1} (A)		RCR_{iL1} (%)	
$\Delta_{iL1A,pp,max}$ (A)	1,98	RCR_{iL1A} (%)	20,5
$\Delta_{iL1,dm,pp,max}$ (A)	0,97	$RCR_{iL1,dm}$ (%)	10,0
$\Delta_{iL1A,cm,pp,max}$ (A)	1,01	$RCR_{iL1A,cm}$ (%)	10,5

A Figura K.7 apresenta, em detalhe, as formas de onda v_{pac} , i_{L1A} , $i_{L1,dm}$ e $i_{L1A,cm}$, durante o semiciclo positivo da tensão v_{pac} . O período em destaque tem 100 μ s (do instante $t = 0,60204$ s, até $t = 0,60214$ s).

A Figura K.7 mostra que, durante o semiciclo positivo da tensão v_{pac} , a ondulação da corrente de modo comum $\Delta_{iL1A,cm}$ e de modo diferencial $\Delta_{iL1,dm}$ estão defasadas em 180° . Como a corrente total no indutor L_{1A} (Δ_{iL1A}) é a soma das correntes de modo comum e diferencial, de acordo com a equação (K.7), obtém-se uma ondulação de corrente total no indutor L_{1A} quase nula.

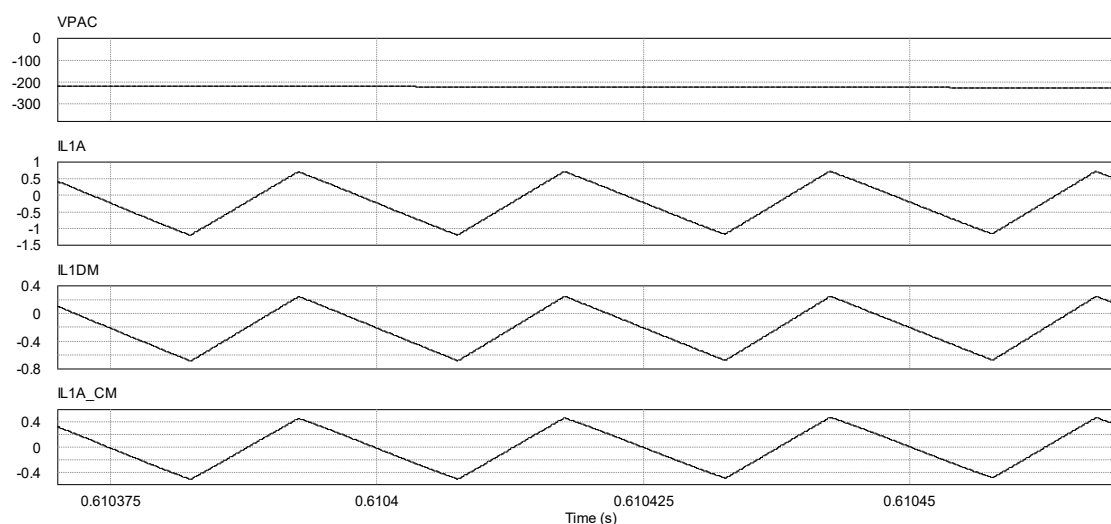
Figura K.7 – Filtro FB-CM4 com PWM-UD (detalhe da ondulação de corrente no semiciclo positivo) –
formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$



Fonte: Produção do próprio autor

A Figura K.8 apresenta, em detalhe, as formas de onda v_{pac} , i_{L1A} , $i_{L1,dm}$ e $i_{L1A,cm}$, durante o semiciclo negativo da tensão v_{pac} . O período em destaque tem 100 μ s (do instante $t = 0,61037$ s, até $t = 0,61047$ s).

Figura K.8 – Filtro FB-CM4 com PWM-UD (detalhe da ondulação de corrente no semiciclo negativo) –
formas de onda: v_{pac} ; i_{L1A} ; $i_{L1,dm}$; $i_{L1A,cm}$



Fonte: Produção do próprio autor

A Figura K.8 mostra que, durante o semiciclo negativo da tensão v_{pac} , a ondulação da corrente de modo comum $\Delta_{i_{L1A,cm}}$ e de modo diferencial $\Delta_{i_{L1,dm}}$ estão em fase e apresentam amplitudes muito próximas. Como a corrente total no indutor

L_{1A} ($\Delta_{iL_{1A}}$) é a soma das correntes de modo comum e modo diferencial, de acordo com a equação (K.7), obtém-se uma ondulação de corrente total no indutor L_{1A} , com praticamente o dobro do valor de pico a pico das ondulações das correntes de modo comum e diferencial.

APÊNDICE L – DESENVOLVIMENTO DA EQUAÇÃO QUE DEFINE O VALOR MÍNIMO DA INDUTÂNCIA DE MODO DIFERENCIAL DO LADO DA REDE ELÉTRICA PARA ATENDER A ATENUAÇÃO DE HARMÔNICOS ($L_{2,dm,min2}$)

Um requisito frequentemente encontrado nos procedimentos de projeto para filtros LCL, diz respeito ao valor mínimo da soma das indutâncias de modo diferencial do filtro ($L_{T,dm,LCL,min}$), que é necessário para atender a atenuação das componentes harmônicas da corrente injetada na rede elétrica. As componentes harmônicas em questão, nesse caso, são as componentes harmônicas dominantes da tensão de modo diferencial, produzidas pelo inversor com modulação PWM.

Em (PARK et al., 2017) e (JAYALATH; HANIF, 2018) o dimensionamento de $L_{T,dm,LCL,min}$ é realizado considerando o limite para as componentes harmônicas individuais definido pela norma IEEE Std. 519 (IEEE, 1993), (IEEE, 2014). Essa norma é uma referência para a norma IEEE Std. 1547 (IEEE, 2003), (IEEE, 2018), que trata de recursos energéticos distribuídos.

Nas normas IEEE Std. 519:1992 e IEEE Std. 1547:2003 está definido que as componentes harmônicas ímpares da corrente, de ordem maior ou igual a 35^a ($h \geq 35$), devem ter amplitude menor do que 0,3% da corrente máxima de operação do inversor.

Nas versões mais recentes das referidas normas IEEE Std. 519:2014 e IEEE Std. 1547:2018 está definido que as componentes harmônicas ímpares da corrente, de ordem maior ou igual a 35^a e menor do que a 50^a ($35 \leq h < 50$), devem ter amplitude menor do que 0,3% da corrente máxima de operação do inversor.

Neste apêndice, será apresentado o processo de desenvolvimento da equação para o cálculo do valor mínimo requerido para a indutância de modo diferencial $L_{2,dm}$ ($L_{2,dm,min2}$). Esse é o valor mínimo necessário para obter a atenuação requerida das principais componentes harmônicas da corrente injetada na rede elétrica, que estão localizadas em torno da frequência da tensão de modo diferencial produzida pelo inversor.

O processo para a obtenção da equação que define $L_{2,dm,min2}$ é desenvolvido a partir da função de transferência $G_{ig}(s)$, definida na equação (3.13) e repetida na equação (L.1) por conveniência. Essa é a função de transferência da tensão de modo diferencial produzida pelo inversor ($v_{inv,dm}$) para a corrente injetada na rede elétrica

($i_{g,dm}$). Na equação (L.1), $L_{T,dm}$ é a indutância total de modo diferencial definida pela equação (L.2).

$$G_{i_g}(s) = \frac{i_{g,dm}(s)}{v_{inv,dm}(s)} = \frac{\omega_{r,dm}^2}{sL_{T,dm}(s^2 + \omega_{r,dm}^2)} \quad (L.1)$$

$$L_{T,dm} = L_{1,dm} + L_{2,dm} + L_{3,Lkg} + L_{g,dm} \quad (L.2)$$

A equação (L.3) é obtida substituindo $L_{T,dm}$ por $L_{T,dm,LCL}$, definida pela equação (L.4), para considerar apenas as indutâncias do filtro $L_{1,dm}$ e $L_{2,dm}$. Dessa forma, são desprezadas a indutância de dispersão do indutor de modo comum ($L_{3,Lkg}$) e a indutância de modo diferencial da rede elétrica ($L_{g,dm}$). Essa condição, representa o pior caso, que deve ser considerado para determinar o valor mínimo requerido para $L_{2,dm}$.

$$\frac{i_{g,dm}(s)}{v_{inv,dm}(s)} = \frac{\omega_{r,dm}^2}{sL_{T,dm,LCL}(s^2 + \omega_{r,dm}^2)} \quad (L.3)$$

$$L_{T,dm,LCL} = L_{1,dm} + L_{2,dm} \quad (L.4)$$

A equação (L.5) é obtida substituindo s por $j\omega$ na equação (L.3).

$$\frac{i_{g,dm}(j\omega)}{v_{inv,dm}(j\omega)} = \frac{\omega_{r,dm}^2}{j\omega L_{T,dm,LCL}[j^2\omega^2 + \omega_{r,dm}^2]} \quad (L.5)$$

Simplificando a equação (L.5), por meio dos passos apresentados nas equações (L.6), (L.7), (L.8) e (L.9) obtém-se a equação (L.10).

$$\frac{i_{g,dm}(j\omega)}{v_{inv,dm}(j\omega)} = \frac{\omega_{r,dm}^2}{j\omega L_{T,dm,LCL}(-\omega^2 + \omega_{r,dm}^2)} \quad (L.6)$$

$$\frac{i_{g,dm}(j\omega)}{v_{inv,dm}(j\omega)} = \frac{\omega_{r,dm}^2}{j\omega L_{T,dm,LCL}(-\omega^2 + \omega_{r,dm}^2)} \cdot \frac{(-j)}{(-j)} \quad (L.7)$$

$$\frac{i_{g,dm}(j\omega)}{v_{inv,dm}(j\omega)} = \frac{-j\omega_{r,dm}^2}{\omega L_{T,dm,LCL}(-\omega^2 + \omega_{r,dm}^2)} \quad (L.8)$$

$$\frac{i_{g,dm}(j\omega)}{v_{inv,dm}(j\omega)} = \frac{-j\omega_{r,dm}^2}{\omega L_{T,dm,LCL}(-\omega^2 + \omega_{r,dm}^2)} \cdot \frac{(-1)}{(-1)} \quad (L.9)$$

$$\frac{i_{g,dm}(j\omega)}{v_{inv,dm}(j\omega)} = j \left[\frac{\omega_{r,dm}^2}{\omega L_{T,dm,LCL}(\omega^2 - \omega_{r,dm}^2)} \right] \quad (L.10)$$

A equação (L.11) é obtida substituindo ω por ω_{swh} na equação (L.10), ω_{swh} é a frequência angular da componente harmônica dominante, localizada em torno da frequência da tensão de modo diferencial produzida pelo inversor. Para a modulação PWM-UC $\omega_{swh} = 2\pi(2f_{sw} - f_g)$ e para modulação PWM-UD $\omega_{swh} = 2\pi(f_{sw} - f_g)$. Onde f_{sw} é a frequência de chaveamento do inversor e f_g é a frequência fundamental da rede elétrica.

$$\frac{i_{g,dm}(j\omega_{swh})}{v_{inv,dm}(j\omega_{swh})} = j \left[\frac{\omega_{r,dm}^2}{\omega_{swh} L_{T,dm,LCL} (\omega_{swh}^2 - \omega_{r,dm}^2)} \right] \quad (L.11)$$

A equação (L.12) é obtida calculando o módulo da equação (L.11).

$$\frac{I_{g,dm}(\omega_{swh})}{V_{inv,dm}(\omega_{swh})} = \left| \frac{i_{g,dm}(j\omega_{swh})}{v_{inv,dm}(j\omega_{swh})} \right| = \frac{\omega_{r,dm}^2}{\omega_{swh} L_{T,dm,LCL} (\omega_{swh}^2 - \omega_{r,dm}^2)} \quad (L.12)$$

A equação (L.13) é obtida isolando $L_{T,dm,LCL}$ na equação (L.12).

$$L_{T,dm,LCL} = \frac{\omega_{r,dm}^2 V_{inv,dm}(\omega_{swh})}{\omega_{swh} (\omega_{swh}^2 - \omega_{r,dm}^2) I_{g,dm}(\omega_{swh})} \quad (L.13)$$

A equação (L.14) é obtida substituindo $\omega_{r,dm}^2$ por $\omega_{r,dm,max,c}^2$ na equação (L.13). Essa condição, representa o pior caso, pois o valor máximo da frequência de ressonância de modo diferencial ($f_{r,dm,max}$) é atingido quando os indutores e capacitores do filtro apresentam valores mínimos.

$$L_{T,dm,LCL} = \frac{\omega_{r,dm,max,c}^2 V_{inv,dm}(\omega_{swh})}{\omega_{swh} (\omega_{swh}^2 - \omega_{r,dm,max,c}^2) I_{g,dm}(\omega_{swh})} \quad (L.14)$$

Na equação (L.14), $\omega_{r,dm,max,c}$, definido pela equação (3.50) e repetido na equação (L.15), é o valor máximo da frequência angular de ressonância de modo diferencial, corrigido pelo coeficiente de tolerância $f_{r,dm,max,tol}$, definido pela equação (3.52) e repetido na equação (L.16).

$$\omega_{r,dm,max,c} = \frac{2\pi f_{r,dm,max}}{f_{r,dm,max,tol}} = \frac{2\pi f_s}{4f_{r,dm,max,tol}} = \frac{\pi f_s}{2f_{r,dm,max,tol}} \quad (L.15)$$

$$f_{r,dm,max,tol} = \frac{1}{\sqrt{L_{1,2,tol-} \cdot C_{tol-}}} \quad (L.16)$$

Na equação (L.15), $f_{r,dm,max}$ é substituído por $(f_s/4)$, que é o valor máximo que a frequência de ressonância de modo diferencial pode assumir considerando a estratégia de controle utilizada neste trabalho, realimentação da corrente do indutor L_1 com pré-alimentação da tensão do capacitor do filtro, discutida na seção 3.3.2.1.

A inequação (L.17) é obtida substituindo a equação (L.18) na equação (L.14). A constante (0,003) representa o limite de 0,3% da corrente nominal do inversor, que se aplica para a amplitude das componentes harmônicas da corrente injetada na rede, com ordem harmônica maior ou igual a 35ª (IEEE, 1993), (IEEE, 2003), (WU; HE; BLAABJERG, 2012), (SANATKAR-CHAYJANI; MONFARED, 2016), (PARK et al., 2017), (RUAN et al., 2018), (WU et al., 2022).

$$L_{T,dm,LCL} \geq \frac{\omega_{r,dm,max,c}^2 V_{inv,dm}(\omega_{swh}) V_{g,rms}}{\omega_{swh}(\omega_{swh}^2 - \omega_{r,dm,max,c}^2) 0,003 S_{max} \sqrt{2}} \quad (L.17)$$

$$I_{g,dm}(\omega_{swh}) = 0,3\% \cdot I_{g,pk,max} = \frac{0,3}{100} \cdot \frac{S_{max} \sqrt{2}}{V_{g,rms}} \quad (L.18)$$

A equação (L.19) define o valor mínimo da indutância total de modo diferencial ($L_{T,dm,LCL,min}$). Esse é o valor mínimo necessário para atender o limite ($0,3\% \cdot I_{g,pk,max}$) para a amplitude máxima das componentes harmônicas da corrente injetada na rede ($h \geq 35$).

$$L_{T,dm,LCL,min} = (L_{1,dm} + L_{2,dm}) = \frac{\omega_{r,dm,max,c}^2 V_{g,rms} V_{inv,dm}(\omega_{swh})}{\omega_{swh}(\omega_{swh}^2 - \omega_{r,dm,max,c}^2) 0,003 S_{max} \sqrt{2}} \quad (L.19)$$

A equação (L.20) define o valor mínimo requerido para a indutância de modo diferencial $L_{2,dm}$ ($L_{2,dm,min2}$). Essa equação é obtida isolando $L_{2,dm}$ na equação (L.19).

$$L_{2,dm,min2} = \left[\frac{\omega_{r,dm,max,c}^2 V_{g,rms} V_{inv,dm}(\omega_{swh})}{\omega_{swh}(\omega_{swh}^2 - \omega_{r,dm,max,c}^2) 0,003 S_{max} \sqrt{2}} \right] - L_{1,dm} \quad (L.20)$$

A amplitude da componente harmônica dominante da tensão de modo diferencial produzida pelo inversor $V_{inv,dm}(\omega_{swh})$ depende, entre outros fatores, do índice de modulação de amplitude (M) do PWM.

O índice de modulação de amplitude (M) pode variar durante a operação do inversor, principalmente, em função da tensão do barramento CC, da tensão da rede

elétrica no ponto de conexão do inversor e da queda de tensão sobre os indutores do filtro do inversor.

O índice de modulação de amplitude (M), definido pela equação (L.21), é a razão entre o valor de pico do sinal modulador ($V_{m,pk}$) e o valor de pico da portadora triangular ($V_{c,pk}$) do modulador PWM (MOHAN; UNDELAND; ROBBINS, 2003).

$$M = \frac{V_{m,pk}}{V_{c,pk}} \quad (\text{L.21})$$

O índice de modulação de frequência (m_f) é a razão entre a frequência do sinal da portadora triangular e a frequência do sinal modulador do PWM (HART, 2011).

$$m_f = \frac{f_{portadora}}{f_{modulador}} = \frac{f_{sw}}{f_g} \quad (\text{L.22})$$

Para obter $V_{inv,dm}(\omega_{swh})$, que é necessário para calcular $L_{2,dm,min2}$, foram realizadas simulações²² com o software MATLAB/Simulink. Para a modulação PWM-UC foi utilizada a frequência de chaveamento $f_{sw} = 19,98$ kHz e para a modulação PWM-UD foi utilizada a frequência de chaveamento $f_{sw} = 39,96$ kHz. Essas frequências foram escolhidas porque são múltiplas inteiras da frequência da rede elétrica $f_g = 60$ Hz, condição denominada PWM síncrono (*Synchronous PWM*) em (MOHAN; UNDELAND; ROBBINS, 2003). Dessa forma, obtém-se m_f com valor inteiro e as componentes harmônicas dominantes ficam localizadas em torno da frequência ($m_f \cdot f_g$) para PWM-UD e ($2m_f \cdot f_g$) para PWM-UC.

A Tabela L.1 apresenta os valores da amplitude normalizada das componentes harmônicas $V_{inv,dm}(\omega_{swh})/V_{bus}$ em função do índice de modulação de amplitude (M), obtidas por simulação para PWM-UC e PWM-UD, utilizando m_f com valor inteiro e sem *dead time*. Os resultados obtidos na simulação corroboram os resultados apresentados em (MOHAN; UNDELAND; ROBBINS, 2003) e (HART, 2011).

²² A amplitude das componentes harmônicas também pode ser obtida por meio das expressões analíticas obtidas a partir de séries de Fourier (HOLMES; LIPO, 2003), (RUAN et al., 2018), (YE et al., 2021).

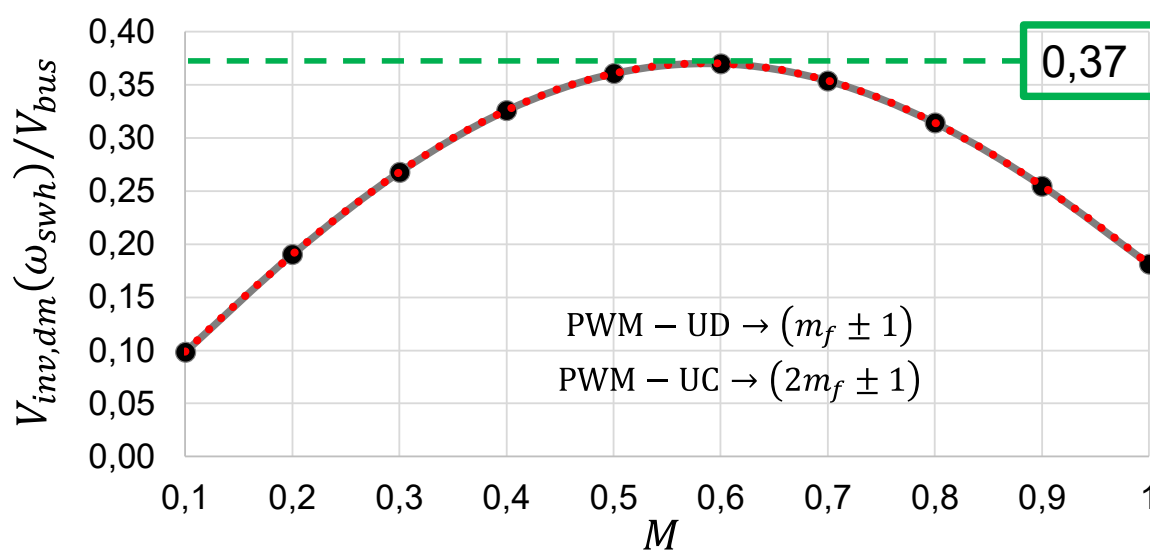
Tabela L.1 – Amplitude normalizada das componentes harmônicas para PWM-UC e PWM-UD

 $V_{inv,dm}(\omega_{swh})/V_{bus}$, obtido por simulação com m_f inteiro e sem *dead time*

PWM		$[V_{inv,dm}(\omega_{swh})/V_{bus}]_{M=\{0,1; 0,2; \dots; 1\}}$									
UD	UC	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1
$m_f \pm 5$	$2m_f \pm 5$	0,000	0,000	0,000	0,000	0,001	0,003	0,007	0,013	0,021	0,033
$m_f \pm 3$	$2m_f \pm 3$	0,000	0,003	0,011	0,024	0,044	0,071	0,103	0,139	0,177	0,212
$m_f \pm 1$	$2m_f \pm 1$	0,099	0,190	0,268	0,326	0,361	0,370	0,354	0,314	0,255	0,181

A Figura L.1 apresenta o gráfico da amplitude normalizada do primeiro grupo de harmônicos (PWM-UD, $m_f \pm 1$), (PWM-UC, $2m_f \pm 1$), construído com os dados da Tabela L.1. Os pontos em preto foram obtidos da tabela e a linha pontilhada em vermelho indica a linha de tendência polinomial de 4ª ordem, obtida com o *software* Microsoft Excel.

Figura L.1 – Amplitude normalizada do primeiro grupo de componentes harmônicas da tensão de modo diferencial para PWM-UD ($m_f \pm 1$) e PWM-UC ($2m_f \pm 1$): $[V_{inv,dm}(\omega_{swh})/V_{bus}]$



Fonte: Produção do próprio autor

A partir da linha de tendência apresentada na Figura L.1 é obtida a equação (L.23).

$$\begin{aligned}
 V_{inv,dm}(\omega_{swh}) \cong & (0,7878M^4 - 1,7409M^3 + 0,1538M^2 + 0,9797M \\
 & + 0,0009)V_{bus}
 \end{aligned}
 \tag{L.23}$$

A equação (L.23), pode ser utilizada na aplicação do procedimento de projeto para calcular $V_{inv,dm}(\omega_{swh})$ a partir de V_{bus} e M , que estão disponíveis nas etapas anteriores do procedimento de projeto apresentado na seção 3.3.2.1 deste trabalho.

O valor máximo da amplitude normalizada das componentes harmônicas dominantes da tensão de modo diferencial, indicado no gráfico da Figura L.1, é apresentado na equação (L.24).

$$V_{inv,dm}(\omega_{swh})|_{M \cong 0,6} = 0,37V_{bus} \quad (L.24)$$

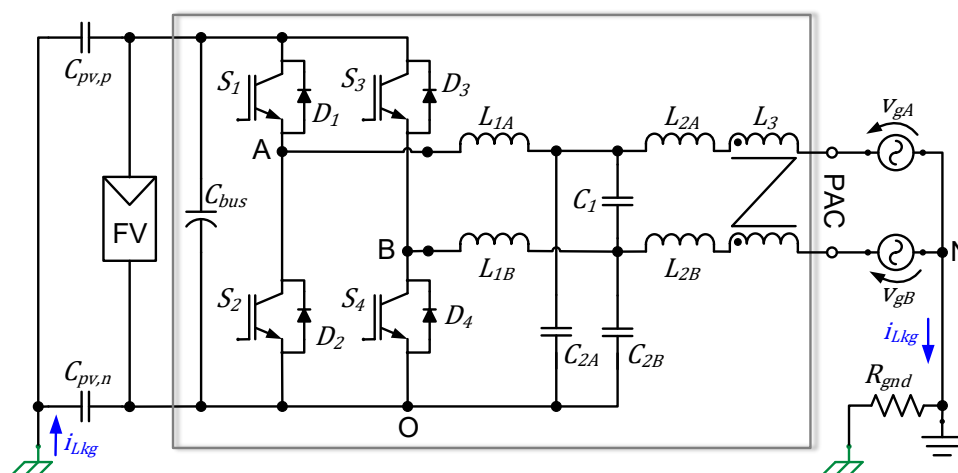
APÊNDICE M – CONSIDERAÇÕES SOBRE O PROJETO DO FILTRO DE MODO COMUM COM VALORES BAIXOS DE CAPACITÂNCIA PARASITA DOS MÓDULOS FV

Este apêndice apresenta, na seção M.1, uma análise do impacto da variação da capacitância parasita dos módulos fotovoltaicos (C_{pv}) no projeto do indutor de modo comum do filtro FB-CM4. Na seção M.2, propõe-se a inclusão de capacitores classe Y no lado CC do inversor, quando C_{pv} apresenta valores baixos de capacitância. O objetivo da inclusão dos capacitores classe Y é reduzir a indutância de modo comum requerida para atender aos limites estabelecidos para as frequências de ressonância de modo comum do filtro FB-CM4.

M.1 CONTEXTUALIZAÇÃO E ANÁLISE DO IMPACTO DO VALOR DA CAPACITÂNCIA PARASITA DOS MÓDULOS FV NO PROJETO DO FILTRO FB-CM4

Para analisar o impacto da capacitância parasita dos módulos fotovoltaicos (C_{pv}) no projeto do filtro FB-CM4, será apresentada a seguir uma breve revisão da modelagem do circuito de modo comum, que é detalhada na seção 3.2.2 deste trabalho. O filtro integrado de modo comum e diferencial (FB-CM4) é apresentado na Figura M.1. Nessa figura, foi omitida a indutância da rede elétrica.

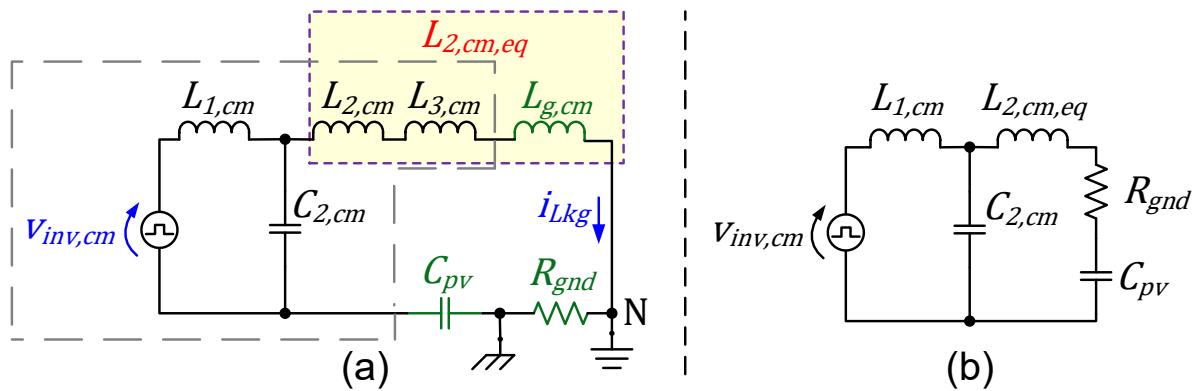
Figura M.1 – Esquema elétrico do inversor em ponte completa com filtro integrado de modo comum e diferencial FB-CM4



Fonte: Produção do próprio autor

O circuito equivalente de modo comum, considerando a indutância de modo comum da rede elétrica ($L_{g,cm}$), é apresentado na Figura M.2 (a). O circuito de modo comum simplificado é apresentado na Figura M.2 (b). No circuito de modo comum $C_{pv} = (C_{pv,p} + C_{pv,n})$, $C_{2,cm} = (C_{2A} + C_{2B})$, $L_{1,cm} = (L_{1A} \parallel L_{1B})$, $L_{2,cm} = (L_{2A} \parallel L_{2B})$, $L_{g,cm} = (L_{gA} \parallel L_{gB})$ e $L_{2,cm,eq} = (L_{2,cm} + L_{3,cm} + L_{g,cm})$.

Figura M.2 – Circuito equivalente de modo comum do filtro (FB-CM4): (a) circuito completo; (b) circuito simplificado



Fonte: Produção do próprio autor

A partir do circuito equivalente de modo comum da Figura M.2 (a), obtém-se a função de transferência da tensão de modo comum produzida pelo inversor ($v_{inv,cm}$) para a corrente de fuga (i_{Lkg}), $G_{iLkg}(s)$, definida pela equação (M.1), onde os termos a_4 , a_3 , a_2 e a_1 são definidos, respectivamente, pelas equações (M.2), (M.3), (M.4), (M.5). Essa função de transferência foi definida na seção 3.2.2 e está sendo repetida aqui por conveniência.

$$G_{iLkg}(s) = \frac{i_{Lkg}(s)}{v_{inv,cm}(s)} = \frac{sC_{pv}}{s^4a_4 + s^3a_3 + s^2a_2 + sa_1 + 1} \quad (M.1)$$

$$a_4 = L_{1,cm}(L_{2,cm} + L_{3,cm} + L_{g,cm})C_{2,cm}C_{pv} \quad (M.2)$$

$$a_3 = L_{1,cm}C_{2,cm}C_{pv}R_{gnd} \quad (M.3)$$

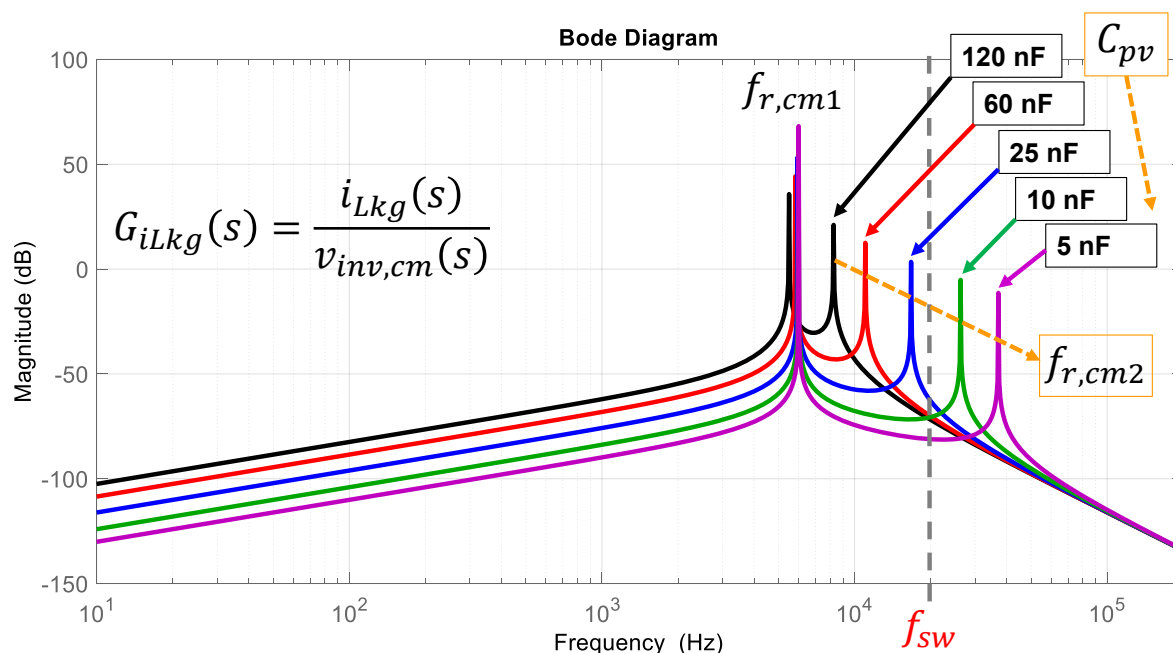
$$a_2 = (L_{1,cm}C_{2,cm}) + C_{pv}(L_{1,cm} + L_{2,cm} + L_{3,cm} + L_{g,cm}) \quad (M.4)$$

$$a_1 = C_{pv}R_{gnd} \quad (M.5)$$

A Figura M.3 apresenta o diagrama de Bode da função de transferência $G_{iLkg}(s)$, que mostra o grande impacto da variação de C_{pv} no deslocamento da segunda frequência de ressonância de modo comum (f_{rcm2}). Por outro lado, a

influência de C_{pv} na primeira frequência de ressonância de modo comum (f_{rcm1}) é muito pequena.

Figura M.3 – Diagrama de Bode da função de transferência $G_{iLkg}(s)$ obtido para $C_{pv} = \{5; 10; 25; 60; 120\}$ nF



Fonte: Produção do próprio autor

Para obter as curvas apresentadas no diagrama de Bode da Figura M.3, foram considerados os valores nominais dos componentes do filtro FB-CM4, projetado para modulação PWM-UC, $S_{max} = 1,5$ kVA, $f_{sw} = 20$ kHz (ver capítulo 4 e Tabela 4.1). Além disso, foram consideradas as tolerâncias mínimas dos componentes. Dessa forma, obtém-se: $L_{1,cm} = 533,25$ μ H ; $L_{2,cm} = 94,5$ μ H ; $L_{3,cm} = 3,6$ mH ; $C_{2,cm} = 1,312$ μ F. Os valores dos elementos externos ao filtro são: $L_{g,cm} = 500$ nH; $R_{gnd} = 0,1$ Ω ; e $C_{pv} = \{5; 10; 25; 60; 120\}$ nF.

No procedimento de projeto do filtro de modo comum, apresentado nas seções 3.3.1.3 e 3.3.2.2, as frequências de ressonância de modo comum, f_{rcm1} e f_{rcm2} , devem ser menores do que a frequência de chaveamento do inversor (f_{sw}), pois, as componentes harmônicas dominantes da tensão de modo comum, produzida pelo inversor, estão localizadas em torno de f_{sw} . O objetivo dessa alocação para f_{rcm1} e f_{rcm2} é obter elevada atenuação das componentes harmônicas dominantes, as quais contribuem significativamente para a corrente de fuga.

Quando o valor mínimo da capacitância parasita C_{pv} é baixo, torna-se necessário aumentar a indutância de modo comum $L_{3,cm}$ para manter f_{rcm2} dentro do limite estabelecido, o que pode resultar em um aumento indesejável de custo e volume do indutor L_3 .

Os valores de capacitância parasita, para módulos fotovoltaicos de silício cristalino, reportados em algumas referências consultadas, são apresentados a seguir:

Em (CALAIS; AGELIDIS, 1998) e (CALAIS; AGELIDIS; MEINHARDT, 1999) os valores da capacitância parasita foram obtidos experimentalmente com medidor de LCR (Indutância-Capacitância-Resistência). A medição foi realizada em módulo FV de silício monocristalino de 55 Wp. Os valores obtidos para a capacitância parasita ficaram entre 2 e 76,36 nF/kWp. O menor valor foi obtido com a superfície do módulo FV limpa e o maior valor foi obtido com a superfície do módulo FV pulverizada com água salgada.

De acordo com (MYRZIK; CALAIS, 2003) a capacitância parasita dos módulos fotovoltaicos de silício cristalino pode apresentar valores entre 50 e 150 nF/kWp.

Em (ZHANG et al., 2015) o valor da capacitância parasita obtida por medição é 7 nF/kWp. Não são apresentados detalhes sobre a metodologia e o módulo FV considerado para a obtenção do valor da capacitância parasita.

Em (CHEN et al., 2016a) o valor da capacitância parasita de um módulo FV policristalino de 240 Wp, obtido por medição, ficou em torno de 2,5 nF/kWp.

Em (CHEN et al., 2016b) o valor da capacitância parasita é obtida por meio de uma metodologia de cálculo e modelagem 2-D (duas dimensões) da distribuição das capacitâncias parasitas no módulo FV. Os valores obtidos para o módulo FV com a superfície seca e molhada foram, respectivamente, 2,9 nF/kWp e 139,35 nF/kWp.

Em (YU; WANG; ZHANG, 2017) é apresentada uma avaliação do impacto que a presença de água na superfície do módulo fotovoltaico causa no valor da capacitância parasita. Esse artigo, identifica que a capacitância parasita formada entre as células fotovoltaicas e a moldura do módulo FV (*cell-to-frame*) é a principal capacitância parasita do módulo. Além disso, os valores obtidos experimentalmente para a capacitância parasita de um módulo FV de 50 Wp com a superfície seca e com a superfície completamente coberta com água foram, respectivamente, 1,7 nF/kWp e 80 nF/kWp.

Em (FABIO VIOLA, M.C. DI PIAZZA, G. VITALE, 2018) o valor da capacitância parasita de 3,65 nF/kWp é obtida experimentalmente para um módulo FV de 20 Wp por meio de medidor de LCR.

Em (SMA, 2020) é apresentada uma estimativa da capacitância parasita, assumindo um filme contínuo de água sobre a superfície do vidro. Nessa estimativa, a faixa de valores da capacitância parasita pode variar entre 60 e 110 nF/kWp.

Em (VENKATRAMANAN; JOHN, 2020) o valor da capacitância parasita de 1,6 nF/kWp foi obtido por meio de medição utilizando um analisador de resposta em frequência (FRA – *Frequency Response Analyzer*). O arranjo fotovoltaico utilizado na medição é uma *string* formada por 12 módulos FV de 300 Wp, montado em estrutura de laje com significativo afastamento entre os módulos fotovoltaicos e a laje. Nesse caso, não são apresentadas considerações sobre as condições ambientais que causam o aumento da capacitância parasita, como a presença de água e sujeira sobre a superfície dos módulos FV.

Em (KANE; TAYLOR; MANSSON, 2022) o valor da capacitância parasita foi obtido a partir da medição experimental da impedância parasita de módulos FV de 360 e 375 Wp. Nesse artigo, a impedância parasita é modelada como um circuito composto por indutores, capacitores e resistores. No entanto, de acordo com os autores a capacitância parasita é predominante na faixa de frequências abaixo de 1 MHz. O valor da capacitância parasita obtido ficou na faixa entre 2,05 e 3,3 nF/kWp, considerando a faixa de frequência de 1 a 10 kHz utilizada na medição.

A Tabela M.1 apresenta o resumo da revisão da literatura apresentada nos parágrafos anteriores, com os valores mínimos de capacitância parasita C_{pv} apresentados em ordem crescente.

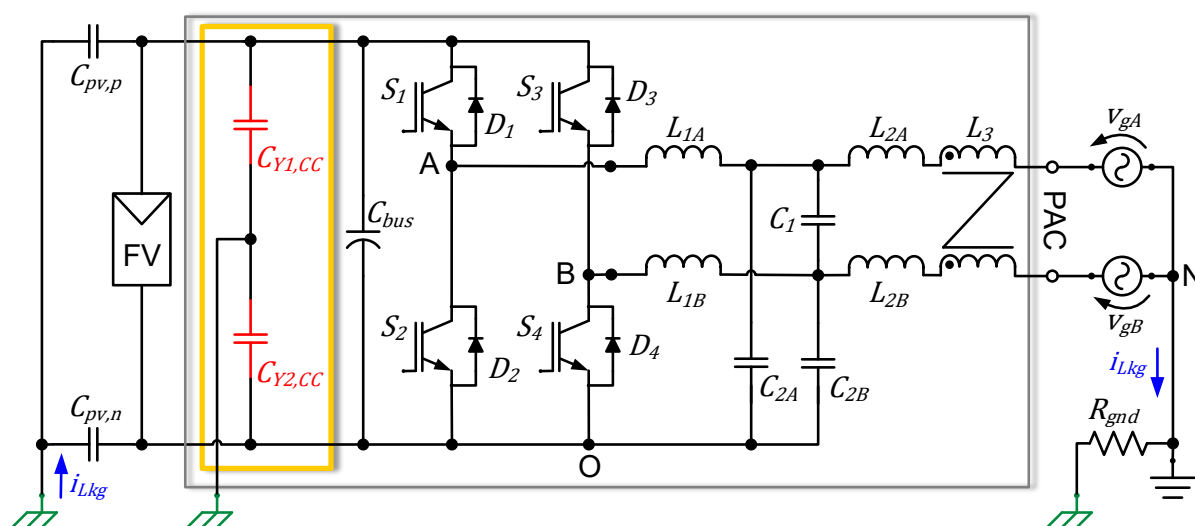
Tabela M.1 – Resumo dos valores da capacitância parasita de módulos FV (C_{pv}) obtidos nas referências consultadas

Referência	C_{pv} (nF/kWp)
(VENKATRAMANAN; JOHN, 2020) "A Modified Common-Mode Filter with Enhanced Attenuation Performance in Single-Phase Grid-Tied Solar PV Inverters"	1,6
(YU; WANG; ZHANG, 2017) "Effect of water on parasitic capacitance of photovoltaic panel"	1,7 a 80
(FABIO VIOLA, M.C. DI PIAZZA, G. VITALE, 2018) "Evaluation of Ground Currents in a PV System with High Frequency Modeling"	1,75
(CALAIS; AGELIDIS, 1998) "Multilevel converters for single-phase grid connected photovoltaic systems-an overview"	2 a 76,36
(KANE; TAYLOR; MANSSON, 2022) "Characterization of Parasitic Impedances of PV Panels from Common Mode Perspective"	2,05 a 3,3
(CHEN et al., 2016a) "A Novel Pulse-Width Modulation Method for Reactive Power Generation on a CoolMOS and SiC-Diode-Based Transformerless Inverter"	2,5
(CHEN et al., 2016b) "Leakage Current Calculation for PV Inverter System Based on a Parasitic Capacitor Model"	2,9 a 139,35
(ZHANG et al., 2015) "Optimal design of EMI filters for PV system based on parasitic parameter and stability analysis"	7
(MYRZIK; CALAIS, 2003) "String and module integrated inverters for single-phase grid connected photovoltaic systems - a review"	50 a 150
(SMA, 2020) "Leading Leakage Currents Information on the design of transformerless inverters of type Sunny Boy, Sunny Tripower, Sunny Highpower"	60 a 110

M.2 PROPOSTA DE INCLUSÃO DE CAPACITORES Y NO LADO CC DO INVERSOR PARA REDUZIR A INDUTÂNCIA DE MODO COMUM DO FILTRO FB-CM4

Uma solução para reduzir a indutância requerida para o indutor de modo comum L_3 , quando o valor da capacitância parasita C_{pv} é baixo, é a inclusão de capacitores classe Y (HELDWEIN, 2008), que serão referidos como capacitores Y, no lado CC do inversor, como apresentado na Figura M.4.

Figura M.4 – Esquema elétrico do inversor em ponte completa com filtro FB-CM4 com a inclusão dos capacitores $C_{Y1,CC}$ e $C_{Y2,CC}$ no lado CC do inversor



Fonte: Produção do próprio autor

Na configuração apresentada na Figura M.4, os capacitores $C_{Y1,CC}$ e $C_{Y2,CC}$ contribuem com a capacitância equivalente de modo comum, pois estão em paralelo com as capacitâncias parasitas $C_{pv,p}$ e $C_{pv,n}$.

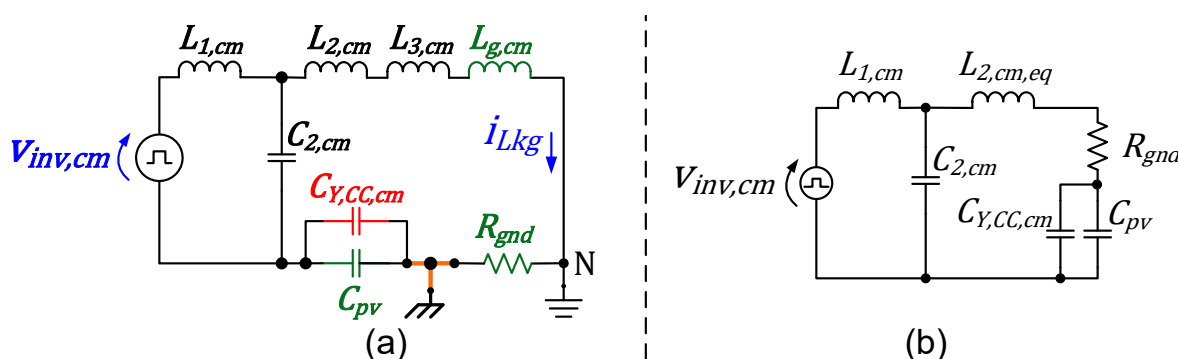
Neste trabalho, a inclusão dos capacitores Y tem o objetivo de otimizar o projeto do filtro de modo comum para reduzir a corrente de fuga, evitando o dimensionamento do indutor de modo comum L_3 com indutância elevada. Além dessa função, esses capacitores também podem ser considerados como parte de um filtro de EMI, como proposto em (DONG, DONG, 2012).

A configuração apresentada na Figura M.4 é uma das mais simples possíveis. Outras configurações de filtro de EMI são apresentadas em (TARATEERASETH, 2012), (ZHANG et al., 2014) e (OMATA; SHIMIZU, 2016).

É importante mencionar que o projeto do filtro de EMI está fora do escopo deste trabalho, mas a portaria INMETRO N° 140, de 21 de março de 2022, (INMETRO, 2022) estabelece que os inversores *on-grid* (inversores com potência nominal até 75 kW, de uso em sistemas fotovoltaicos conectados à rede elétrica) devem atender aos limites aplicáveis de emissão de perturbação de radiofrequência.

A Figura M.5 apresenta o circuito equivalente de modo comum obtido a partir do esquema elétrico apresentado na Figura M.4.

Figura M.5 – Circuito equivalente de modo comum do filtro FB-CM4 com a inclusão dos capacitores $C_{Y1,CC}$ e $C_{Y2,CC}$ no lado CC do inversor: (a) circuito completo; (b) circuito simplificado



Fonte: Produção do próprio autor

No circuito da Figura M.5 a capacitância $C_{Y,CC,cm}$, é a capacitância equivalente de modo comum, resultante da associação em paralelo dos capacitores $C_{Y1,CC}$ e $C_{Y2,CC}$, definida pela equação (M.6).

$$C_{Y,CC,cm} = C_{Y1,CC} + C_{Y2,CC} \quad (M.6)$$

A capacitância equivalente do segundo estágio do filtro LC, formada pelas capacitâncias $C_{2,cm}$, $C_{Y1,CC,cm}$ e C_{pv} , é definida pela equação (M.7) e a capacitância $C_{2,cm}$, é definida pela equação (M.8).

$$C_{cm2} = \frac{(C_{pv,min} + C_{Y,CC,cm})C_{2,cm}}{(C_{pv,min} + C_{Y,CC,cm}) + C_{2,cm}} \quad (M.7)$$

$$C_{2,cm} = C_{2A} + C_{2B} \quad (M.8)$$

A inclusão dos capacitores Y no lado CC do inversor trazem o benefício da redução da indutância de modo comum $L_{3,cm}$, porém o dimensionamento dos capacitores Y deve ser realizado considerando as restrições normativas relacionadas

com a corrente de toque em caso de falha do condutor PE (*Touch current in case of failure of the protective earthing conductor*) (IEC, 2010), (SCHAFFNER, 2008).

O limite de 3,5 mA RMS, para a corrente de fuga causada pelos capacitores Y ($I_{Lkg,CY}$), definido para equipamentos estacionários na norma IEC 60950-1 (IEC, 2005), é adotado em (HELDWEIN, 2008), (DO; HIRSCH, 2020), (HIZARCI; PEKPERLAK; ARIFOGLU, 2021), (DO, 2021) e será adotado neste trabalho.

O valor máximo da capacitância de modo comum equivalente dos capacitores Y é calculada de acordo com a equação (M.9). Substituindo $I_{Lkg,CY} = 3,5$ mA, $V_{g,rms} = 220$ V e $f_g = 60$ Hz, na equação (M.9), obtém-se $C_{Y,cm,max} = 38,36$ nF.

$$C_{Y,cm,max} = \frac{I_{Lkg,CY}}{1,1V_{g,rms}2\pi f_g} \quad (M.9)$$

Para ilustrar o impacto dos capacitores Y no lado CC do inversor e da variação do valor de C_{pv} no dimensionamento da indutância de modo comum $L_{3,cm}$, serão apresentados os resultados obtidos, aplicando as equações (M.10) e (M.11), nas 3 condições listadas a seguir:

- C_{pv} sem $C_{Y,CC}$: considerando apenas a variação do valor da capacitância parasita $C_{pv} = \{1,5; 2,5; 5; 10; 15; 25; 45; 60; 120\}$ nF, sem capacitores Y no lado CC do inversor;
- $C_{pv} + (C_{Y,CC,cm} = 9,4$ nF): considerando variação de C_{pv} e $C_{Y1,CC} = C_{Y2,CC} = 4,7$ nF;
- $C_{pv} + (C_{Y,CC,cm} = 18,8$ nF): considerando variação de C_{pv} e $C_{Y1,CC} = C_{Y2,CC} = 9,4$ nF.

$$L_{3,cm} = \frac{1}{(2\pi f_{r,cm2,max})^2 C_{cm2}} \quad (M.10)$$

$$C_{cm2} = \frac{(C_{pv,min} + C_{Y,CC,cm})}{(C_{pv,min} + C_{Y,CC,cm}) + C_{2,cm}} \quad (M.11)$$

Em todos os casos são considerados os parâmetros a seguir: $f_{sw} = 20$ kHz, $f_{r,cm2,max} = (0,8 \cdot f_{sw}) = 16$ kHz; $C_{2A} = C_{2B} = 820$ nF; $C_{2,cm} = 1,64$ μ F.

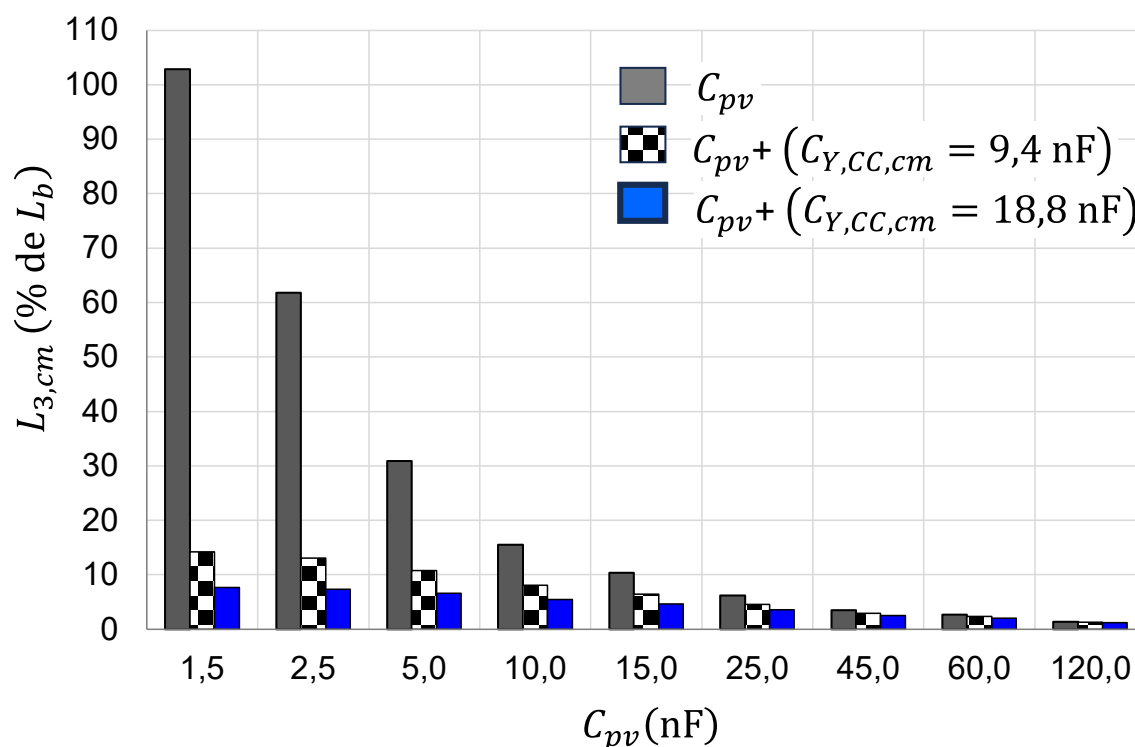
A Tabela M.2 apresenta os resultados obtidos para o dimensionamento da indutância de modo comum $L_{3,cm}$.

Tabela M.2 – Indutância de modo comum $L_{3,cm}$ (% de L_b) com variação de C_{pv} [1,5; 2,5; 5; 10; 15; 25; 45; 60; 120] nF – casos: a) C_{pv} sem $C_{Y,CC,cm}$; b) $C_{pv} + (C_{Y,CC,cm} = 9,4$ nF); c) $C_{pv} + (C_{Y,CC,cm} = 18,8$ nF)

C_{pv} (nF)	$L_{3,cm}$ (% de L_b)								
	1,5	2,5	5	10	15	25	45	60	120
a) C_{pv} sem $C_{Y,CC,cm}$	102,85	61,81	30,90	15,51	10,37	6,16	3,52	2,66	1,38
b) $C_{pv} + C_{Y,CC,cm}$ ($C_{Y,CC,cm} = 9,4$ nF)	14,24	13,05	10,79	8,04	6,41	4,57	2,93	2,31	1,28
c) $C_{pv} + C_{Y,CC,cm}$ ($C_{Y,CC,cm} = 18,8$ nF)	7,69	7,33	6,57	5,44	4,65	3,61	2,51	2,05	1,20

A Figura M.6 apresenta os resultados da Tabela M.2, na forma de gráfico de colunas. Os valores da indutância $L_{3,cm}$ são apresentados como percentual da indutância de base do inversor (L_b). A indutância de base considerada em todos os casos, $L_b = V_{g,rms}^2 / (2\pi f_g S_{max}) = 85,59$ mH, foi obtida considerando $S_{max} = 1,5$ kVA, $V_{g,rms} = 220$ V e $f_g = 60$ Hz.

Figura M.6 – Indutância de modo comum $L_{3,cm}$ (% de L_b) com variação de C_{pv} [1,5; 2,5; 5; 10; 15; 25; 45; 60; 120] nF – casos: a) C_{pv} sem $C_{Y,CC,cm}$; b) $C_{pv} + (C_{Y,CC,cm} = 9,4$ nF); c) $C_{pv} + (C_{Y,CC,cm} = 18,8$ nF)



Fonte: Produção do próprio autor

Os resultados apresentados na Tabela M.2 e na Figura M.6 demonstram que a indutância de modo comum necessária para manter a segunda frequência de ressonância abaixo do valor máximo definido, $f_{r,cm2,max} = (0,8 \cdot f_{sw}) = 16 \text{ kHz}$, se torna muito elevada, quando a capacitância parasita C_{pv} apresenta valores muito baixos.

A análise dos casos extremos com $C_{pv} = 1,5 \text{ nF}$ e $C_{pv} = 120 \text{ nF}$ é apresentada a seguir:

a) Análise do impacto de $C_{Y,CC,cm}$ para $C_{pv} = 1,5 \text{ nF}$.

No pior caso apresentado na Tabela M.2 e na Figura M.6, que considerou $C_{pv} = 1,5 \text{ nF}$, a indutância de modo comum necessária é $L_{3,cm} = 102,85\% L_b$.

Com a inclusão de capacitores Y no lado CC do inversor ($C_{Y1,CC} = C_{Y2,CC} = 4,7 \text{ nF}$) que resulta em $C_{Y,CC,cm} = 9,4 \text{ nF}$, a indutância de modo comum necessária é $L_{3,cm} = 14,24\% L_b$.

Com o aumento da capacitância dos capacitores Y no lado CC do inversor ($C_{Y1,CC} = C_{Y2,CC} = 9,4 \text{ nF}$) que resulta em $C_{Y,CC,cm} = 18,8 \text{ nF}$, a indutância de modo comum necessária é $L_{3,cm} = 7,69\% L_b$.

Os resultados obtidos com $C_{pv} = 1,5 \text{ nF}$ mostram a efetividade da inclusão dos capacitores Y, do lado CC do inversor, para evitar o dimensionamento do indutor de modo comum L_3 com valor muito elevado, quando a capacitância parasita C_{pv} apresenta valores muito baixos.

b) Análise do impacto de $C_{Y,CC,cm}$ para $C_{pv} = 120 \text{ nF}$.

No caso que considerou $C_{pv} = 120 \text{ nF}$, a indutância de modo comum necessária é $L_{3,cm} = 1,38\% L_b$.

Com a inclusão de capacitores Y no lado CC do inversor ($C_{Y1,CC} = C_{Y2,CC} = 4,7 \text{ nF}$) que resulta em $C_{Y,CC,cm} = 9,4 \text{ nF}$, a indutância de modo comum necessária é $L_{3,cm} = 1,28\% L_b$.

Com o aumento da capacitância dos capacitores Y no lado CC do inversor ($C_{Y1,CC} = C_{Y2,CC} = 9,4 \text{ nF}$) que resulta em $C_{Y,CC,cm} = 18,8 \text{ nF}$, a indutância de modo comum necessária é $L_{3,cm} = 1,2\% L_b$.

Os resultados obtidos com $C_{pv} = 120 \text{ nF}$ mostram que a inclusão dos capacitores Y do lado CC do inversor tem baixo impacto no

dimensionamento do indutor de modo comum L_3 quando a capacitância parasita C_{pv} apresenta valores elevados.

A partir da análise dos resultados obtidos, fica evidente o benefício da inclusão dos capacitores Y no lado CC do inversor, quando o valor mínimo da capacitância parasita é muito baixo, pois, nessa condição, os capacitores Y têm um impacto significativo no dimensionamento de $L_{3,cm}$.

O cenário que não utiliza capacitores Y, resultando em valores elevados de $L_{3,cm}$ não é realista, pois, os inversores utilizados em SFCR, devem atender aos requisitos técnicos para a emissão de perturbação de radiofrequências (INMETRO, 2022). Para atender esses requisitos, são empregados filtro de EMI, que utilizam capacitores Y.

Esta tese não aborda o projeto do filtro de EMI. No entanto, é necessário considerar os capacitores Y do filtro de EMI, no cenário com C_{pv} muito baixo, pois o impacto no projeto de $L_{3,cm}$ é muito significativo, como ilustrado na Figura M.6.

Neste trabalho, será considerado, que para $C_{pv} < 60$ nF, deve-se incluir capacitores Y do lado CC do inversor para reduzir a indutância de modo comum $L_{3,cm}$. Por outro lado, para $C_{pv} \geq 60$ nF, os capacitores Y têm um impacto reduzido e podem ser desprezados no dimensionamento de $L_{3,cm}$. A partir dessas considerações, são apresentadas a seguir as equações para o dimensionamento de $L_{3,cm}$.

O valor mínimo da indutância de modo comum $L_{3,cm,min}$, considerando o coeficiente de tolerância ($L_{3,tol-}$) é definido pela equação (M.12).

$$L_{3,cm,min} = \frac{1}{(2\pi f_{r,cm2,max})^2 C_{cm2,min} L_{3,tol-}} \quad (M.12)$$

O valor máximo da segunda frequência de ressonância de modo comum ($f_{r,cm2,max}$) deve ser selecionado pelo projetista, de acordo com a inequação (M.13).

$$0,5f_{sw} \leq f_{r,cm2,max} \leq 0,8f_{sw} \quad (M.13)$$

O valor mínimo da capacitância equivalente do segundo estágio LC do filtro de modo comum ($C_{cm2,min}$), considerando o coeficiente de tolerância dos capacitores (C_{tol-}), é definido pela equação (M.14).

$$C_{cm2,min} = \frac{[C_{pv,min} + (C_{Y,CC,cm} C_{tol-})] C_{2,cm} C_{tol-}}{[C_{pv,min} + (C_{Y,CC,cm} C_{tol-})] + (C_{2,cm} C_{tol-})} \quad (M.14)$$

O valor da capacitância equivalente de modo comum dos capacitores C_{2A} e C_{2B} ($C_{2,cm}$) é definido pela equação (M.15).

$$C_{2,cm} = C_{2A} + C_{2B} \quad (M.15)$$

O valor da capacitância equivalente de modo comum dos capacitores Y do lado CC do inversor ($C_{Y,CC,cm}$) é definido pela equação (M.16).

$$C_{Y,CC,cm} = \begin{cases} \sum_{k=1}^{NCY} C_{Yk,CC}, & C_{pv,min} < 60 \text{ nF} \\ 0, & C_{pv,min} \geq 60 \text{ nF} \end{cases} \quad (M.16)$$

Na equação (M.16), NCY é o número de capacitores Y conectados no lado CC do inversor. Nessa equação, $C_{Y,CC,cm}$ deve ser calculada de acordo com o valor mínimo da capacitância parasita dos módulos FV ($C_{pv,min}$):

- $C_{pv,min} \geq 60 \text{ nF}$, pode-se desprezar $C_{Y,CC,cm}$ ($C_{Y,CC,cm} = 0$);
- $C_{pv,min} < 60 \text{ nF}$, deve-se considerar a soma das capacitâncias dos capacitores Y do lado CC do inversor $C_{Yk,CC}$ ($C_{Y,CC,cm} = \sum_{k=1}^{NCY} C_{Yk,CC}$).

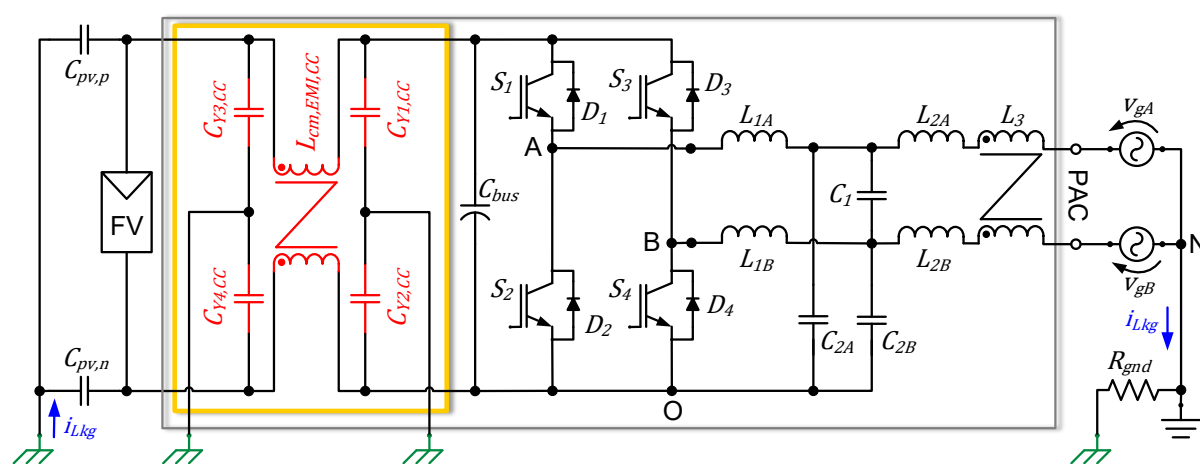
A capacitância equivalente de modo comum ($C_{Y,CC,cm}$) é a soma das capacitâncias de todos os capacitores Y conectados do lado CC do inversor, independente da presença de outros elementos, que podem fazer parte do filtro de EMI do lado CC, como indutores de modo comum, indutores de modo diferencial e capacitores classe X (TARATEERASETH, 2012).

No exemplo apresentado na Figura M.4, que utiliza apenas capacitores (C-filter), a capacitância equivalente $C_{Y,CC,cm}$ é definida pela soma das 2 capacitâncias ($NCY = 2$), $C_{Y,CC,cm} = (C_{Y1,CC} + C_{Y2,CC})$.

A Figura M.7 apresenta um filtro de EMI do tipo π (π -filter), também referido como filtro CLC, para exemplificar que, nesse caso, a capacitância equivalente $C_{Y,CC,cm}$ é definida pela soma das 4 capacitâncias ($NCY = 4$), $C_{Y,CC,cm} = (C_{Y1,CC} + C_{Y2,CC} + C_{Y3,CC} + C_{Y4,CC})$.

Quando for empregada uma configuração de filtro de EMI do lado CC diferente da configuração (*C-filter*) da Figura M.4, que inclua indutor de modo comum (por exemplo, $L_{cm,EMI,CC}$ no filtro de EMI do tipo π (CLC), apresentado Figura M.7), deve-se alocar apropriadamente a frequência de ressonância do filtro de EMI. A frequência de ressonância do filtro de EMI deve ser superior a f_{sw} , para reduzir o impacto do filtro de EMI no deslocamento das frequências de ressonância do filtro FB-CM4.

Figura M.7 – Esquema elétrico do inversor em ponte completa com filtro FB-CM4 com a inclusão de filtro de EMI tipo π no lado CC do inversor.



Fonte: Produção do próprio autor

APÊNDICE N – SCRIPT MATLAB PARA APLICAÇÃO DO PROCEDIMENTO DE PROJETO DOS FILTROS FB-CM4 E LCL

Este apêndice apresenta um programa desenvolvido com o *software* MATLAB para a implementação do procedimento de projeto descrito na seção 3.3.2, baseado no fluxograma da Figura 3.22.

Na Tabela N.1, são apresentados os dados de entrada para os 4 exemplos de aplicação do inversor em ponte completa com filtro FB-CM4, ver Tabela 4.1 no capítulo 4. Além disso, também são apresentados os 2 exemplos de aplicação do inversor HERIC com filtro LCL, ver Tabela 5.1 no capítulo 5.

As linhas com fundo na cor cinza, destacam os parâmetros que são modificados de acordo com o exemplo de aplicação.

Tabela N.1 – Dados de entrada para os exemplos de aplicação do procedimento de projeto dos filtros FB-CM4 e LCL

Parâmetros do script do MATLAB	Topologia ponte completa com filtro FB-CM4				Topologia HERIC com filtro LCL	
SMAX	1500	10000	1500	10000	1500	10000
FSW	20000		40000		40000	
FS	2*FSW		1*FSW		1*FSW	
PWM	PWM_UC		PWM_UD		PWM_UD	
FILTRO	FB-CM4				LCL	
FG	60				60	
VG_RMS	220				220	
SCR	10				10	
M	0.85				0.85	
RCR_IL1_DM	0.1				0.1	
L12TOL_n	0.9				0.9	
L12TOL_p	1.4				1.4	
CTOL_nr	0.8				0.8	
CTOL_pr	1.2				1.2	
L3TOL_n	0.75				NÃO SE APLICA PARA LCL	
L3TOL_p	1.25					
CPV_MIN	50e-9*(SMAX/1000)					
CPV_MAX	150e-9*(SMAX/1000)					

Durante a execução dos passos do programa, o usuário recebe mensagens para a seleção de alguns valores. Os valores selecionados nos exemplos de projeto apresentados nesta tese são listados na Tabela N.2.

Tabela N.2 – Valores selecionados para os exemplos de aplicação do procedimento de projeto dos filtros FB-CM4 e LCL

Parâmetros do script do MATLAB	Topologia ponte completa com filtro FB-CM4				Topologia HERIC com filtro LCL	
	PWM-UC		PWM-UD			
SMAX	1500	10000	1500	10000	1500	10000
PASSO 5 (L1_DM)	2.37E-3	360E-6	2.73E-3	360E-6	2.37E-3	360E-6
PASSO 8 (CDM_MAX_PU)	0.05	0.05	0.05	0.05	0.05	0.05
PASSO 9 (F0_DM_MIN)	1400	1400	1400	1400	1400	1400
PASSO 12 (L2_DM_MIN)	420E-6	65E-6	420E-6	65E-6	420E-6	65E-6
PASSO 13 LCL - (C1)	NÃO SE APLICA PARA FB-CM4				1E-6	7E-6
PASSO 16-A (FR_CM1_MAX)	6666.6	6666.66	13333.33	13333.33	NÃO SE APLICA PARA LCL	
PASSO 16-B (C2A, C2B)	820E-9	4.7E-6	220E-9	1.5E-6		
PASSO 17 FB-CM4 - (C1)	680E-9	4.7E-6	1E-6	6E-6		
PASSO 18 (FR_CM2_MAX)	10000	10000	20000	20000		
PASSO 19 (L3_CM)	4.8E-3	750E-6	1.5E-3	250E-6		

O programa apresentado a seguir está configurado com os dados de entrada do exemplo de aplicação para o projeto do filtro FB-CM4, com modulação PWM-UC e potência aparente máxima $S_{max} = 1,5$ kVA. Para outros exemplos de aplicação, os dados de entrada devem ser modificados. O programa foi desenvolvido com o software MATLAB versão R2020a.

```

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%% SCRIPT PARA DIMENSIONAMENTO DOS INDUTORES E CAPACITORES
%% FILTRO FB-CM4 ou FILTRO LCL
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
clear all; close all; clc;

%% CONSTANTES NÃO MODIFICAR
FB_CM4 = 0; LCL = 1; FILTRO = 0; PWM_UC = 8; PWM_UD = 4; PWM = 8; FS = 0;
LG_DM_MIN = 0; CDM_MAX_PU_SEL = 0; F0_DM_MIN_SEL = 0; L2_DM_SEL = 0;
FR_CM1_MAX_SEL = 0; C2_SEL = 0; C1_SEL = 0; FR_CM2_MAX_SEL = 0; CY_SEL = 0;
NCY_SEL = 0; L3_CM_MIN_SEL = 0; CY_CC_CM = 0;%

%-----
%% DADOS DE ENTRADA - INÍCIO
%-----
SMAX = 1500; % (VA) POTÊNCIA APARENTE MÁXIMA
FSW = 20000; % (HZ) FREQUÊNCIA DE CHAVEAMENTO DO INVERSOR (F.PORTADORA)
FG = 60; % (Hz) FREQUÊNCIA DA REDE ELÉTRICA
VG_RMS = 220; % (V) VALOR RMS DA TENSÃO DA REDE ELÉTRICA
SCR = 10; % SHORT CIRCUIT RATIO
M = 0.85; % INDICE DE MODULAÇÃO DE AMPLITUDE DO PWM
RCR_IL1_DM = 0.1; % (Delta_il1,dm,pp,max)/(Ig,pk,max) [EX:10% = 0.1]

%% SELECIONE A CONFIGURAÇÃO DO FILTRO (FB-CM4) OU (LCL)
FILTRO = FB_CM4; % SELEÇÃO FILTRO FB-CM4
%FILTRO = LCL; % SELEÇÃO FILTRO LCL

%% SELECIONE A FREQUÊNCIA DE AMOSTRAGEM (SINGLE OU DOUBLE UPDATE)
%FS = 1*FSW; % (HZ) FREQ. DE AMOSTRAGEM CONTROLE DIGITAL (SINGLE UPDATE)
FS = 2*FSW; % (HZ) FREQ. DE AMOSTRAGEM CONTROLE DIGITAL (DOUBLE UPDATE)

%% SELECIONE A ESTRATÉGIA DE MODULAÇÃO (PWM = PWM_UC) OU (PWM = PWM_UD)
% (TOPOLOGIAS H5,HERIC,FB-DCBP,HB-ZVR-D COM FILTRO LCL: SELECIONAR PWM_UD)
PWM = PWM_UC; % SELEÇÃO PWM-UC
%PWM = PWM_UD; % SELEÇÃO PWM-UD

%% CAPACITÂNCIA PARASITA DOS MÓDULOS FV (F/kWp)
CPV_MIN = 50e-9*(SMAX/1000); % VALOR MINIMO DE CPV (50nF/kWp)
CPV_MAX = 150e-9*(SMAX/1000); % VALOR MÁXIMO FR CPV (150nF/kWp)

%% TOLERÂNCIAS DOS COMPONENTES
L12TOL_n = 0.9; % TOLERÂNCIA NEGATIVA L1 E L2
L12TOL_p = 1.4; % TOLERÂNCIA POSITIVA L1 E L2
L3TOL_n = 0.75; % TOLERÂNCIA NEGATIVA L3
L3TOL_p = 1.25; % TOLERÂNCIA POSITIVA L1
CTOL_nr = 0.8; % TOLERÂNCIA REAL DOS CAPACITORES
CTOL_pr = 1.2; % TOLERÂNCIA REAL DOS CAPACITORES

%-----
%% DADOS DE ENTRADA - FIM
%-----

%%
CTOL_n = CTOL_nr - 0.05; % TOLERÂNCIA CONSIDERADA NO PROJETO -5%
CTOL_p = CTOL_pr + 0.05; % TOLERÂNCIA CONSIDERADA NO PROJETO +5%
%-----

KPWM = PWM; % NÃO MODIFICAR ESSA LINHA
%-----
if PWM == PWM_UC
    WSwH = 2*pi*((2*FSW)-FG); % primeiro grupo de harmônicos (PWM-UC)
elseif PWM == PWM_UD
    WSwH = 2*pi*(FSW-FG); % primeiro grupo de harmônicos (PWM-UD)
else
    clc
    X = ['selecione o tipo de PWM (PWM = PWM-UC ou PWM = PWM-UD)'];
    disp(X)
    disp(' ');
end

```

```

%-----
%% VERIFICA SELEÇÃO DA FREQUÊNCIA DE AMOSTRAGEM
if FS == FSW
%   disp('SINGLE UPDATE SAMPLING');
elseif FS == (2*FSW)
%   disp('DOUBLE UPDATE SAMPLING');
else
    clc
        disp('SELECIONE FS (FS = FSW ou FS = (2*FSW)');
end

%% PARTE 1 ---- DIMENSIONAMENTO DO FILTO DM ----
%-----
clc
disp('PARTE 1 ---- DIMENSIONAMENTO DO FILTO DM ---- ');
pause(2)
%% PASSO 1 - LG_DM_MAX
disp('PASSO 1');
LG_DM_MAX = VG_RMS^2/(2*pi*FG*SMAX*SCR); % VALOR MÁX. DA INDUTÂNCIA DA REDE

%% PASSO 2 - VBUS
disp('PASSO 2');
VBUS = VG_RMS*sqrt(2)/M; % TENSÃO DO BARRAMENTO CC
VBUS = round(VBUS,4,"significant");

%% PASSO 3 - IG_PEAK_MAX
disp('PASSO 3');
IG_PK = SMAX*sqrt(2)/VG_RMS; % VALOR DE PICO DA CORRENTE DE SAÍDA

%% PASSO 4 - DELTA_IL1_DM_DM_PP_MAX
disp('PASSO 4');
DELTA_IL1_DMPP = (RCR_IL1_DM*IG_PK); % ONDULAÇÃO DE CORRENTE DM EM L1

%% PASSO 5 - L1_DM_DM
pause(1)
clc
disp('PASSO 5');
L1_DM_CALC = VBUS/(KPWM*FSW*DELTA_IL1_DMPP); % INDUTÂNCIA DM DE L1
L1_DM_CALC = round(L1_DM_CALC,3,"significant");

X = ['O VALOR CALCULADO DE L1_DM É: ',num2str(L1_DM_CALC), '(H)'];
disp(X);
disp(' ');
prompt = 'DIGITE UM VALOR COMERCIAL PARA A INDUTÂNCIA L1_DM(H): ';
L1_DM_SEL = input(prompt);
disp(' ');
clc

%% PASSO 6 - FR_DM_MAX_TOL; FR_DM_MAX; WR_DM_MAX_C
disp('PASSO 6');
FR_DM_MAX_TOL = 1/sqrt(L12TOL_n*CTOL_n); % COEFICIENTE DE TOL FR_DM_MAX;
FR_DM_MAX = FS/4; % FREQUÊNCIA DE RESSONÂNCIA DM MÁXIMA;
FR_DM_MAX_C = FR_DM_MAX/FR_DM_MAX_TOL; % FREQUÊNCIA FR_DM_MAX CORRIGIDA
WR_DM_MAX_C = 2*pi*FR_DM_MAX_C; % FREQUÊNCIA ANGULAR WR_DM_MAX CORRIGIDA

%% PASSO 7 - F0_DM_MIN_TOL; F0_DM_MIN_LIMIT_SUP
disp('PASSO 7');
F0_DM_MIN_TOL =
1/(sqrt(CTOL_p*((L1_DM_SEL*L12TOL_p)+LG_DM_MAX)/(L1_DM_SEL+LG_DM_MAX)));
F0_DM_MIN_LIMIT_SUP = ((F0_DM_MIN_TOL*FR_DM_MAX)/FR_DM_MAX_TOL)*...
sqrt(L1_DM_SEL/(2*(LG_DM_MAX+L1_DM_SEL)));

%% PASSO 8 - CDM_MAX_PU_LIMIT_INF; SELECT(CDM_MAX_PU); F0_DM_MIN_LIMIT_INF
clc
disp('PASSO 8');
CDM_MAX_PU_LIMIT_INF =
((LG_DM_MAX+L1_DM_SEL)*(FR_DM_MAX_TOL^2)*(VG_RMS^2)*FG*CTOL_p)...
/(LG_DM_MAX*L1_DM_SEL*(FR_DM_MAX^2)*SMAX*pi);

```

```

CDM_MAX_PU_LIMIT_INF = round(CDM_MAX_PU_LIMIT_INF,3,"significant");
%-----
while (CDM_MAX_PU_SEL < CDM_MAX_PU_LIMIT_INF)
    disp(' ');
    X = ['O LIMITE INFERIOR PARA CDM_MAX_PU (CDM_MAX_PU_LIMIT_INF) É: ',...
        num2str(CDM_MAX_PU_LIMIT_INF), ' (pu)'];
    disp(X);
    disp(' ');
    disp('DIGITE O VALOR DESEJADO PARA CDM_MAX_PU');
    prompt = '(CDM_MAX_PU >= CDM_MAX_PU_LIMIT_INF): ';
    CDM_MAX_PU_SEL = input(prompt)
    disp(' ');
end

%-----
F0_DM_MIN_LIMIT_INF = ((VG_RMS*F0_DM_MIN_TOL)/(2*pi))*sqrt((2*pi*FG*CTOL_p)/...
    (CDM_MAX_PU_SEL*SMAX*LG_DM_MAX))

%% PASSO 9 - SELECT(F0_DM_MIN_LIMIT_INF); WO_DM_MIN_C
clc
disp('PASSO 9');
%-----

while (F0_DM_MIN_SEL < F0_DM_MIN_LIMIT_INF) || (F0_DM_MIN_SEL >
F0_DM_MIN_LIMIT_SUP)
    disp(' ');
    X = ['O LIMITE SUPERIOR PARA O VALOR MÍNIMO DE F0_DM_MIN (F0_DM_MIN_LIMIT_SUP)
É: ',...
        num2str(F0_DM_MIN_LIMIT_SUP), ' (Hz)'];
    disp(X);
    disp(' ');
    X = ['O LIMITE INFERIOR PARA O VALOR MÍNIMO DE F0_DM_MIN(F0_DM_MIN_LIMIT_INF)
É: ',...
        num2str(F0_DM_MIN_LIMIT_INF), ' (Hz)'];
    disp(X);
    disp(' ');
    disp('DIGITE O VALOR DESEJADO PARA (F0_DM_MIN)');
    prompt = '(F0_DM_MIN_LIMIT_INF =< F0_DM_MIN (Hz) <= F0_DM_MIN_LIMIT_SUP ): ';
    F0_DM_MIN_SEL = input(prompt)
    disp(' ');
end

%-----
WO_DM_MIN_C = (2*pi*F0_DM_MIN_SEL)/F0_DM_MIN_TOL; %

%% PASSO 10 - L2_DM_MIN1
%-----
clc
disp('PASSO 10');
%-----
L2MIN_A = (L1_DM_SEL*WR_DM_MAX_C^2)/(2*WO_DM_MIN_C^2);
L2MIN_B = (L1_DM_SEL+LG_DM_MAX)/2;
L2MIN_C = (WR_DM_MAX_C^4)*(L1_DM_SEL^2)/(4*WO_DM_MIN_C^4);
L2MIN_D = (L1_DM_SEL-LG_DM_MAX)^2/4;
L2MIN_E = (WR_DM_MAX_C^2)*L1_DM_SEL*(L1_DM_SEL+LG_DM_MAX)/(2*WO_DM_MIN_C^2);
L2_DM_MIN1 = L2MIN_A-L2MIN_B-sqrt(L2MIN_C+L2MIN_D-L2MIN_E);

%% PASSO 11 - L2_DM_MIN2
%-----
clc
disp('PASSO 11');
%-----
VINV_DM_WSWH = ((0.7878*(M^4))-(1.7409*(M^3))+(0.1538*(M^2))+...
    (0.9797*M)+0.0009)*VBUS;

L2_DM_MIN2 = (((WR_DM_MAX_C^2)*VG_RMS*VINV_DM_WSWH)/...
    (WWh*((WWh^2)-(WR_DM_MAX_C^2))*0.003*SMAX*sqrt(2)))-L1_DM_SEL;

```

```

%% PASSO 12 - MAX(L2_DM_MIN1,L2_DM_MIN2); SELECT(L2_DM)
%-----
clc
disp('PASSO 12');
%-----
L2_DM_MIN = max([L2_DM_MIN1,L2_DM_MIN2]);
%-----
while (L2_DM_SEL < L2_DM_MIN ) || (L2_DM_SEL > L1_DM_SEL)
    disp(' ');
    X = ['O VALOR MÁXIMO DA INDUTÂNCIA L2_DM É: ',num2str(L1_DM_SEL), '(H)'];
    disp(X)
    disp(' ');
    X = ['O VALOR MÍNIMO DA INDUTÂNCIA L2_DM É: ',num2str(L2_DM_MIN), '(H)'];
    disp(X);
    disp(' ');
    disp('DIGITE O VALOR DESEJADO PARA L2_DM ');
    prompt = ' (L2_DM_MIN <= L2_DM(H) <= L1_DM): ';
    L2_DM_SEL = input(prompt);
    disp(' ');
end

%% PASSO 13 - CDM_MAX; CDM_MIN; CDM_AVG
%-----
clc
disp('PASSO 13');
%-----
CDM_MAX = 1/(WO_DM_MIN_C^2*(L2_DM_SEL+LG_DM_MAX));
CDM_MIN = (L1_DM_SEL+L2_DM_SEL)/(L1_DM_SEL*L2_DM_SEL*WR_DM_MAX_C^2);
CDM_AVG = (CDM_MAX+CDM_MIN)/2;

%% DECISÃO DE ACORDO COM O TIPO DE FILTRO SELECIONADO
if FILTRO == LCL
% SE FILTRO == LCL NÃO EXECUTA A PARTE 2
%-----
C1_CALC = CDM_AVG;
%-----
X = ['O VALOR CALCULADO DE C1 É: ',num2str(C1_CALC), '(F)'];
disp(X);
disp(' ');
prompt = 'DIGITE UM VALOR COMERCIAL PARA A CAPACITÂNCIA C1(F): ';
C1_SEL = input(prompt);
disp(' ');
%-----
CDM = C1_SEL; % capacitância equivalente de modo diferencial

else
% SE FILTRO == FB-CM4 EXECUTA A PARTE 2

%-----
%% PARTE 2 ---- DIMENSIONAMENTO DO FILTO CM ----
%-----
clc
disp('PARTE 2 ---- DIMENSIONAMENTO DO FILTO CM ---- ');
pause(1)

%% PASSO 14 - FR_CM1_MAX_LIMIT_INF
disp('PASSO 14');
%-----
FR_CM1_MAX_LIMIT_INF = 1/(2*pi*sqrt(CDM_AVG*CTOL_n*L1_DM_SEL*L12TOL_n))

%% PASSO 15 - FR_CM1_MAX_LIMIT_SUP
clc
disp('PASSO 15');
FR_CM1_MAX_LIMIT_SUP = 0.4*FSW;
pause(1)

%% PASSO 16 - SELECT(FR_CM1_MAX); C2A,C2B
clc

```

```

disp('PASSO 16 - A');
%-----
while (FR_CM1_MAX_SEL < FR_CM1_MAX_LIMIT_INF) || (FR_CM1_MAX_SEL >
FR_CM1_MAX_LIMIT_SUP)
    disp(' ');
    X = ['O LIMITE SUPERIOR (FR_CM1_MAX_LIMIT_SUP) É:
',num2str(FR_CM1_MAX_LIMIT_SUP), ' (Hz)'];
    disp(X);
    disp(' ');
    X = ['O LIMITE INFERIOR (FR_CM1_MAX_LIMIT_INF) É:
',num2str(FR_CM1_MAX_LIMIT_INF), ' (Hz)'];
    disp(X);
    disp(' ');
    disp('DIGITE O VALOR DESEJADO PARA FR_CM1_MAX');
    prompt = ' (FR_CM1_MAX_LIMIT_INF =< FR_CM1_MAX (Hz) <= FR_CM1_MAX_LIMIT_SUP ):
';
    FR_CM1_MAX_SEL = input(prompt);
    disp(' ');
end
%-----
C2_CALC = 2/(((2*pi*FR_CM1_MAX_SEL)^2)*L1_DM_SEL*L12TOL_n*CTOL_n);

%-----
clc
disp('PASSO 16 - B');
X = ['O VALOR CALCULADO DE C2A E C2B É: ',num2str(C2_CALC), '(F)'];
disp(X);
disp(' ');
prompt = 'DIGITE UM VALOR COMERCIAL PARA A CAPACITÂNCIA C2A E C2B (C2A = C2B): ';
C2_SEL = input(prompt);
disp(' ');
%-----
C2A = C2_SEL;
C2B = C2A;
C2_CM = C2A+C2B;
CDM1 = C2_CM/4;

%% PASSO 17 - C1
clc
disp('PASSO 17');
%-----
C1_CALC = CDM_AVG - ((C2A*C2B)/(C2A+C2B));
%-----
X = ['O VALOR CALCULADO DE C1 É: ',num2str(C1_CALC), '(F)'];
disp(X);
disp(' ');
prompt = 'DIGITE UM VALOR COMERCIAL PARA A CAPACITÂNCIA C1: ';
C1_SEL = input(prompt);
disp(' ');
%-----
CDM = ((C2A+C2B)/4)+C1_SEL; % capacitância equivalente de modo diferencial

%% PASSO 18 - SELECT(FR_CM2_MAX); CCM2_MIN; L3_CM_MIN
clc
disp('PASSO 18');
%-----
FR_CM2_MAX_LIMIT_INF = 0.5*FSW;
FR_CM2_MAX_LIMIT_SUP = 0.8*FSW;
%-----
while (FR_CM2_MAX_SEL < FR_CM2_MAX_LIMIT_INF) || (FR_CM2_MAX_SEL >
FR_CM2_MAX_LIMIT_SUP)
    disp(' ');
    X = ['O LIMITE SUPERIOR PARA FR_CM2_MAX (FR_CM2_MAX_LIMIT_SUP) É:
',num2str(FR_CM2_MAX_LIMIT_SUP), ' (Hz)'];
    disp(X);
    disp(' ');
    X = ['O LIMITE INFERIOR PARA PARA FR_CM2_MAX (FR_CM2_MAX_LIMIT_INF) É:
',num2str(FR_CM2_MAX_LIMIT_INF), ' (Hz)'];

```



```

disp(X);
disp(' ');
disp('DIGITE O VALOR DESEJADO PARA FR_CM2_MAX');
prompt = ' (FR_CM2_MAX_LIMIT_INF <= FR_CM2_MAX (Hz) <= FR_CM2_MAX_LIMIT_SUP ) :
';
FR_CM2_MAX_SEL = input(prompt)
disp(' ');
end
%-----
clc
disp('PASSO 18');
if CPV_MIN < 60e-9
    X = ['CPV_MIN < 60nF -> É NECESSÁRIO INCLUIR CAPACITORES CLASSE Y NO LADO CC DO
INVERSOR'];
disp(X);
disp(' ');
prompt = 'DIGITE O VALOR DE CADA CAPACITOR CLASSE Y UTILIZADO NO LADO CC DO
INVERSOR : ';
CY_SEL = input(prompt)
disp(' ');
disp('DIGITE A QUANTIDADE DE CAPACITORES CLASSE Y UTILIZADOS NO LADO CC : ');
prompt = ' (Quantidade >= 2) : ';
NCY_SEL = input(prompt)
disp(' ');
CY_CC_CM = (NCY_SEL*CY_SEL);
else
    CY_CC_CM = 0;
end

CCM2_MIN = ((CPV_MIN + (CY_CC_CM*CTOL_n)) * (C2_CM*CTOL_n)) / ((CPV_MIN
+ (CY_CC_CM*CTOL_n)) + (C2_CM*CTOL_n));
L3_CM_MIN_CALC = 1 / ((2*pi*FR_CM2_MAX_SEL)^2) * CCM2_MIN * L3TOL_n);

%% PASSO 19 - SELECT(L3_CM)
clc
disp('PASSO 19');
disp(' ');
X = ['O VALOR CALCULADO DE L3_CM (L3_CM_MIN_CALC) É: ', num2str(L3_CM_MIN_CALC),
' (H)'];
disp(X);
disp(' ');
disp('DIGITE UM VALOR COMERCIAL PARA A INDUTÂNCIA DE MODO COMUM L3_CM');
prompt = ' (L3_CM >= L3_CM_MIN_CALC) : ';
L3_CM_MIN_SEL = input(prompt);
disp(' ');

end
%-----
%% VALORES DE BASE
ZBASE = (VG_RMS^2)/SMAX; % impedância de base do conversor
LBASE = ZBASE/(2*pi*FG); % indutância de base do conversor
CBASE = 1/(2*pi*FG*ZBASE); % capacitância de base do conversor

CDM_BASE = (CDM*100)/CBASE; % capacitância CDM percentual de CBASE
LT_DM_LCL_BASE = ((L1_DM_SEL+L2_DM_SEL)*100)/LBASE; % ind. LTOT percentual de LBASE

%% CALCULA frequências de ressonância e anti-ressonância DM
LEQ_MIN = ((L1_DM_SEL*L12TOL_n) * ((L2_DM_SEL*L12TOL_n)+LG_DM_MIN)) / ...
((L1_DM_SEL*L12TOL_n) + (L2_DM_SEL*L12TOL_n) + LG_DM_MIN);
LEQ_MAX = ((L1_DM_SEL*L12TOL_p) * ((L2_DM_SEL*L12TOL_p)+LG_DM_MAX)) / ...
((L1_DM_SEL*L12TOL_p) + (L2_DM_SEL*L12TOL_p) + LG_DM_MAX);

F0_MIN_CALC = 1/(2*pi*sqrt((CDM*CTOL_pr) * ((L2_DM_SEL*L12TOL_p)+LG_DM_MAX)));
F0_MAX_CALC = 1/(2*pi*sqrt((CDM*CTOL_nr) * ((L2_DM_SEL*L12TOL_n)+LG_DM_MIN)));
FR_MIN_CALC = 1/(2*pi*sqrt((CDM*CTOL_pr) * LEQ_MAX));
FR_MAX_CALC = 1/(2*pi*sqrt((CDM*CTOL_nr) * LEQ_MIN));

```

```

%% CALCULA VALORES MÍNIMOS E MÁXIMOS DAS INDUTÂNCIAS E CAPACITÂNCIAS
L1_DM_MIN = L1_DM_SEL * L12TOL_n;
L1_DM_MAX = L1_DM_SEL * L12TOL_p;
L2_MIN = L2_DM_SEL * L12TOL_n;
L2_MAX = L2_DM_SEL * L12TOL_p;
C1_MIN = C1_SEL * CTOL_nr;
C1_MAX = C1_SEL * CTOL_pr;

%% COMPONENTES FILTRO CM
if FILTRO == FB_CM4
    L3_MIN = L3_CM_MIN_SEL * L3TOL_n;
    L3_MAX = L3_CM_MIN_SEL * L3TOL_p;
    C2A_MIN = C2A * CTOL_nr;
    C2A_MAX = C2A * CTOL_pr;
    C2B_MIN = C2B * CTOL_nr;
    C2B_MAX = C2B * CTOL_pr;
    CY_CC_CM_MIN = CY_CC_CM * CTOL_nr;
    CY_CC_CM_MAX = CY_CC_CM * CTOL_pr;
else %LCL valores desprezível para filtro LCL
    L3_MIN = 1e-16;
    L3_MAX = 1e-16;
    C2A_MIN = 1e-16;
    C2A_MAX = 1e-16;
    C2B_MIN = 1e-16;
    C2B_MAX = 1e-16;
    CY_CC_CM_MIN = 1e-16;
    CY_CC_CM_MAX = 1e-16;
end

%% CAPACITÂNCIAS E INDUTÂNCIAS EQUIVALENTES
C2CM_MIN = C2A_MIN+C2B_MIN;
C2CM_MAX = C2A_MAX+C2B_MAX;
CCM2_MIN = (C2CM_MIN*(CPV_MIN+CY_CC_CM_MIN))/(C2CM_MIN+(CPV_MIN+CY_CC_CM_MIN));
CCM2_MAX = (C2CM_MAX*(CPV_MAX+CY_CC_CM_MAX))/(C2CM_MAX+(CPV_MAX+CY_CC_CM_MAX));
CDM1_MIN = C2CM_MIN/4;
CDM1_MAX = C2CM_MAX/4;
CDM_MIN = CDM1_MIN+C1_MIN;
CDM_MAX = CDM1_MAX+C1_MAX;
L1_CM_MIN = L1_DM_MIN/4;
L1_CM_MAX = L1_DM_MAX/4;
L2CM_MIN = L2_MIN/4;
L2CM_MAX = L2_MAX/4;
LGCM_MAX = LG_DM_MAX/4;
LGCM_MIN = LG_DM_MIN/4;
L23GCM_MIN = L2CM_MIN + L3_MIN + LGCM_MIN;
L23GCM_MAX = L2CM_MAX + L3_MAX + LGCM_MAX;

%% CALCULA frequências de ressonância do circuito CM
a4_min = (L1_CM_MIN*L23GCM_MIN*C2CM_MIN*(CPV_MIN+CY_CC_CM_MIN));
a2_min = ((L1_CM_MIN*C2CM_MIN)+((CPV_MIN+CY_CC_CM_MIN)*(L1_CM_MIN+L23GCM_MIN)));
FRCM1_MAX = (1/(2*pi))*sqrt(2/(a2_min+(sqrt(a2_min^2-4*a4_min)))));
FRCM2_MAX = (1/(2*pi))*sqrt(2/(a2_min-(sqrt(a2_min^2-4*a4_min)))));

a4_max = (L1_CM_MAX*L23GCM_MAX*C2CM_MAX*(CPV_MAX+CY_CC_CM_MAX));
a2_max = ((L1_CM_MAX*C2CM_MAX)+((CPV_MAX+CY_CC_CM_MAX)*(L1_CM_MAX+L23GCM_MAX)));
FRCM1_MIN = (1/(2*pi))*sqrt(2/(a2_max+(sqrt(a2_max^2-4*a4_max)))));
FRCM2_MIN = (1/(2*pi))*sqrt(2/(a2_max-(sqrt(a2_max^2-4*a4_max)))));

%% PARTE FINAL - RESULTADOS DO DIMENSIONAMENTO DO FILTRO INTEGRADO CM E DM
clc
if FILTRO == FB_CM4
    disp('FILTRO FB-CM4');
elseif FILTRO == LCL
    disp('FILTRO LCL');
else
    clc
    disp('TIPO DE FILTRO NÃO SELECIONADO');
end

```

```

if PWM == PWM_UC
    disp('MODULAÇÃO: PWM-UC');
else
    disp('MODULAÇÃO: PWM-UD');
end

X = ['Smax: ', num2str(SMAX), ' (VA)'];
disp(X);
X = ['TENSÃO DO BARRAMENTO CC : ', num2str(VBUS), ' (V)'];
disp(X);
X = ['FREQUÊNCIA DE CHAVEAMENTO: ', num2str(FSW), ' (Hz)'];
disp(X);
X = ['FREQUÊNCIA DE AMOSTRAGEM : ', num2str(FS), ' (Hz)'];
disp(X);
disp(' ');

X = ['LISTA DOS COMPONENTES DO FILTRO: '];
disp(X);
X = ['L1A, L1B: ', num2str(L1_DM_SEL*0.5), ' (H)'];
disp(X);
X = ['L2A, L2B: ', num2str(L2_DM_SEL*0.5), ' (H)'];
disp(X);
X = ['C1 : ', num2str(C1_SEL), ' (F)'];
disp(X);

if FILTRO == FB_CM4
    X = ['C2A, C2B: ', num2str(C2A), ' (F)'];
    disp(X);
    X = ['L3_CM : ', num2str(L3_CM_MIN_SEL), ' (H)'];
    disp(X);

    if NCY_SEL ~= 0
        X = ['CYk_CC : ', num2str(CY_SEL), ' (F)'];
        disp(X);
        X = ['NCY : ', num2str(NCY_SEL), ' (CAPACITORES Y NO LADO CC)'];
        disp(X);
    else
        % NCY_SEL = 0
    end

else
% LCL
end

disp(' ');
X = ['CAPACITÂNCIA CDM : ', num2str(CDM), ' (F)'];
disp(X);
X = ['INDUTÂNCIA LT_DM_LCL: ', num2str(L1_DM_SEL+L2_DM_SEL), ' (H)'];
disp(X);

disp(' ');
X = ['CAPACITÂNCIA CDM (% de Cbase) : ', num2str(CDM_BASE), ' (%)'];
disp(X);
X = ['INDUTÂNCIA LT_DM_LCL (% de Lbase): ', num2str(LT_DM_LCL_BASE), ' (%)'];
disp(X);
disp(' ');

X = ['FREQUÊNCIA DE ANTI-RESSONÂNCIA DM MÍNIMA (fo,min): ', num2str(F0_MIN_CALC), ' (Hz)'];
disp(X);
X = ['FREQUÊNCIA DE ANTI-RESSONÂNCIA DM MÁXIMA (fo,max): ', num2str(F0_MAX_CALC), ' (Hz)'];
disp(X);
X = ['FREQUÊNCIA DE RESSONÂNCIA DM MÍNIMA (fr,min): ', num2str(FR_MIN_CALC), ' (Hz)'];
disp(X);
X = ['FREQUÊNCIA DE RESSONÂNCIA DM MÁXIMA (fr,max): ', num2str(FR_MAX_CALC), ' (Hz)'];

```

