

UNIVERSIDADE DE SÃO PAULO
ESCOLA POLITÉCNICA

GUSTAVO PAMPLONA REHDER

RF MEMS em ondas milimétricas

São Paulo
2019

GUSTAVO PAMPLONA REHDER

RF MEMS em ondas milimétricas

Versão Original

Tese apresentada à Escola Politécnica da
Universidade de São Paulo para a obtenção do
título de Livre Docência.

Área de Concentração: Microondas e Ondas
Milimétricas

São Paulo

2019

Autorizo a reprodução e divulgação total ou parcial deste trabalho, por qualquer meio convencional ou eletrônico, para fins de estudo e pesquisa, desde que citada a fonte.

Catálogo-na-publicação

Rehder, Gustavo Pamplona
RF MEMS em ondas milimétricas / G. P. Rehder -- São Paulo, 2019.
111 p.

Tese (Livre-Docência) - Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Sistemas Eletrônicos.

1.SISTEMAS MICROELETROMECÂNICOS I.Universidade de São Paulo. Escola Politécnica. Departamento de Engenharia de Sistemas Eletrônicos II.t.

RESUMO

Rehder, G. P. (2019). **RF MEMS em Ondas Milimétricas** (Tese de Livre Docência). Escola Politécnica, Universidade de São Paulo, São Paulo.

O mercado atual voltado para telecomunicações apresenta uma crescente demanda de novos serviços e aplicações utilizando grandes volumes de dados que tendem a saturar as faixas de frequências e larguras de banda disponíveis. Por isso, os centros de pesquisa têm sua atenção voltada para aplicações em ondas milimétricas (30 GHz a 300 GHz) como transmissão de vídeo em tempo real em altas taxas de Gb/s (57 GHz a 66 GHz na Europa), radares automotivos (76 GHz a 81 GHz) e imagens por RF (94 GHz, 140 GHz e acima). A recente evolução dos circuitos ativos em CMOS, com demonstrações de transistores com frequências de transição acima de 300 GHz, abre a oportunidade para o desenvolvimento de sistemas integrados de alto desempenho a baixo custo operando em ondas milimétricas. Contudo, as chaves PIN e FET realizadas em silício degradam rapidamente sua isolamento com o aumento da frequência e até o momento, somente as chaves RF MEMS conseguem obter alta isolamento e baixas perdas em ondas milimétricas. Neste trabalho, foram analisados o comportamento dos elementos parasitas como a capacitância no estado não-atuado, a resistência e capacitância no estado atuado e impedância da chave, para delinear algumas diretrizes gerais para o projeto de chaves em ondas milimétricas. De uma maneira geral, as chaves de banda-larga possuem um isolamento que se degrada com o aumento da frequência, mas podem ser utilizadas em varactores e defasadores com ótimos resultados. Por outro lado, chaves *shunt* com uma combinação de indutância e capacitância, permitem a obtenção de um zero de transmissão no estado atuado (chave aberta), alcançando um bom isolamento em frequências de até 240 GHz. Os trabalhos focados em RF MEMS para ondas milimétricas no LME visaram ao desenvolvimento de chaves. Algumas diferentes tecnologias foram utilizadas nestes desenvolvimentos: tecnologia do *interposer* MnM desenvolvido inteiramente no LME; tecnologia comercial CMOS 0,35 μm da *foundry* AMS com pós-processamento no LME; tecnologia MEMS do CEA-LETI; tecnologia MEMS do LME.

Palavras-Chave: RF MEMS. Ondas milimétricas. Chaves. Varactores. Defasadores.

ABSTRACT

Rehder, G. P. (2019). ***RF MEMS in Millimeter Waves*** (Tese de Livre Docência). Escola Politécnica, Universidade de São Paulo, São Paulo.

The current telecommunications market presents an increasing demand for new services and applications using large volumes of data that tend to saturate the available frequency bands and bandwidths. As a result, research centers are focused on millimeter wave applications (30 GHz to 300 GHz) as real-time video transmission at high Gb/s rates (57 GHz to 66 GHz in Europe), automotive radars (76 GHz to 81 GHz) and RF imaging (94 GHz, 140 GHz and above). The recent evolution of active circuits in CMOS, with demonstrations of transistors with transition frequencies above 300 GHz, opens the opportunity for the development of integrated systems of high performance at low cost operating in millimeter waves. However, the PIN and FET switches made in silicon rapidly degrade their isolation with increased frequency and so far, only RF MEMS switches can achieve high isolation and low losses in millimeter waves. In this work, the behavior of the parasitic elements such as the capacitance in the non-actuated state, the resistance and capacitance in the actuated state and the impedance of the switch, were analyzed to derive some general guidelines for the design of switches in millimeter waves. In general, wideband switches have an isolation that degrades as the frequency increases, but can be used in varactors and phase shifters with optimal results. On the other hand, *shunt* switches with a combination of inductance and capacitance, create a transmission zero in the actuated state (open switch), achieving good isolation at frequencies up to 240 GHz. The work focused on RF MEMS for millimeter waves in the LME aimed at the development of switches and phase shifters. Some different technologies were used in these developments: MnM interposer technology developed entirely in LME; commercial 0.35 μm CMOS technology from AMS foundry with post-processing in the LME; CEA-LETI MEMS technology; LME MEMS technology.

Keywords: RF MEMS. Millimeter waves. Switches. Varactors. Phase Shifter.

SUMÁRIO

RESUMO	3
ABSTRACT	4
SUMÁRIO	5
1 OBJETIVOS.....	7
2 INTRODUÇÃO	8
3 FUNDAMENTOS DOS RF MEMS PARA ONDAS MILIMÉTRICAS E ESTADO-DA-ARTE	11
3.1 COMPORTAMENTO ELETROMECAÂNICO DE CHAVES RF MEMS.....	12
3.2 TECNOLOGIAS PARA MEMS EM ONDAS MILIMÉTRICAS	15
3.2.1 Tecnologias baseadas em CMOS (IHP)	17
3.2.2 Tecnologias MEMS (CEA-LETI)	18
3.2.3 Tecnologias dedicadas (FBK)	19
3.3 CHAVE MEMS PARA ONDAS MILIMÉTRICAS	20
3.3.1 Capacitância no estado não-acionado (C_u).....	22
3.3.2 Resistência do estado atuado (R_d)	27
3.3.3 Capacitância do estado atuado (C_d)	30
3.3.4 Seção de linha de transmissão suspensa (TL_s)	33
3.3.5 Diretrizes de chaves MEMS para ondas milimétricas.....	39
3.3.6 Chave RF MEMS banda-larga	40
3.3.7 Chave RF MEMS banda-estreita	42
3.4 MEMS VARACTORS	46
3.4.1 Varactor MEMS analógico.....	46
3.4.2 Varactor Digital	48
3.5 DEFASADORES.....	49
3.5.1 Defasadores de linhas comutadas.....	50
3.5.2 Defasador de linha de transmissão de MEMS distribuidos (DMTL).....	53
3.5.3 Defasador tipo reflexão (RTPS).....	55
3.5.4 Estado-da-arte de defasadores MEMS para ondas milimétricas	57
3.6 CIRCUITOS CHAVEADOS	59
3.6.1 LNA chaveável entre 60 GHz e 77 GHz.....	59
3.6.2 VCO de banda dupla	60
3.6.3 Filtros Reconfiguráveis.....	62

4 RF MEMS PARA ONDAS MILIMÉTRICAS NO LABORATÓRIO DE MICROELETRÔNICA.....	63
4.1 CHAVES MEMS	63
4.1.1 <i>Tecnologia do Interposer MnM</i>	63
4.1.2 <i>Chave Tx/Rx no Interposer MnM.....</i>	64
4.1.3 <i>Modelagem da chave SPST MEMS</i>	65
4.1.4 <i>Fabricação</i>	70
4.1.5 <i>Resultados de Medida</i>	72
4.2 DEFASADORES MEMS DE ONDAS-LENTAS.....	73
4.2.1 <i>Defasador MEMS de ondas-lentas em CMOS com pós-processamento.....</i>	78
4.2.2 <i>Defasador MEMS de ondas-lentas na tecnologia do CEA-LETI.....</i>	88
4.2.3 <i>Defasador MEMS de ondas-lentas com tecnologia do LME.....</i>	92
4.2.4 <i>Defasador MEMS-LC de ondas-lentas no interposer MnM</i>	98
5 DESAFIOS E PERSPECTIVAS.....	104
REFERÊNCIAS.....	105

1 Objetivos

Este trabalho tem como objetivo principal compilar os trabalhos realizados no Laboratório de Microeletrônica (LME) da Escola Politécnica da Universidade de São Paulo relacionados ao desenvolvimento de RF MEMS para aplicações em ondas milimétricas.

Para contextualizar este trabalho, serão apresentados os fundamentos teóricos sobre RF MEMS e uma pesquisa bibliográfica detalhada do estado-da-arte, assim como um estudo sobre os efeitos dos elementos parasitas das chaves RF MEMS para criar diretrizes para sua aplicação em ondas milimétricas.

Este trabalho está dividido em 5 capítulos descritos a seguir. No Capítulo 2 é feita a introdução, contextualização, motivação e justificativa para o desenvolvimento de RF MEMS para ondas milimétricas. No Capítulo 3 são apresentados os fundamentos teóricos e o estado-da-arte de dispositivos básicos (chaves e varactores) e circuitos (defasadores e circuitos chaveados) utilizando RF MEMS. No Capítulo 4 são apresentados os trabalhos realizados no LME focados no desenvolvimento de Chaves RF MEMS e defasadores para ondas milimétricas. Por fim, no Capítulo 5 são apresentados os desafios e perspectivas dos RF MEMS para ondas milimétricas.

2 Introdução

Mundialmente, os centros de pesquisa têm sua atenção voltada para o mercado de telecomunicações com aplicações comerciais em ondas milimétricas (30 GHz a 300 GHz). O mercado atual voltado para telecomunicações apresenta uma crescente demanda de novos serviços e aplicações utilizando grandes volumes de dados que tendem a saturar as faixas de frequências e larguras de banda disponíveis. Por isso, novas frequências estão sendo consideradas numa região bem mais alta do espectro de frequência, em ondas milimétricas, o que permite o aumento da largura de banda. As bandas V (50 GHz a 75 GHz) e W (75 GHz a 110 GHz) permitirão diversas novas aplicações, como redes pessoais sem fio (WPANs) de curto alcance e alta velocidade, transmissão de vídeo em tempo real em altas taxas de Gb/s (57 GHz a 66 GHz na Europa), radares automotivos (76 GHz a 81 GHz) e imagens por RF (94 GHz, 140 GHz e acima), ou telemedicina, que também requer sistemas de baixo custo, que possam transferir de maneira confiável grandes volumes de dados com voz e vídeo de alta qualidade e informação de controle de equipamentos em procedimentos médicos remotos.

Em mmW, as dimensões dos componentes passivos (antenas, filtros, baluns, defasadores etc.) são reduzidas a alguns milímetros ou menos, viabilizando a integração destes com componentes ativos (misturadores, osciladores, amplificadores de baixo ruído e de potência) no mesmo substrato. Tradicionalmente, os sistemas ondas milimétricas são baseados em circuitos integrados monolíticos de micro-ondas fabricados em arseneto de gálio devido à maior mobilidade de elétrons, à maior tensão de ruptura, que resulta em circuitos passivos e ativos de alto desempenho. Porém, esta tecnologia é cara, mesmo quando utilizada em larga escala, resultando em custos proibitivos para estas novas aplicações, que têm como alvo o mercado consumidor.

Com o objetivo de produzir componentes a baixo custo, as tecnologias em silício vêm ganhando cada vez mais força. A recente evolução dos circuitos ativos em CMOS, com demonstrações de transistores com frequências de transição acima de 300 GHz (0.13 μm BiCMOS da IHP), abre a oportunidade para o desenvolvimento de sistemas integrados de alto desempenho a baixo custo operando em ondas milimétricas. No entanto, o desempenho de componentes passivos continua a ser um problema fundamental nas tecnologias de silício principalmente por causa das grandes perdas associadas ao substrato de baixa resistividade e às finas camadas metálicas utilizadas.

Em especial, as chaves PIN e FET realizadas em silício degradam rapidamente sua isolamento com o aumento da frequência. Por isso, até o momento, somente as chaves RF

MEMS conseguem obter alta isolamento e baixas perdas em ondas milimétricas. Sendo está a grande motivação para o desenvolvimento deste trabalho.

Os sistemas microeletromecânicos (MEMS) fazem agora parte do nosso dia-a-dia. Eles foram responsáveis por uma pequena revolução em diversas aplicações, nas quais acelerômetros, giroscópios, processadores digitais de luz (DLPs), sensores de pressão, microfones e outros são componentes-chave. O advento dos MEMS para a realização desses componentes usando processos convencionais de microeletrônica, com fabricação em batelada, reduziu significativamente seu custo, permitindo sua integração com circuitos de controle e processamento no mesmo chip, conseguindo também uma importante miniaturização. Com baixo custo e área reduzida, esses componentes estão em toda parte e são responsáveis por um mercado multibilionário.

No mercado de RF, o desenvolvimento de dispositivos baseados em MEMS foi motivado principalmente pelo desempenho de chaves RF MEMS. O principal objetivo era replicar o desempenho dos volumosos comutadores eletromecânicos (coaxial ou de guia ondas) usando estruturas planas miniaturizadas e fáceis de integrar com outros componentes planares, concentrando-se principalmente em dispositivos de baixo custo para aplicações de consumo.

Vários switches RF MEMS foram desenvolvidos por diversas empresas e laboratórios de pesquisa no final dos anos 90 e início dos anos 2000. Em geral, apresentam baixa perda de inserção (0,1-0,2 dB), alta linearidade com baixa intermodulação (IIP3 maior que +66 dBm) e alta capacidade de potência (até 10 W), que são muito superiores a outras chaves planares como as chaves PIN e FET, baseadas em semicondutores. As chaves RF MEMS praticamente não consomem energia devido à sua atuação eletrostática, mas sua constituição mecânica limita sua velocidade de comutação a alguns microssegundos. Mesmo assim, seu uso ainda é atraente para aplicações como *mode-switching*, sintonização de antenas e *beam-steering* com defasadores, entre outros.

No final dos anos 2000, as chaves comerciais eram fabricadas pela TeraVICTA, Radant e Omron. Vários problemas relacionados à fabricação, encapsulamento e especialmente confiabilidade tiveram que ser resolvidos para esses *switches* comerciais. Na época, a indústria estava focada na produção de componentes com um único *switch* (de SPST até SP6T) com um encapsulamento no nível do *chip* (Radant) ou encapsulada com *ball grid arrays* (TeraVICTA e Omron). O encapsulamento, em geral, aumentou consideravelmente a perda de inserção (0,5-1 dB) e aumentou o custo proibitivamente para aplicações de consumo. Por esse motivo, nenhum produto importante usou esses *switches* comerciais e sua fabricação foi descontinuada.

No início de 2010, impulsionado pela necessidade de aumentar o desempenho do telefone celular devido à degradação recente da qualidade da conexão, o RF MEMS utilizou uma abordagem diferente, proposta pelas empresas Wispry e Cavendish Kinetics. O objetivo

era usar matrizes de capacitores comutados por chaves RF MEMS para melhorar o casamento de antenas, por exemplo. Em vez de ter um único *switch* em um único encapsulamento, essa nova abordagem consiste em combinar em um único *chip* empacotado uma matriz de capacitores MEMS, *charge pumps* de alta tensão, *driver* para atuação dos MEMS, circuitos lógicos e interface serial para controle. Para integrar todos esses componentes em um único *chip*, as duas empresas basearam seus dispositivos na tecnologia CMOS. Em 2011, o smartphone Focus Flash da Samsung foi lançado usando o Tunable Digital Capacitor Array da Wispry e, em 2015, a Cavendish Kinetics anunciou que o smartphone Nubia Z9 da ZTE estava usando a antena SmartTune. O advento desses componentes em telefones celulares mostrou que a tecnologia RF MEMS estava madura para aplicações de consumo. Como visto, seus benefícios na faixa de frequência de micro-ondas são evidentes.

A Analog Devices lançou no final de 2016 uma nova chave MEMS (ADGM1304 e ADGM1004) operando de DC até 14 GHz. O Lead Frame Chip Scale Package inclui chip com uma chave MEMS SP4T e um outro chip com o *charge pump* e o *driver*. Essa opção tem uma abordagem diferente, com foco em testes e aplicações de chaveamento de alto desempenho. O componente mostrou uma alta confiabilidade e foi qualificado em vários padrões diferentes [1].

Apesar dos novos avanços dos RF MEMS, a comutação e sintonização nas frequências de micro-ondas é feita principalmente por transistores FET, diodos varactor ou varactores MOS, uma vez que seu desempenho é aceitável e os custos de encapsulação são reduzidos. No entanto, à medida que a frequência aumenta para a faixa de ondas milimétricas, seu fator de qualidade é consideravelmente reduzido e as chaves e varactores MEMS se tornam uma opção relevante.

3 Fundamentos dos RF MEMS para ondas milimétricas e Estado-da-Arte

Em geral, dependendo dos requisitos da aplicação, os atuadores MEMS podem ser divididos em quatro grupos: magnético, piezoelétrico, térmico e eletrostático. Para RF MEMS, no entanto, a grande maioria dos dispositivos é baseada na atuação eletrostática devido a várias razões. Ao contrário da atuação magnética e térmica, a eletrostática e a piezoelétrica não consomem praticamente nenhuma energia, o que é especialmente importante em aplicações móveis. Em segundo lugar, a atuação eletrostática requer apenas materiais que estão prontamente disponíveis em qualquer processo de fabricação, ou seja, metais e filmes dielétricos, o que permite uma compatibilidade importante com processos CMOS convencionais. A atuação piezoelétrica requer materiais especiais que normalmente são depositados/sinterizados em altas temperaturas e incompatíveis com a tecnologia CMOS. Além disso, a maioria dos RF MEMS são estruturas baseadas em placas paralelas que podem produzir a mais alta frequência de chaveamento quando comparadas a outros métodos de atuação [2]. Uma desvantagem da atuação eletrostática são as altas tensões envolvidas. Circuitos do tipo *pump-charge* podem ser usados para aumentar a tensão de alguns volts para várias dezenas de volts, e elas podem ser facilmente integradas em CMOS [3].

Tentativas foram feitas para reduzir a alta tensão envolvida na atuação eletrostática. Por exemplo, uma combinação de atuação térmica e eletrostática foi demonstrada, o que também reduziu a potência dissipada na atuação térmica [4]. Nesta abordagem, o aquecimento térmico é responsável pela comutação de uma chave RF MEMS, enquanto a força eletrostática mantém a chave no estado atuado. Ao reduzir o nível de tensão para 10 V, a potência dissipada durante a comutação ainda é alta (50 mW), quando comparada com a atuação eletrostática, mas dependendo da aplicação, esta também pode ser uma solução viável.

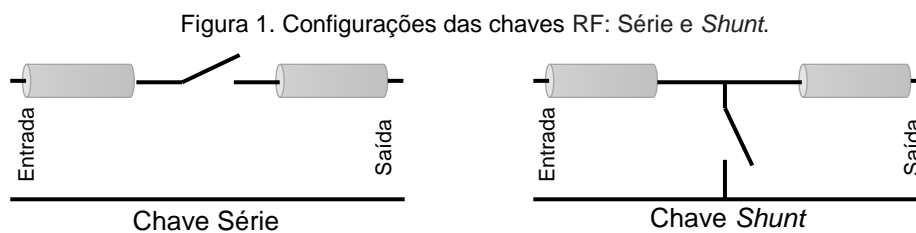
Outra chave RF MEMS reduziu o consumo de energia da atuação térmica usando um mecanismo de travamento [5]. Apesar do bom desempenho em RF até 40 GHz, o consumo de energia ainda era elevado (0,4 W). A área deste *switch* também é consideravelmente grande, o que impediria seu uso em várias aplicações, como em *phased arrays*, onde muitos *switches* são necessários. Além disso, o tempo de comutação de uma chave RF MEMS atuada termicamente é longo, na ordem de milissegundos.

Além dos exemplos acima e vários outros da literatura, a atuação eletrostática é o principal mecanismo quando se considera RF MEMS para a maioria das aplicações. Todos os dispositivos comerciais são baseados nesse tipo de atuação. Portanto, os fundamentos da atuação eletrostática serão discutidos na próxima seção. O foco são os aspectos necessários para entender o princípio de atuação eletrostática e como eles se relacionam com o

desempenho e as limitações dos MEMS de RF na faixa de frequência de ondas milimétricas. O comportamento eletromecânico de chaves e varactores RF MEMS tem sido amplamente abordado na literatura [6,7,8] e deve ser consultado se informações detalhadas forem necessárias.

3.1 COMPORTAMENTO ELETROMECAÂNICO DE CHAVES RF MEMS

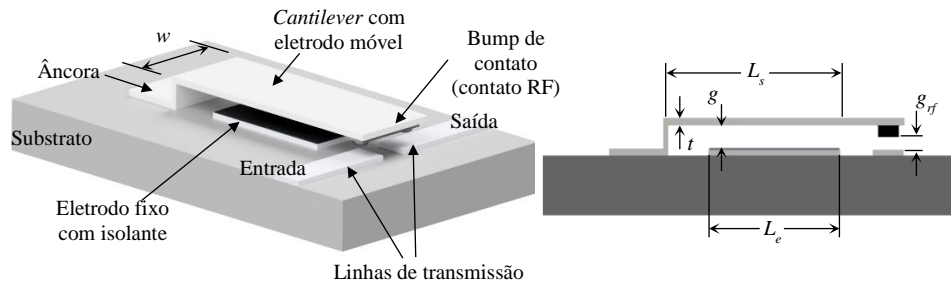
Uma chave MEMS pode ser usada em duas configurações, conforme ilustrado na Figura 1: série e *shunt*. Em série, a chave fechada (estado acionado) conecta a entrada à saída, idealmente sem inserção ou perda de retorno. O interruptor aberto (estado não-acionado) reflete completamente o sinal na entrada e o sinal não atinge a saída. Na configuração *shunt*, a chave aberta permite que o sinal alcance a saída, enquanto a chave fechada direciona o sinal para o terra.



Fonte: Autor

Em geral, as chaves RF MEMS são dispositivos planares fabricados em substrato de silício ou vidro, usando principalmente processos microeletrônicos. Uma chave série é normalmente aberta e é formada por dois trechos de linhas de transmissão, de entrada e de saída. Uma pequena seção da linha de transmissão em uma estrutura mecânica miniaturizada, como um microcantilever ou uma microponete, é colocada acima das linhas, espaçada a uma distância g . Para fechar a chave, a microestrutura é forçada nas linhas, conectando a entrada à saída. A chave *shunt* opera de maneira semelhante, mas é normalmente fechada. Um exemplo de uma chave RF MEMS baseada em *cantilever* é ilustrado na Figura 2.

Figura 2. Ilustração de uma chave MEMS série baseada em *cantilever*.



Fonte: Autor

Ambas as configurações série e *shunt* podem ter um contato RF resistivo ou capacitivo. No caso resistivo, existe um contato metal-metal entre a entrada e a microestrutura e a saída e a microestrutura. Este tipo de interruptor pode ser usado de DC a várias dezenas de gigahertz. A fim de reduzir a resistência de contato, o que reduz a perda de transmissão, *bumps* de contato são usadas para aumentar a força aplicada pela microestrutura nas linhas de transmissão, reduzindo assim a resistência de contato. Os metais usados no contato resistivo são essenciais para reduzir a degradação do contato, que é um mecanismo comum de falha desse tipo de interruptor. No caso de contato capacitivo, uma fina camada dielétrica é colocada entre a microestrutura e as linhas de transmissão de entrada e saída. Por este motivo, este interruptor funciona apenas acima de uma determinada frequência, dependendo da capacitância de contato.

Na maioria das chaves RF MEMS, como discutido acima, a microestrutura é acionada eletrostaticamente. Essa atuação é realizada colocando-se um eletrodo na microestrutura (eletrodo móvel) e o outro no substrato (eletrodo fixo). Em uma estrutura baseada em *cantilever*, o contato RF é normalmente colocado na extremidade livre da estrutura e o eletrodo na seção intermediária. Para uma chave baseada em ponte, o contato RF é colocado no meio e dois eletrodos em cada lado. A microestrutura é ancorada mecanicamente no substrato. Para uma análise mecânica simplificada, a âncora pode ser considerada como uma estrutura rígida. Se tensão suficiente for aplicada aos eletrodos, a força eletrostática se tornará mais forte que a força mola da estrutura e colapsará no eletrodo fixo, fechando o contato RF.

Para evitar um curto-circuito entre os eletrodos, uma camada dielétrica é depositada sobre um deles. A voltagem necessária para essa atuação é conhecida como voltagem *pull-in*, V_p . É dado pela equação (1).

$$V_p = \sqrt{\frac{8 \cdot k \cdot g^3}{27 \cdot \epsilon_0 \cdot w \cdot L_e}} \quad (1)$$

onde k é a constante de mola, g a separação entre os eletrodos (*gap*), ϵ_0 a permissividade do espaço livre, w a largura da microestrutura e L_e o comprimento do eletrodo. As dimensões são ilustradas na Figura 2. A equação (1) é válida para estruturas baseadas em pontes ou *cantilevers*, usando a constante de mola correspondente.

A constante de mola para vigas, como *cantilevers* (viga com a extremidade engastada e a outra livre) e pontes (viga os as extremidades engastadas) pode ser obtida usando a teoria de vigas de Euler-Bernoulli [9]. Ao resolver a equação de viga, é possível obter o seu deslocamento para uma determinada carga e condições de suporte. Vários casos foram resolvidos e tabulados na literatura e um bom exemplo é a referência [10]. Uma discussão detalhada sobre as possíveis configurações de atuação eletrostática da chave RF MEMS e sua correspondente constante de mola é apresentada em [6].

A constante da mola é importante para determinar a tensão de *pull-in*, mas também é responsável por restaurar a estrutura à sua posição inicial, quando a tensão aplicada é removida. Se for muito baixa, as forças de aderência da superfície podem impedir a reabertura da chave. Embora V_p seja inversamente proporcional a w , como mostrado em (1), k também é proporcional a w , portanto a largura do eletrodo não influencia na tensão de *pull-in*, mas contribui para aumentar a força de restauração.

A tensão máxima de *pull-in* é determinada, inicialmente, pela tensão de ruptura do dielétrico no eletrodo de atuação. Essa tensão de ruptura pode variar de 300 V/ μm a 1000 V/ μm para materiais como SiO_2 e Si_3N_4 , normalmente usados em chaves RF MEMS. Considerando uma espessura do dielétrico variando de 100 nm a 300 nm, a tensão máxima de *pull-in* varia de 30 V a 300 V. Para uma chave integrada com *charge-pump*, a tensão máxima dos transistores e capacitores usados no circuito deve ser considerada. Um circuito *charge-pump* integrado com tensão de saída de 70 V foi demonstrada usando uma tecnologia BiCMOS de 0,13 μm [3] e esta tensão pode ser considerada a tensão máxima desejada.

Para se obter tensões de atuação baixas (<70 V), a separação entre os eletrodos ($g + t_d$), de um ponto de vista de atuação, deve ser a menor possível (<5 μm). De um ponto de vista de RF, essa separação corresponderá a uma capacitância que limitará a operação da chave em ondas milimétricas, como será visto na próxima seção, e deverá ser a maior possível.

Devido ao aspecto mecânico das chaves RF MEMS, seu tempo de comutação é consideravelmente maior quando comparado às chaves baseadas em semicondutores, como os transistores FET e os diodos PIN. Em geral, o tempo de comutação de uma chave MEMS varia de 3 a 40 μs , enquanto que os comutadores semicondutores variam de 1 a 100 ns. No entanto, algumas chaves rápidas foram demonstradas com tempos de comutação entre 150 e 400 ns [11]. Isto foi conseguido usando um *gap* de 0,3 μm , que por sua vez irá reduzir o

isolamento em altas frequências e, portanto, limitar o uso do interruptor para frequências de RF.

Para projetar uma chave RF MEMS, todos esses compromissos devem ser levados em conta. Atenção especial deve ser dada às restrições impostas pela tecnologia escolhida.

3.2 TECNOLOGIAS PARA MEMS EM ONDAS MILIMÉTRICAS

Do ponto de vista da tecnologia, várias abordagens têm sido propostas para fabricar RF MEMS, cada uma delas com vantagens específicas. O principal fator por trás destas vantagens, e que acabará determinando sua adoção em sistemas de ondas milimétricas, é o compromisso entre custo e desempenho. Aspectos que incluem o tamanho dos dispositivos em ondas milimétricas (particularmente para componentes passivos, como antenas e defasadores), os materiais utilizados (porque o silício nem sempre é a melhor solução para altas frequências), a integração com outros circuitos e o tamanho total do sistema (um problema importante em aplicações de telefonia celular, por exemplo) devem ser considerados. Em outras palavras, a tecnologia adotada para fabricar um dispositivo RF MEMS é determinada não apenas por suas características intrínsecas, mas também pela forma em que será integrada ao sistema final de ondas milimétricas.

Por outro lado, não é fácil obter um sistema integrado monolítico de alto desempenho, porque, para isso, dispositivos e componentes fabricados com diferentes materiais e tecnologias são normalmente necessários. Por exemplo, pode-se utilizar a tecnologia MEMS para fabricar componentes ativos e passivos eficientes e a tecnologia CMOS padrão para os circuitos eletrônicos de controle e acionamento. No entanto, ambas as tecnologias (MEMS e CMOS) são apenas parcialmente compatíveis e uma integração completa ainda é um desafio.

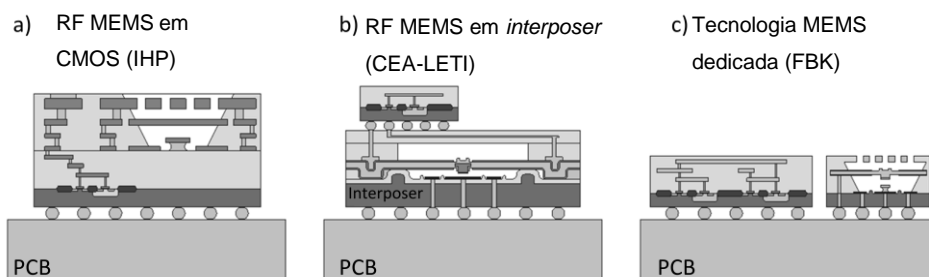
Transceptores completos altamente integrados operando a 120 GHz foram demonstrados pela Silicon Radar na tecnologia BiCMOS de SiGe [12]. De fato, as tecnologias de Si permitem a fabricação de circuitos ativos de alta performance e sistemas em ondas milimétricas, baseadas em transistores com f_t (505 GHz) e f_{max} (720 GHz) muito altos [13]. Entretanto, para componentes passivos como antenas e defasadores em sistemas com *phased arrays*, por exemplo, a área necessária é consideravelmente grande e um compromisso entre custo e desempenho deve ser encontrado. Este compromisso é evidente nesses transceptores de 120 GHz da Silicon Radar (TRA_120_002 e TRX_120_01 [12]). No primeiro, as antenas de transmissão e recepção são integradas no *chip*. As antenas no *chip* têm, em geral, um baixo ganho, no entanto, todo o sistema cabe em um encapsulamento de 5 mm x 5 mm. Para aumentar o ganho da antena, o segundo transceptor usa duas matrizes de antena para receber e transmitir, cada uma com quatro antenas *patch*. O tamanho de cada

matriz é pelo menos quatro vezes o tamanho dos componentes ativos no transceptor, por isso foram fabricados em um substrato diferente para reduzir custos e aumentar o desempenho. Portanto, para a escolha da tecnologia MEMS de ondas milimétricas, a melhor implementação depende dos requisitos da aplicação e esta não é uma comparação direta.

Outra possibilidade é integrar no mesmo substrato vários componentes de RF e circuitos fabricados com as tecnologias e materiais mais adequados. Para reduzir a área necessária e a perda de potência nas interconexões entre esses circuitos, evoluiu-se para uma integração 3D heterogênea usando um *interposer*. Um *interposer* é um *interlayer* colocado entre diferentes tecnologias, principalmente entre a placa mestre (placa de circuito impresso - PCB) e circuitos em *chips* (realizados em várias tecnologias - Silício, GaAs, InP, fotônica, MEMS etc.), que pode interconectar seus sinais.

O mesmo dilema envolve a escolha de tecnologia para RF e ondas milimétricas e sua integração com o resto do sistema. Não existe uma abordagem única para implementar essa integração. A Figura 3 ilustra algumas possibilidades. O MEMS pode ser integrado com circuitos ativos no mesmo *chip* utilizando a mesma tecnologia de Si, conforme demonstrado pela IHP Microelectronics e ilustrado na Figura 3a. Nesta abordagem, as chaves MEMS de ondas milimétricas são usadas para realizar vários circuitos reconfiguráveis, como osciladores e LNAs [14]. Outra possibilidade é fabricar MEMS no *interposer*, conforme ilustrado conceitualmente na Figura 3b e demonstrado pelo CEA-LETI [15,16]. Aqui, circuitos maiores como *phased arrays* podem ser fabricados. Além disso, a disponibilidade de *Through Silicon VIAS* (TSVs) permite a integração 3D com circuitos ativos fabricados em outras tecnologias. Outra possibilidade é a fabricação separada de MEMS em tecnologias dedicadas de RF, que podem ser integradas no mesmo PCB, conforme demonstrado pela FBK Microsystems Technology [17] e ilustrado na Figura 3c.

Figura 3. Tecnologias RF MEMS e integração.

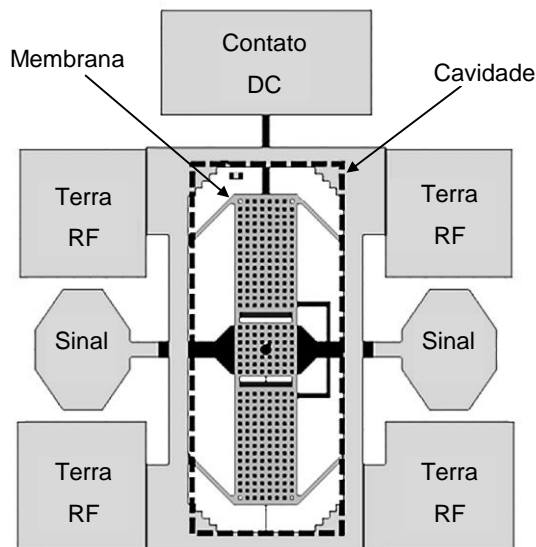


Fonte: Autor

3.2.1 TECNOLOGIAS BASEADAS EM CMOS (IHP)

As tecnologias baseadas em CMOS correspondem a abordagens de cima para baixo (*top-down*). A IHP possui duas tecnologias SiGe BiCMOS que permitem a fabricação de chaves RF MEMS: a 0,25 μm e a 0,13 μm . Ambas as tecnologias são adequadas para aplicações de ondas milimétricas, devido aos seus transistores bipolares de heterojunção (HBTs) com f_i/f_{max} de até 505/720 GHz [13]. A disponibilidade de TSVs e corrosão do substrato pelas costas são outras características interessantes para o desenvolvimento de *Systems-on-Chip* (SoC) para ondas milimétricas. O transceptor de 120 GHz da Silicon Radar, mencionado acima, foi desenvolvido usando a tecnologia IHP. A Figura 4 mostra a vista superior ilustrativa da chave MEMS para ondas milimétricas baseada em linhas do tipo *CoPlanar Waveguide* (CPW). O encapsulamento da chave não é mostrado nesta figura.

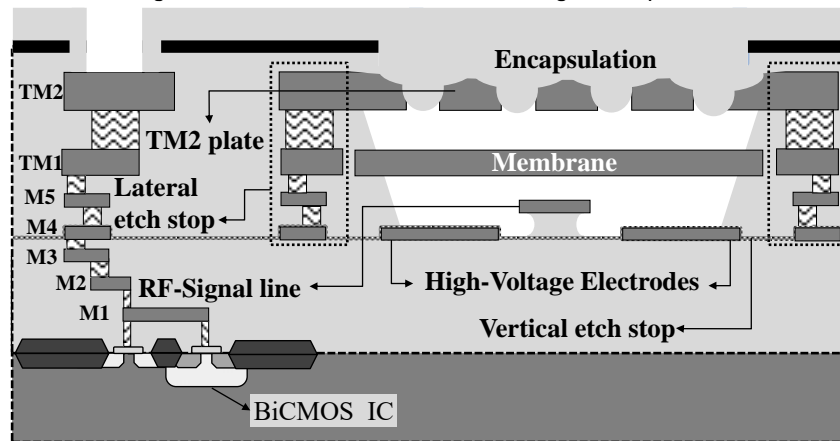
Figura 4. Vista superior da chave MEMS para ondas milimétricas da IHP.



Fonte: Adaptado de [18].

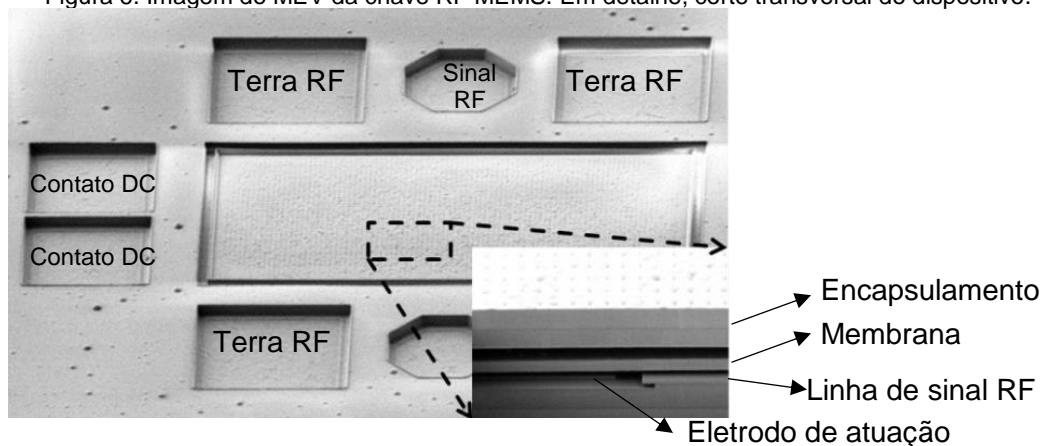
A seção transversal do *Front-End-Of-Line* (FEOL) com o módulo detalhado *Back-End-Of-Line* (BEOL) da tecnologia IHP de 0,13 μm é mostrado na Figura 5. O BEOL em questão possui sete camadas de metalização, cinco finas e duas espessas com diferentes distâncias entre elas [18,19]. Nesta tecnologia, a chave foi desenvolvida entre as camadas M4 e TM2. Para minimizar os acoplamentos capacitivos com o substrato, o sinal de RF foi colocado no M5. O nível metálico TM2 foi perfurado e recoberto com a passivação de $\text{SiO}_2/\text{Si}_3\text{N}_4$ para encapsular hermeticamente o dispositivo. A Figura 6 mostra uma imagem do microscópio eletrônico de varredura (MEV) do dispositivo liberado e encapsulado com corte transversal.

Figura 5. A chave RF MEMS na tecnologia 0,13 μm da IHP.



Fonte: Adaptado de [18].

Figura 6. Imagem do MEV da chave RF MEMS. Em detalhe, corte transversal do dispositivo.



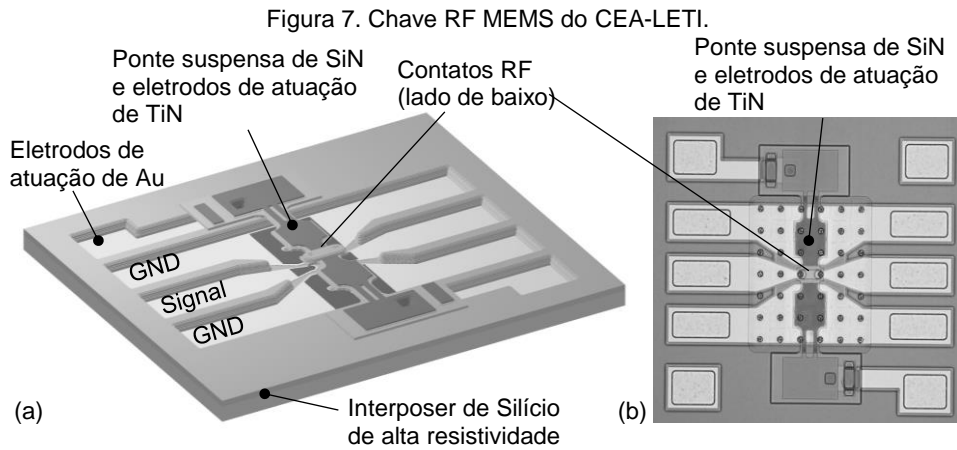
Fonte: Adaptado de [18].

3.2.2 TECNOLOGIAS MEMS (CEA-LETI)

O CEA-LETI utilizou uma abordagem de baixo para cima (*bottom-up*) para desenvolver *switches* RF MEMS de alta confiabilidade em *interposers* [15,16], para os quais foi desenvolvida uma tecnologia dedicada a MEMS. Para melhorar a confiabilidade, o CEA-LETI se concentrou em um conceito sem dielétrico, na tentativa de reduzir os efeitos de carregamento do material isolante, que são responsáveis por uma mudança na tensão de atuação, levando à falha da chave.

A chave série, ilustrada na Figura 7a, é baseada em uma ponte suspensa de nitreto de silício (SiN) com contatos metálicos de RF e eletrodos de atuação. Esta chave usa os terras da CPW como eletrodos fixos. Na Figura 7b é possível ver a chave fabricada (cortesia de CEA-LETI) com encapsulamento de filme fino. O *interposer* usado como substrato usa silício

de alta resistividade ($\rho > 2 \text{ k}\Omega\cdot\text{cm}$), que permite a corrosão do substrato de uma antena e fabricação de TSVs, por exemplo.



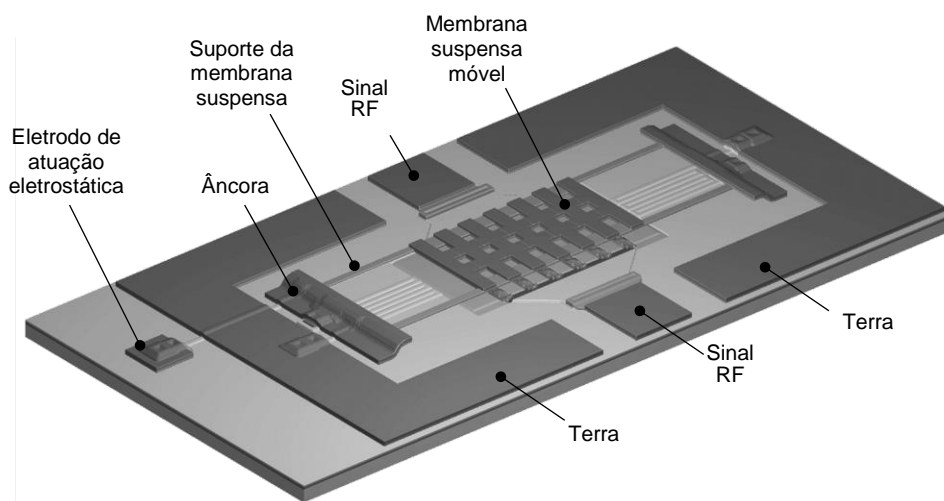
Fonte: (a) Autor. (b) Cortesia do CEA-LETI.

3.2.3 TECNOLOGIAS DEDICADAS (FBK)

O processo da FBK foi desenvolvido para se obter a flexibilidade necessária para permitir a fabricação de uma variedade de RF MEMS como chaves capacitivas, varactores e indutores, a circuitos mais complexos, como defasadores e antenas reconfiguráveis, que podem operar até 100 GHz.

O processo da FBK é baseado em uma abordagem modular de micro-usinagem de superfície, que adiciona etapas a uma sequência básica de processamento para atender aos requisitos específicos de diferentes dispositivos. Este processo permite, por exemplo, a fabricação de chaves RF MEMS capacitivas e resistivas com encapsulamento de filme fino. Um substrato de quartzo também pode ser usado para reduzir perdas, permitindo aplicações até 120 GHz. A chave série tem uma membrana suspensa atuada eletrostaticamente que contata a trilha do sinal interrompida como ilustrado na Figura 8.

Figura 8. Chave RF MEMS da FBK.



Fonte: Autor

3.3 CHAVE MEMS PARA ONDAS MILIMÉTRICAS

Em RF MEMS, as chaves são os componentes mais básicos. Elas foram estudadas, modeladas, exaustivamente testadas, empacotadas e integradas com sucesso. Diversas aplicações diferentes nas frequências de micro-ondas foram demonstradas e seus benefícios e desvantagens contrastaram em várias publicações. Vamos agora analisar a sua utilização em frequências de ondas milimétricas.

Estruturas MEMS integradas em guias de onda foram demonstradas com resultados muito promissores em frequências de ondas milimétricas e terahertz [20,21] com operação de até 700 GHz [22]. No entanto, este tipo de MEMS não será o foco das próximas seções, pois constitui um tipo diferente de *switch* com um conjunto limitado de aplicações, devido ao seu tamanho e custo consideráveis.

Em frequências mais baixas, as chaves RF MEMS são eletricamente pequenas. Por exemplo, em um substrato de sílica fundida ($\epsilon_r = 3,9$) o comprimento de onda guiado (λ_g) de uma linha de transmissão tipo CPW de 50Ω em 1 GHz é de aproximadamente 160 mm em comparação com as chaves que não são mais longas que algumas centenas de microns.

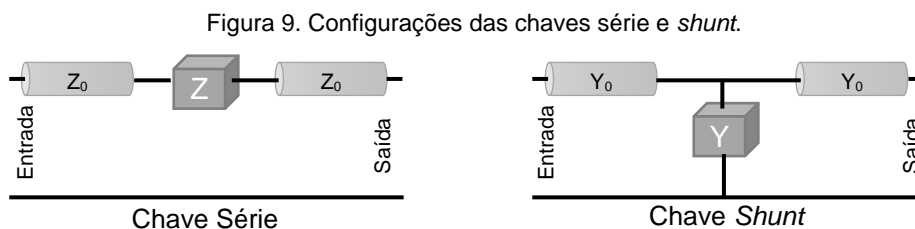
Nas frequências de ondas milimétricas, as dimensões das chaves precisam ser cuidadosamente consideradas. Considerando o mesmo substrato de sílica fundida, em 60 GHz e em 200 GHz, λ_g é igual a 3,3 mm e 0,8 mm, respectivamente. Isto significa que, para evitar a reflexão indesejada do sinal, ou a chave deve ser menor que $\lambda_g/10$ ou a sua impedância deve ser cuidadosamente casada às das linhas de entrada e saída através de uma rede de casamento. Isso pode ser desafiador se linhas de microfita (*microstrip*) forem usadas.

Uma *microstrip* de 50Ω em um substrato de sílica fundida de $500 \mu\text{m}$ de espessura tem $1,3 \text{ mm}$ de largura. Neste caso, a chave, para estar casada, deve ter aproximadamente a mesma largura da linha, o que não é mecanicamente adequado. Outra possibilidade é da linha ser reduzida (*tapered*) à largura da chave, o que requer um aumento do comprimento da chave para permitir o casamento das impedâncias da linha e da chave. A não ser que a chave seja eletricamente curta (ou seja, $\lambda_g/10$), menor que $330 \mu\text{m}$ em 60 GHz e $80 \mu\text{m}$ em 200 GHz .

Uma possibilidade de usar *microstrips* em chaves RF MEMS é reduzir a espessura do substrato, o que reduziria a sua largura ($\sim 210 \mu\text{m}$ para um substrato de $100 \mu\text{m}$ de espessura) o que relaxaria as restrições. No entanto, o afinamento do substrato aumenta a complexidade e o custo de fabricação. Além disso, as chaves *shunt* exigiriam uma via através do substrato, o que também aumentaria os custos, ou grandes capacitores para o aterramento, ou tocos (*stubs*) radiais, o que aumentaria a área da chave. Uma possibilidade é usar o BEOL de um processo CMOS para switches baseados em *microstrip* (como nos processos da IHP). Neste caso, a espessura do substrato é a distância entre a primeira e a última camada metálica, que varia de $5 \mu\text{m}$ a $10 \mu\text{m}$ para as tecnologias atuais. Em um processo CMOS, as vias estão disponíveis sem aumento de custo, mas o substrato fino (espessura do BEOL) reduz o fator de qualidade das linhas *microstrip*.

Pelas razões discutidas acima, a maioria das chaves MEMS em ondas milimétricas apresentadas na literatura são baseadas em linhas CPW. A impedância característica das CPWs é praticamente independente da espessura do substrato e o contato com o terra é facilmente acessível.

Devido à sua constituição, as chaves RF MEMS são dispositivos de banda larga, porém para aplicações em ondas milimétricas, a influência dos parasitas, como a capacitância da chave em aberto e a resistência ou capacitância da chave fechada, representada na como impedância Z e a admitância Y , podem limitar sua operação.



Fonte: Autor

As equações (2) e (3) expressam os parâmetros S das chaves séries e *shunt* relacionados à sua impedância de referência Z_0 , admitância Y_0 e à impedância da chave Z .

$$S_{série} = \begin{bmatrix} \frac{Z}{Z + 2Z_0} & \frac{2Z_0}{Z + 2Z_0} \\ \frac{2Z_0}{Z + 2Z_0} & \frac{Z}{Z + 2Z_0} \end{bmatrix} \quad (2)$$

$$S_{shunt} = \begin{bmatrix} -Y & 2Y_0 \\ Y + 2Y_0 & -Y \\ 2Y_0 & -Y \\ Y + 2Y_0 & Y + 2Y_0 \end{bmatrix} \quad (3)$$

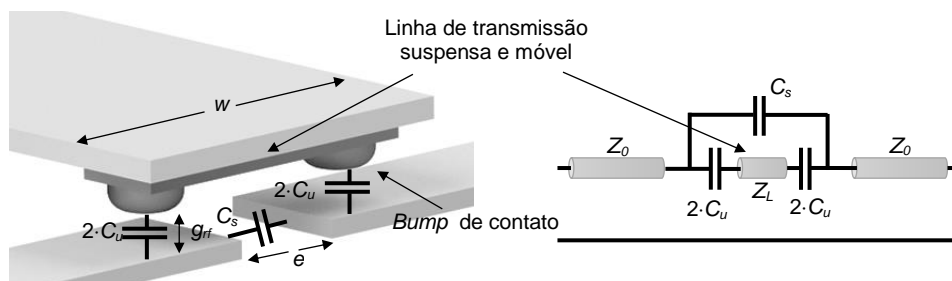
Nas próximas seções, a contribuição dos parasitas para a degradação do desempenho da chave RF MEMS será discutida.

3.3.1 CAPACITÂNCIA NO ESTADO NÃO-ACIONADO (C_u)

Chave Série

No estado não-acionado, uma chave série pode ser modelada por uma combinação de capacitores (C_s e C_u) e uma pequena seção de linha de transmissão suspensa com impedância característica Z_L , conforme ilustrado pela estrutura simplificada da Figura 10.

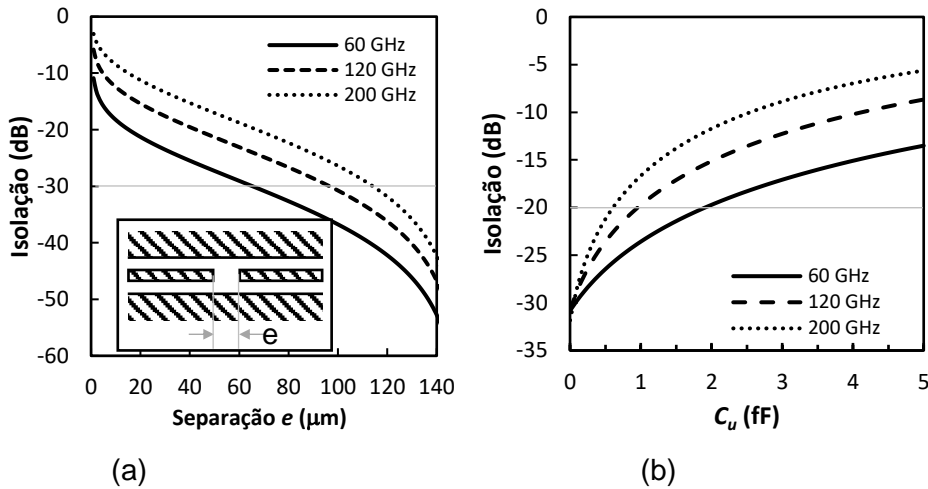
Figura 10. Chave série resistiva e seu modelo não-acionado.



Fonte: Autor

A separação e entre as linhas de transmissão de entrada e saída em uma chave série pode, em ondas milimétricas, degradar seriamente seu isolamento (parâmetro S_{21} no estado não-acionado), conforme mostrado na Figura 11. Para um isolamento de 30 dB em 60 GHz, 120 GHz e 200 GHz, a separação deve ser de pelo menos 70 μm , 100 μm e 120 μm , que representa uma capacitância série C_s de 0,8 fF, 0,4 fF e 0,2 fF, respectivamente, ou uma impedância de 3,3 k Ω . Em 60 GHz, a separação não é crítica, mas deve ser contabilizada, mas em 200 GHz, ela impõe uma largura w para o *switch* que não é eletricamente curta. Isso indica que a parte móvel da chave deve corresponder às impedâncias de entrada e saída.

Figura 11. a) Influência da separação entre entrada e saída na isolação de uma chave série. b) Degradação da isolação em função de C_u com $e = 70 \mu\text{m}$ para 60 GHz e $e = 120 \mu\text{m}$ para 200 GHz.



Fonte: Autor

Mesmo se esta separação for importante, o aspecto que controla o isolamento em chaves MEMS em ondas milimétricas é a capacitância C_u . Esta capacitância é o resultado da região de sobreposição A_c entre entrada/saída e a linha de transmissão suspensa no estado não-acionado. A capacitância C_u pode ser aumentada ainda mais *bump* de contato nas chaves resistivas. A Figura 11b mostra a degradação do isolamento em função do C_u . A capacitância C_u foi simulada considerando uma separação de $70 \mu\text{m}$, $100 \mu\text{m}$ e $120 \mu\text{m}$, em 60 GHz, 120 GHz e 200 GHz, respectivamente. É possível ver que uma capacitância de $0,6 \text{ fF}$ reduz o isolamento para 20 dB em 200 GHz porque a impedância torna-se menor ($\sim 1,3 \text{ k}\Omega$). Em 60 GHz, $C_u = 2 \text{ fF}$ produz o mesmo efeito.

A magnitude do isolamento pode ser expressa pela equação (4), negligenciando a impedância da linha de transmissão suspensa Z_L , que é frequentemente o caso da maioria das chaves até 50 GHz. O efeito da linha de transmissão suspensa será discutido adiante.

$$Isolação_{série} = |S_{21}| = \left| \frac{2Z_0}{Z + 2Z_0} \right| = \left| \frac{2Z_0}{Z_{C_s} \parallel Z_{C_u} + 2Z_0} \right| = \frac{2Z_0}{\sqrt{4Z_0^2 + \frac{1}{\omega^2 \cdot (C_s + C_u)^2}}} \quad (4)$$

onde ω é a frequência angular e Z_0 a impedância característica das portas de entrada e saída. Se $4Z_0^2 \ll \frac{1}{\omega^2 \cdot (C_s + C_u)^2}$ e $C_s \ll C_u$, que normalmente é o caso em chaves no estado não-acionado com bom isolamento, a equação (4) pode ser reduzida a equação (5).

$$Isolação_{série} = 4 \cdot \pi \cdot f \cdot Z_0 \cdot C_u \quad (5)$$

Esta relação pode ser verificada na Tabela 1, que mostra o isolamento e C_u de chaves RF MESM série confiáveis e bem estudadas na literatura. Nestas chaves, a capacitância C_u

foi extraída pelos autores, na maioria dos casos, a partir de suas medidas utilizando um modelo de capacitância em série. O isolamento também foi calculado usando a equação (5), que concordou bem com os dados fornecidos.

Tabela 1 – Isolação para chaves RF MEMS série confiáveis.

Referência	Chave	Isolação	C_u (fF)	Isolação (eq. 5)
[16]	CEA-LETI	25 dB @ 40 GHz	2,3*	24,8 dB
[23]	Rockwell	25 dB @ 50 GHz	1,75	25,2 dB
[24,25]	Radant - RMSW200HP	14 dB @ 20 GHz	16**	13,9 dB
[26]	U. of Michigan	23 dB @ 26 GHz	6-8	20,2 dB
[27]	Lincoln Labs	15 dB @ 40 GHz	8,5	13,4 dB
[28]	U. of California San Diego	15 dB @ 40 GHz	8,5	13,4 dB

* Ajustado a partir de dados medidos fornecidos pelo CEA-LETI.

** Ajustado de DC a 20 GHz usando dados apresentados em [24].

Fonte: Autor

Considerando a entrada/saída e a linha de transmissão suspensa como um capacitor de placas paralelas, como uma primeira aproximação (negligenciando o campo de espraiamento), é possível estimar uma faixa de áreas A_c para C_u que depende do gap g_{rf} . Para a maioria dos switches confiáveis, o g_{rf} está entre 1 e 3 μm , conforme mostrado na Tabela 2, que fornece as áreas tracejadas da Figura 12a. Para um isolamento de 20 dB ($C_u = 0,6$ fF em 200 GHz ou $C_u = 2$ fF em 60 GHz) considerando esta faixa de g_{rf} , a área de sobreposição A_c deve estar entre 70 e 200 μm^2 em 200 GHz e entre 230 e 680 μm^2 em 60 GHz.

Tabela 2 – Características eletromecânicas de chaves RF MEMS série confiáveis.

Referência	Chave	g_{rf} (μm)	k (N/m)	A ($\mu\text{m} \times \mu\text{m}$)	V_p (V)
[29]	CEA-LETI	0,9	182	2 x 40 x 115	22
[23]	Rockwell	2,5	12-15	75 x 75	50-60
[24,25]	Radant - RMSW200HP	1,0	60-100	20 x 35	60-80
[26]	U. of Michigan	1,5	79-119	100 x 70	45-55
[28]	U. of Cal. San Diego	0,85	6020	150 x 150	67-74
[30]	HRL	1,5	23*	100 x 100	30
[31]	Raytheon (Memtronics)	2,5	6-30	120 x 80	22
[32]	Omron	3,0	350-620*	1,4 mm ²	15-20

* Estivama usando equação (1).

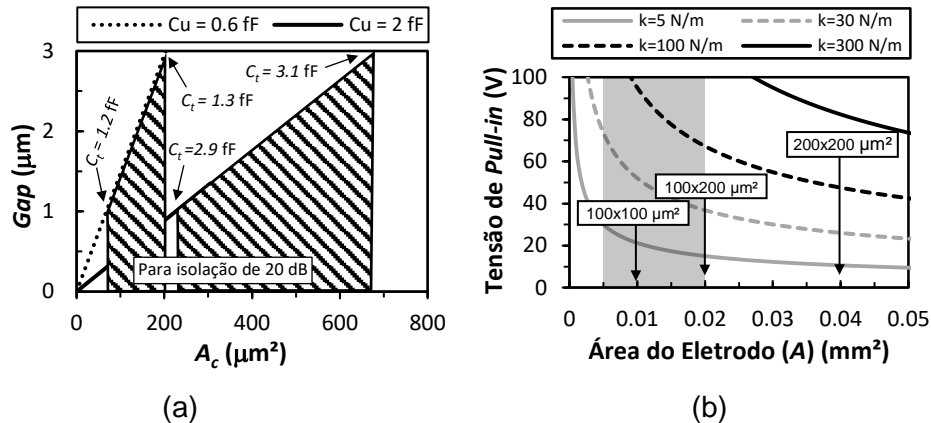
Fonte: Autor

Levando em conta a capacitância de espraiamento, a capacitância total C_t foi simulada numericamente (Maxwell 3D - Ansys) para diferentes áreas de sobreposição e $gaps$. A partir dos valores simulados, é possível verificar que a capacitância de espraiamento pode ser da mesma ordem ou maior que C_u , especialmente para áreas pequenas e grandes $gaps$. C_t de 1,2 a 1,3 pF foi encontrado para 200 GHz e de 2,9 a 3,1 pF para 60 GHz, mostrado na Figura 12a.

Para se obter uma capacitância total C_t de 0,6 fF, mantendo um isolamento de 20 dB, a área A_c deve ser reduzida a 25 μm^2 com um gap de 1 μm e para 50 μm^2 para um gap de 3 μm (não mostrado na Figura 12a). No entanto, isso pode depender muito da geometria da chave

e da existência de *bumps* de contato e/ou camada dielétrica e pode ser difícil conseguir um C_i tão baixo. Projetos de *switchs* criativos podem ajudar a reduzir essa capacitância. Um exemplo é o design “*fork tip*” da XCOM [33], que permitiu uma redução considerável de C_i de 10 a 3,8 fF.

Figura 12. a) Variação da área de sobreposição das linhas de transmissão suspensas e de entrada/saída (área C_u) para 0,6 fF e 2 fF, resultando em 20 dB de isolamento em 200 GHz e 60 GHz, respectivamente. b) Influência da constante de mola k e da área de eletrodo A na tensão de *pull-in* V_p para $g = 3 \mu\text{m}$. Região hachurada indica área normalmente usada em *switches* confiáveis.



Fonte: Autor

Como visto, a influência do *gap* no isolamento é bastante importante. No entanto, também tem uma forte influência na tensão *pull-in* V_p , como visto na Figura 11b e equação (1). É desejável ter a menor tensão possível com o maior *gap* possível para aumentar o isolamento. Um V_p baixo pode ser obtido com uma pequena constante de mola k , mas k precisa ser grande o suficiente para evitar a aderência (*stiction*) do eletrodo no estado acionado. Além disso, o aumento da área do eletrodo A ($A = L_e \cdot w$, Figura 2) pode reduzir a tensão de entrada, mas aumenta a área total do dispositivo.

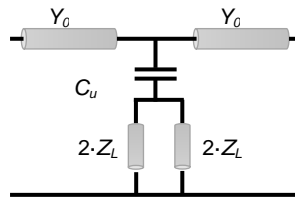
A constante de mola de chaves confiáveis (Tabela 2) pode variar drasticamente de alguns a milhares de Newton/metros, dependendo do projeto. A variação da área do eletrodo A , por outro lado, não é grande (excluindo-se as chaves da Omron e Radant), variando de 0,007 a 0,0225 mm^2 . O *switch* Omron, no entanto, precisa de um A muito grande para obter um V_p baixo, devido à combinação de *gap* grande e k alto. Todos os *switches* listados na Tabela 2 mostram uma tensão de *pull-in* V_p menor que 80 V, o que é importante para poder integrar *charge pumps* baseadas em CMOS.

A Figura 12b estima V_p requerida para diferentes k 's e A 's, para um *gap* de $3 \mu\text{m}$. Um *gap* maior relaxa algumas das restrições de projeto para se obter C_u baixo. Para projetos de alto k , uma área de eletrodo maior será necessária.

Shunt Switch

No estado não-acionado, um *switch shunt* pode ser modelado por uma combinação de um capacitor (C_u) e duas seções de linhas de transmissão suspensas com impedâncias características $2 \cdot Z_L$ conectadas ao terra, conforme ilustrado no modelo da Figura 13. Em chaves *shunt*, C_u é o principal parasita responsável pela perda de inserção (IL_{shunt}) que pode ser expressa pela equação (6), desprezando o efeito do comprimento elétrico das duas seções de linhas de transmissão suspensas. Estes serão analisados na seção 3.3.4.

Figura 13. Chave *shunt* e seu modelo não-acionado.



Fonte: Autor

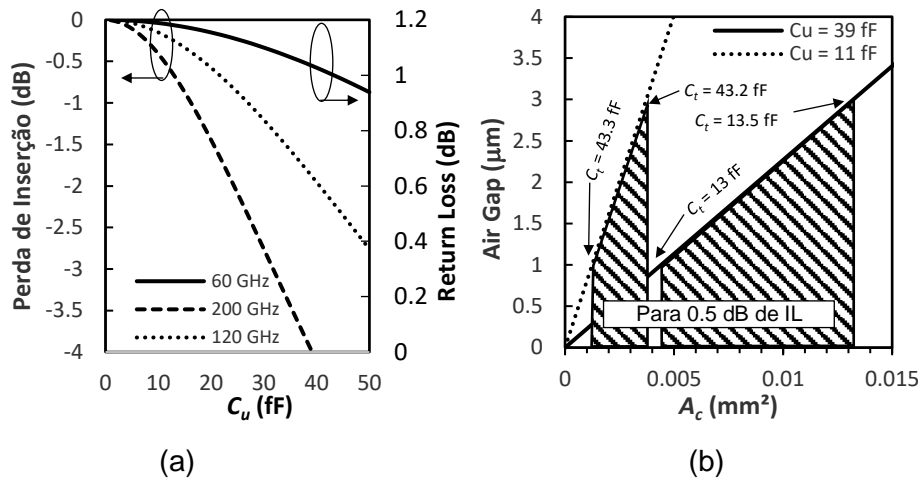
$$IL_{shunt(C_u)} = |S_{21}| = \left| \frac{2Y_0}{Y + 2Y_0} \right| = \left| \frac{2Y_0}{Y_{C_u} + 2Y_0} \right| = \frac{2Y_0}{\sqrt{4Y_0^2 + \omega^2 \cdot C_u^2}} \quad (6)$$

A Figura 14a mostra a perda de inserção em função de C_u para 60, 120 e 200 GHz sem considerar a perda resistiva, que será discutida nas seções a seguir. Para uma perda de inserção de 0,5 dB, C_u deve ser 39 fF em 60 GHz e 11 fF em 200 GHz. Nas chaves *shunt*, as restrições da área de sobreposição (A_c) são consideravelmente mais relaxadas, conforme mostrado na Figura 14b. A Figura 14b também mostra a capacitância total C_t simulada (ANSYS Maxwell) para diferentes *gaps* e áreas, onde é possível ver que a capacitância de espraiamento é pouco significativa nas capacitâncias maiores. A Tabela 3 corrobora essa informação com dados de chaves *shunt* confiáveis. É possível ver que C_u para essas chaves varia de 30 a 70 fF. Além disso, o A_c é muito maior quando comparado à chave série, variando de 0,00125 mm² (1250 μm²) a 0,0035 mm² (3500 μm²) e de 0,0045 mm² (4500 μm²) a 0,0135 mm² (13500 μm²) para uma perda de inserção de 0,5 dB em 200 GHz e 60 GHz, respectivamente.

Tabela 3 – Perda de inserção para chaves RF MEMS confiáveis.

Referência	Chave	Perda de Inserção	C_u (fF)
[31]	Raytheon (Memtronics)	0,06 dB @ 35 GHz	30-40
[34]	University of Michigan	0,4 dB @ 40 GHz	70
[29]	CEA-LETI	0,35 dB @ 40 GHz	40

Figura 14. a) Influência de C_u na perda de inserção de chaves *shunt*. b) Variação da área C_u para 11 fF e 39 fF, o que resulta em uma perda de inserção de 0,5 dB em 200 GHz e 60 GHz, respectivamente.



Fonte: Autor

3.3.2 RESISTÊNCIA DO ESTADO ATUADO (R_d)

Chave Série

Na discussão a seguir, as perdas resistivas/metálicas associadas às linhas de acesso não são consideradas.

A resistência do estado atuado R_d é responsável pela maior parte da perda de potência nas chaves RF MEMS. A contribuição de R_d para a perda de inserção pode ser expressa por (7). R_d tem dois componentes principais: (1) a resistência de contato R_c associada ao contato físico entre a linha de transmissão suspensa e as linhas de acesso; e (2) a resistência série R_s associada às perdas metálicas da linha de transmissão suspensa. Esta equação pode ser usada para extrair R_d da perda de inserção medida.

$$IL_{série(R_d)} = |S_{21}| = \left| \frac{2Z_0}{Z + 2Z_0} \right| = \frac{2Z_0}{R_d + 2Z_0} \quad (7)$$

R_c é inversamente proporcional à força de contato F_c e também depende do material e da rugosidade da superfície. A maioria dos switches RF MEMS confiáveis utiliza ouro ou ligas de ouro como material de contato, principalmente porque o ouro: (1) é um metal macio, que é importante para projetos com baixas forças de contato, produzindo R_c reduzido; (2) tem um alto ponto de fusão, permitindo correntes mais altas através da chave; (3) tem uma alta condutividade elétrica, o que reduz as perdas; e (4) não oxida, sendo também menos propenso a contaminação.

Para chaves baseadas em ouro, um contato elétrico estável é obtido com forças de contato maiores que 100 μN , o que produz resistências de contato de 0,15 Ω a 0,4 Ω para

chaves confiáveis [35]. A força de contato pode ser calculada analiticamente como mostrado em [36], mas depende de vários aspectos tecnológicos e de design. Em geral, para atingir 100 μN , a área do eletrodo varia de 0,01 mm^2 a 0,016 mm^2 .

Apesar das boas qualidades do ouro como material de contato, ele requer altas forças de restauração (força necessária para separar os contatos) devido à sua alta aderência de contato. Forças de adesão para contatos ouro-ouro podem chegar a 2,7 mN [37]. Para separar os contatos, a força de restauração deve ser maior que a força de adesão. A força de restauração é igual à constante da mola vezes o deslocamento do eletrodo móvel. Assumindo que o deslocamento é igual ao *gap* g , a força de restauração para uma chave com $k = 100 \text{ N/m}$ e $g = 3 \mu\text{m}$ é de apenas 300 μN . Por esta razão, vários *switches* usam ligas de ouro, como AuNi5, que possuem forças de adesão de contato muito menores, atingindo um máximo de 300 μN . Materiais mais duros, como o Ródio, produzem forças de adesão de contato menores que 100 μN [37]. Entretanto, esses outros materiais e ligas requerem forças de contato maiores, 300 μN para AuNi5 e 600 μN para Rh, a fim de obter um contato elétrico estável, e sua resistência de contato também é maior. A Tabela 4 mostra a força de contato para algumas chaves confiáveis.

Tabela 4 – Resistência do estado atuado para chaves RF MEMS confiáveis.

Ref.	Chave	Força de Contato (μN)	Perda de Inserção em DC	R_d (Ω)*	$R_{d \text{ Calc}}$ (Ω)**
[23]	Rockwell	100-150	0,08	1,0	0,9
[24,25]	Radant - RMSW200HP	200	0,10	1,0	1,1
[28]	U. of California San Diego	1200	0,2	1,6	2,3
[30]	HRL	300	0,12	1,6	1,4
[32]	Omron	4500	0,05	0,5	0,6

*Extraído pelos autores

** Calculado utilizando a equação (7)

Fonte: Autor

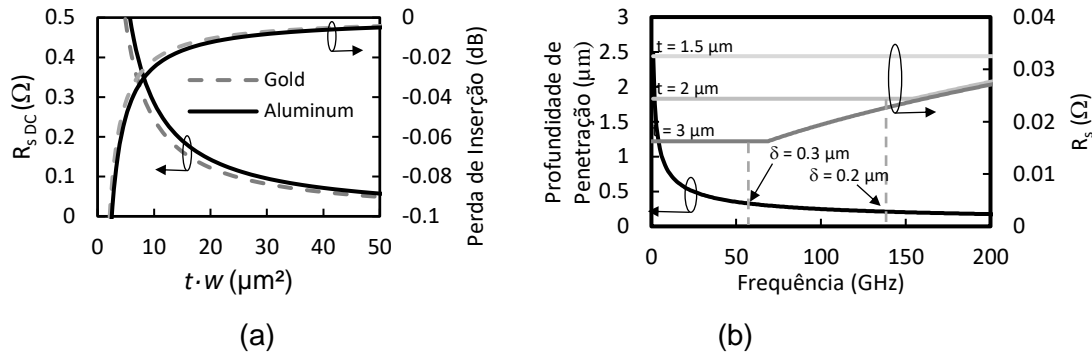
Em DC, a resistência série R_s (perdas metálicas na linha de transmissão suspensa) é representada por (8).

$$R_{s \text{ DC}} = \frac{1}{\sigma} \cdot \frac{L_s}{t \cdot w} \quad (8)$$

onde σ é a condutividade do metal, L_s é o comprimento entre a entrada e a saída, t é a espessura e w a largura da linha de transmissão suspensa. Como pode ser visto na Figura 15a, $R_{s \text{ DC}}$ é bem pequena na maioria das chaves RF MEMS. Para áreas de seção transversal ($t \cdot w$) da ordem de 12 μm^2 ($t = 0,5 \mu\text{m}$ e $w = 24 \mu\text{m}$), que são facilmente obtidas em RF MEMS, $R_{s \text{ DC}} = 0,2 \Omega$ e $|S_{21}| = 0,02 \text{ dB}$, que é insignificante, seguindo uma relação quase linear, chegando a 0,5 dB para 6 Ω . Portanto, em DC, a resistência de contato é o responsável principal pela perda de inserção. Além disso, como visto na Figura 15a, metais com

condutividade diferente ($\sigma_{\text{au}} = 4,1 \times 10^7 \text{ S/m}$ e $\sigma_{\text{al}} = 3,5 \times 10^7 \text{ S/m}$) quase não mostram influência na resistência.

Figura 15. a) Resistência $R_{S,DC}$ e respectiva perda de inserção em DC de uma trilha metálica de $100 \mu\text{m}$ de comprimento em função da área $t \cdot w$. b) Profundidade de penetração para um condutor de ouro e respectiva resistência R_s para uma linha de transmissão com $w = 50 \mu\text{m}$ e $L_s = 100 \mu\text{m}$ para diferentes espessuras.



Fonte: Autor

À medida que a frequência aumenta, o efeito de penetração reduz a seção transversal efetiva da linha de transmissão que transporta corrente, e R_s aumenta conforme mostrado pela equação (9) e ilustrado na Figura 15b para um condutor retangular.

$$R_s = \frac{1}{\sigma} \cdot \frac{L_s}{10\delta(t + w - 10\delta)} \quad (9)$$

onde L_s é o comprimento da linha de transmissão suspensa e δ é a profundidade de penetração dada por:

$$\delta = \sqrt{\frac{1}{\pi \cdot f \cdot \sigma \cdot \mu}} \quad (10)$$

Onde f é a frequência e μ é a permeabilidade magnética do meio. Sabe-se que aproximadamente 99% da corrente em um condutor está confinada dentro de uma camada com espessura de $5 \cdot \delta$. Por esse motivo, o efeito de penetração aumenta a resistência quando a espessura t do condutor é menor que $5 \cdot \delta$. Em geral, a largura w é determinada pela impedância da linha de transmissão e é muito maior que sua espessura.

O efeito de proximidade (sinal e terra) pode reduzir ainda mais a área efetiva, limitando ainda mais a área metálica em que a corrente flui na chave. Esse efeito pode ser melhor analisado com simulações numéricas, mas resulta em um aumento de R_s .

Em qualquer caso, as perdas metálicas associadas à linha de transmissão são pequenas em comparação com as perdas relacionada à R_c e, na maioria dos casos, podem

ser desconsideradas. A Tabela 4 compara a resistência do estado acionado para várias chaves confiáveis. É possível ver que o R_d extraído pelos autores das diferentes chaves concorda muito bem com a resistência R_d calculada usando a equação (7).

Chave Shunt

A resistência do estado acionado degrada o isolamento de chaves *shunt* resistivas, conforme expresso na equação (11). Um R_d de 0,5 Ω , 1 Ω e 1,5 Ω resulta em um isolamento constante em frequência de 34 dB, 28 dB e 25 dB, respectivamente. Estes valores corresponderiam ao isolamento de uma chave *shunt* se R_d fosse o único elemento parasita. Na realidade, a pequena linha de transmissão suspensa e qualquer outro parasita devem ser considerados no modelo de isolamento e serão discutidos mais adiante.

$$Isolação_{shunt(R_d)} = |S_{21}| = \left| \frac{2Y_0}{Y + 2Y_0} \right| = \frac{2Y_0}{1/R_d + 2Y_0} \quad (11)$$

3.3.3 CAPACITÂNCIA DO ESTADO ATUADO (C_d)

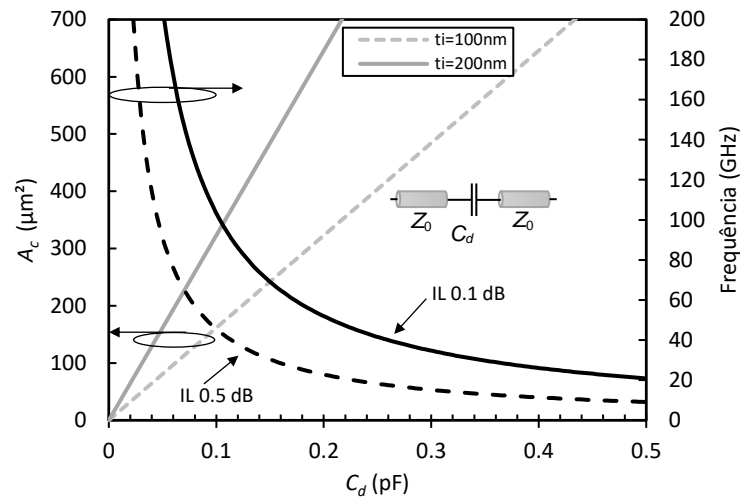
Chave Série

Para chaves capacitivas, a área A_c entre a entrada/saída e a linha de transmissão suspensa (mesma área da capacitância de isolamento C_u) é importante. Além de controlar o isolamento no estado não-acionado, ela também determina a frequência de corte inferior e a perda de inserção nesse tipo de *switch*. A equação (12) expressa a contribuição da capacitância do estado acionado C_d na perda de inserção desta chave.

$$IL_{série(C_d)} = \frac{2Z_0}{\sqrt{4Z_0^2 + \frac{1}{\omega^2 \cdot C_d^2}}} \quad (12)$$

A Figura 16 ilustra a relação entre A_c e a perda de inserção (0,1 dB e 0,5 dB) em diferentes frequências, para isolantes com duas espessuras diferentes ($t_i = 100$ nm e 200 nm, respectivamente, com $\varepsilon_r = 7$), considerando um modelo de placas paralelas. No estado acionado, a capacitância total considerando o campo de espraiamento (simulação com ANSYS Maxwell) é apenas 5% maior que a aproximação de placas paralelas, portanto o campo de espraiamento pode ser desprezado para as áreas e espessuras dielétricas envolvidas.

Figura 16. Correlação entre a área do capacitor no estado atuado A_c , a capacitância C_d e a frequência da perda de inserção de 0,1 dB e 0,5 dB, respectivamente.



Fonte: Autor

Para um isolamento de 20 dB no estado não acionado, a área de sobreposição A_c deve estar entre $70 \mu\text{m}^2$ e $200 \mu\text{m}^2$ em 200 GHz e entre $230 \mu\text{m}^2$ e $680 \mu\text{m}^2$ em 60 GHz (não considerando o campo de espreadimento), como mostrado em Figura 12a. Com base na Figura 16, a Tabela 5 resume as informações das faixas de A_c mencionadas acima. Como podemos ver, há uma compensação entre a área, a espessura dielétrica e a perda de inserção. À medida que a capacitância aumenta (A_c aumenta e t_i diminui), a perda de inserção reduz, como esperado, porque a impedância da capacitância diminui com a frequência. É possível ver que a espessura dielétrica tem um forte impacto na perda de inserção. Para a A_c necessária para se obter um isolamento de 20 dB no estado não-acionado em 60 GHz e 200 GHz, é possível ver que uma perda de inserção de 0,5 dB no estado acionado não é difícil de se obter.

Tabela 5 – Relação entre a perda de inserção, área A_c e espessura do dielétrico t_i .

Isolação 20 dB	A_c (μm^2)	$t_i = 200 \text{ nm}$		$t_i = 100 \text{ nm}$	
		IL 0,5 dB	IL 0,1 dB	IL 0,5 dB	IL 0,1 dB
@	230	60 GHz	150 GHz	30 GHz	75 GHz
60 GHz	680	20 GHz	50 GHz	10 GHz	25 GHz
@	70	220 GHz	480 GHz	110 GHz	240 GHz
200 GHz	200	70 GHz	160 GHz	35 GHz	80 GHz

Fonte: Autor

No entanto, o C_d real é altamente dependente da qualidade da superfície do dielétrico e das camadas de metal. A rugosidade da superfície pode degradar seriamente a capacitância e deve ser levada em consideração.

Uma abordagem óbvia para garantir maior capacitância, assim menor perda de inserção, seria reduzir ainda mais t_i , mais fino que 100 nm, mas isso aumentaria a densidade

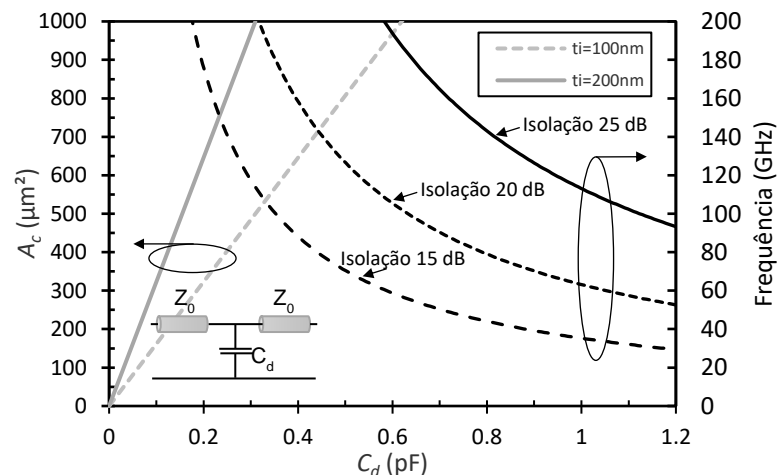
de defeitos no dielétrico e reduziria a tensão de ruptura em filmes tradicionalmente usados de nitreto de silício (SiNx) depositados por deposição química em fase vapor assistida por plasma (PECVD). O SiNx é frequentemente usado como material dielétrico porque é facilmente obtido e compatível com CMOS. No entanto, materiais não convencionais com alta constante dielétrica relativa, como Titanato de Estrôncio - STO - ($\epsilon_r \sim 120$) e Titanato de Estrôncio Bário - BST - ($\epsilon_r > 200$), têm sido usados com sucesso para aumentar o C_d [38,39]. Técnicas de deposição não convencionais, como a deposição química em fase vapor assistida por plasma de alta densidade indutivamente acoplado (HDICP CVD), também são usadas para obter filmes de SiNx de baixa rugosidade (25 nm) com rigidez dielétrica alta [40].

Chave Shunt

A capacitância do estado acionado degrada o isolamento de acordo com a equação (13). A Figura 17 ilustra a relação entre A_c e frequência para um isolamento de 15 dB, 20 dB e 25 dB, para duas espessuras diferentes de dielétricos ($t_i = 100$ nm e 200 nm com $\epsilon_r = 7$), considerando um modelo de placas paralelas. Na Figura 17 é possível observar que um isolamento de 20 dB em 200 GHz pode ser obtido com A_c de aproximadamente $530 \mu\text{m}^2$ (para $t_i = 100$ nm) e $1000 \mu\text{m}^2$ (para $t_i = 200$ nm), o que é muito menor que o A_c necessário para se obter uma perda de inserção de 0,5 dB no estado não-acionado. Isto também é verdade para o isolamento em 60 GHz. As mesmas considerações feitas para a chave capacitiva série relacionado à rugosidade da superfície devem ser consideradas para a chave *shunt*.

$$Isolação_{shunt(C_d)} = \frac{2Y_0}{\sqrt{4Y_0^2 + \omega^2 \cdot C_d^2}} \quad (13)$$

Figura 17. Correlação entre a área de capacitor no estado atuado A_c , a capacitância C_d e a frequência para um isolamento de 15 dB, 20 dB e 25 dB.

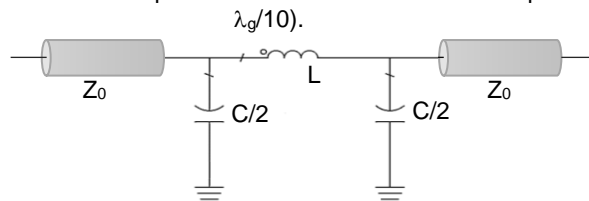


3.3.4 SEÇÃO DE LINHA DE TRANSMISSÃO SUSPensa (TL_s)

Chave Série

Em baixas frequências, onde o comprimento da região suspensa é menor que $\lambda_g/10$, a linha suspensa pode ser modelada como um indutor em série e capacitor em *shunt* em uma configuração Π , conforme ilustrado na Figura 18. A indutância L e capacitância C neste modelo estão relacionadas na equação (14) com a impedância característica Z_L , a constante dielétrica efetiva ϵ_{ref} , a velocidade da luz c e o comprimento L_s da linha de transmissão suspensa. Para um comprimento L_s de $\lambda_g/10$, o erro da perda de inserção do modelo concentrado alcança aproximadamente 0,2 dB, como pode ser visto na Figura 18, onde o modelo Π (Π -Model) é comparado a um modelo de linha de transmissão ideal (TLine) com $Z_L = 95 \Omega$, $\epsilon_{ref} = 5,5$ e $L_s = 100 \mu\text{m}$. É possível ver que o modelo Π concorda bastante bem com a perdas de inserção e retorno e fase para comprimentos inferiores a $\lambda_g/10$. Um modelo que utiliza um único indutor série (L-Series) com valor expresso pela equação (14) pode ser usado como uma estimativa aproximada em baixas frequências (micro-ondas) e altas impedâncias características, mas como pode ser visto na Figura 18, em ondas milimétricas, o modelo do indutor série desvia bastante rápido da resposta da a linha de transmissão e do modelo Π .

Figura 18. Modelo de elemento concentrado para uma linha de transmissão suspensa eletricamente curta ($L_s < \lambda_g/10$).



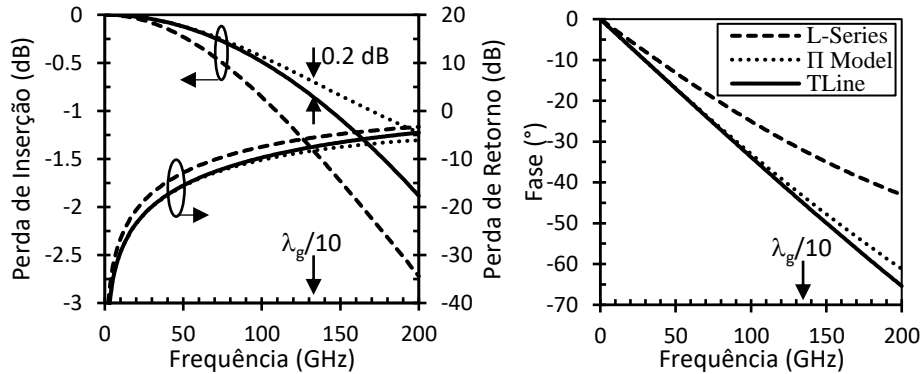
Fonte: Autor

$$L (H) = \frac{Z_L \cdot \sqrt{\epsilon_{ref}} \cdot L_s}{c} \quad e \quad C (F) = \frac{L}{Z_L^2} \quad (14)$$

Nas chaves, a trilha do sinal da linha de transmissão é suspensa e cercada por ar, portanto, sua constante dielétrica efetiva ϵ_{ref} é reduzida em comparação com uma linha não suspensa. Sobre um substrato de quartzo, o ϵ_{ref} de uma CPW (trilhas do terra no substrato e trilha do sinal flutuando sobre o substrato) varia de 2,1 a 1,3 para um *gap* de ar de 0,5 μm a 5 μm , considerando uma largura do sinal entre 20 μm e 60 μm . Assim, para este caso, $\lambda_g/10$ em 60 GHz, 100 GHz e 200 GHz é igual a 345 μm , 210 μm e 100 μm , respectivamente.

Portanto, se o comprimento da linha de transmissão suspensa for inferior a $\lambda_g/10$ para a frequência desejada, ela pode ser modelada com precisão usando o modelo Π .

Figura 18. Comparação entre o modelo do indutor série (L-Series), o modelo Π (Π Model) e o modelo de linha de transmissão (TLine) com $Z_L = 95 \Omega$, $\epsilon_{reff} = 5.5$ e $L_s = 100 \mu\text{m}$.



Fonte: Autor

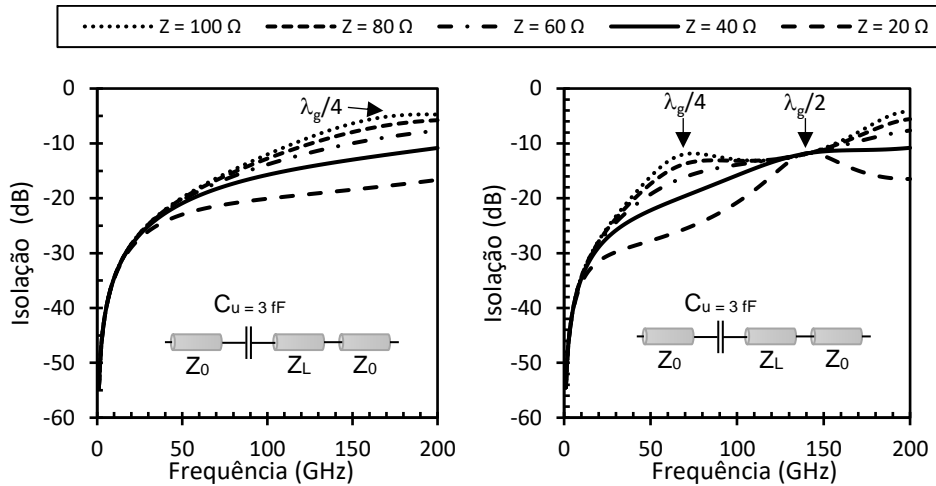
Por outro lado, para substratos com constante dielétrica alta, como silício ($\epsilon_r = 11,9$), o ϵ_{reff} varia de 5,5 a 3,2 com a mesma variação de gap e em 60 GHz, 100 GHz e 200 GHz os valores de $\lambda_g/10$ se tornam 213 μm , 128 μm e 64 μm , respectivamente. Dependendo do substrato, da geometria da chave e da frequência de operação, a linha de transmissão suspensa deve ser modelada como uma linha de transmissão para prever com precisão seu comportamento. A Figura 19 mostra a simulação (ADS -Keysight) do isolamento de uma chave série usando um modelo de linha de transmissão para a linha suspensa. O isolamento é modelado com um capacitor $C_u = 3 \text{ fF}$ em série com uma linha de transmissão ($\epsilon_{reff} = 5,5$, $L_s = 150 \mu\text{m}$ e $L_s = 450 \mu\text{m}$). Observe que a resistência da linha de transmissão suspensa não tem efeito no isolamento da chave série e é muito menor que a resistência de contato R_c , conforme discutido anteriormente.

Na Figura 19, o efeito da impedância característica no isolamento é evidente, particularmente em ondas milimétricas. É possível ver que linhas de transmissão de baixa impedância característica podem aumentar o isolamento. No entanto, linhas de transmissão de baixa impedância característica exigem uma separação pequena entre a sinal e os terras de uma CPW e uma trilha larga em *microstrips*. As dimensões requeridas para linhas de transmissão de baixa impedância característica podem ser difíceis de implementar devido ao processo de fabricação ou restrições mecânicas e resultarão em altas perda de inserção devido ao descasamento de impedância no estado acionado da chave.

O comprimento da linha de transmissão suspensa desempenha um papel importante no isolamento. Em $\lambda_g/4$, onde o descasamento de impedância é máximo, a linha de transmissão

afeta fortemente o isolamento, enquanto em $\lambda_g/2$, onde a entrada e saída estão casadas, a impedância da linha suspensa não tem influência, como visto na Figura 19.

Figura 19. Isolação para uma chave série resistiva com $\epsilon_{\text{reff}} = 5.5$ e $L_s = 150 \mu\text{m}$ (Esquerda) e $L_s = 450 \mu\text{m}$ (Direita) para diferentes impedâncias características (Z_L) da linha de transmissão suspensa.

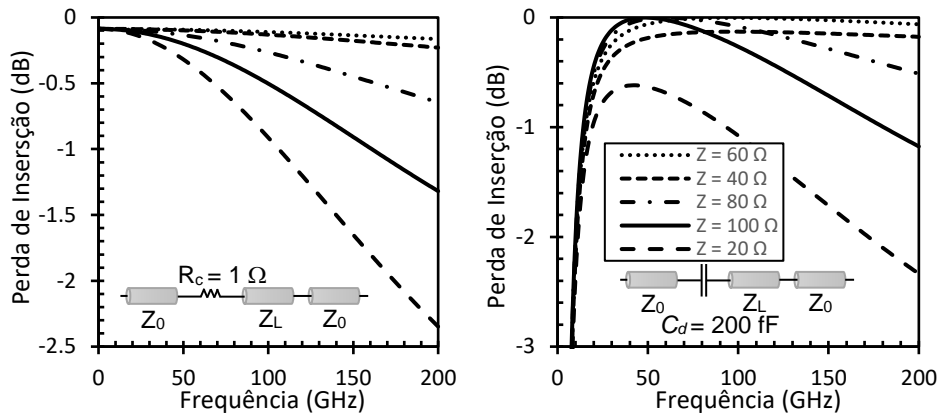


Fonte: Autor

O descasamento da impedância da linha de transmissão suspensa também pode resultar em alta perda de inserção, conforme ilustrado na Figura 20 para chaves resistivas e capacitivas. Em ondas milimétricas, a impedância característica da linha de transmissão suspensa deve ser o mais próximo possível de 50Ω (para $Z_0 = 50 \Omega$). Para a chave resistiva ilustrada na Figura 20, uma perda de inserção de $0,2 \text{ dB}$ devido ao descasamento de impedâncias (não considerando a influência de R_c) é obtida em 200 GHz para uma linha de transmissão de 60Ω , enquanto a mesma perda de inserção ocorre em 65 GHz para uma linha de 80Ω .

Para chaves capacitivas, impedâncias características menores que 50Ω resultam em maior perda de inserção, devido à sua natureza capacitiva, e devem ser evitadas. Para impedâncias características superiores a 50Ω , o descasamento de impedâncias pode resultar em uma perda de inserção importante, dependendo do comprimento elétrico do dispositivo. Para a chave capacitiva ilustrada Figura 20, uma perda de inserção de $0,1 \text{ dB}$ é obtida em 160 GHz para uma linha de transmissão de 60Ω , enquanto a mesma perda de inserção ocorre em 70 GHz para uma linha de 80Ω .

Figura 20. Perda de Inserção de uma chave série resistiva (Esquerda) e capacitiva (direita) com $\epsilon_{\text{eff}} = 5.5$ e $L_s = 150 \mu\text{m}$ para impedâncias características suspensas Z_L .



Fonte: Autor

Quando $Z_L = 50 \Omega$, para a chave resistiva, a perda de inserção é constante, independentemente da frequência; para a chave capacitiva, a perda de inserção é zero para as frequências acima da frequência de curto-circuito do capacitor.

A perda máxima de inserção relacionada ao descasamento de impedâncias que ocorre em $\lambda_g/4$ pode ser calculada usando a equação (15).

$$IL = \sqrt{1 - \left(\frac{Z_L^2 - Z_0^2}{Z_L^2 + Z_0^2} \right)^2} \quad (15)$$

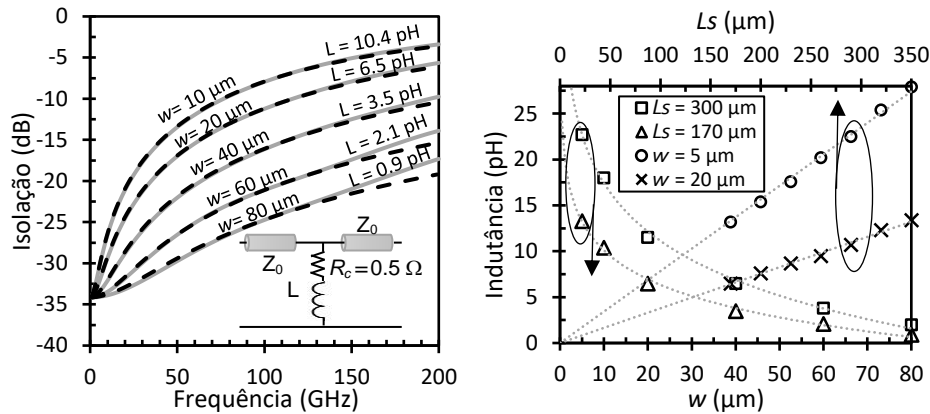
Chave Shunt

Nas chaves *shunt*, a região suspensa pode ser modelada como um indutor em *shunt*. Nas chaves resistivas, à medida que a frequência aumenta, a impedância do indutor também aumenta, reduzindo assim o isolamento. Esse comportamento é ilustrado na Figura 21, comparando os resultados da simulação e do modelo. As chaves *shunt* foram simulados no ANSYS HFSS usando uma configuração CPW com impedância característica de 50 Ω . A largura w da chave foi variada para alterar a indutância equivalente L . Os resultados simulados foram ajustados no Ansys Circuit Designer para um modelo *shunt* LR. É possível ver que o modelo concorda muito bem com a simulação para a maioria das indutâncias. Para indutâncias baixas (2,1 e 0,9 pH) para frequências acima de 150 GHz, o modelo começa a derivar da simulação numérica devido a fenômenos de segunda ordem que não são modelados pelo circuito LR. O valor da indutância não é simples de calcular e é melhor extraí-la de chaves simuladas ou medidas. No entanto, é interessante e importante analisar a tendência geral da indutância em função da geometria da chave. A Figura 21 também mostra várias chaves simuladas em função de seu comprimento L_s e sua largura w . A indutância

apresenta um comportamento logarítmico em função de w e um comportamento linear em função de L_s . A variação da espessura mostrou pouca influência no valor da indutância. A mudança de $0,5 \mu\text{m}$ para $3 \mu\text{m}$ resultou em uma variação de apenas $0,5 \text{ pH}$.

Os valores de indutância apresentados como resultado da simulação numérica são relacionados a um determinado *switch* e não devem ser tomados como valores universais. O valor da indutância extraída depende da tecnologia de fabricação da chave, outros elementos parasitas, do *gap* e assim por diante. No entanto, o aspecto importante a se ter em mente ao projetar chaves RF MEMS é seu comportamento em uma função de sua geometria. Ferramentas numéricas devem ser usadas para modelar a chave corretamente e considerar os efeitos da indutância *shunt*.

Figura 21. Esquerda: Isolamento em função da largura w da chave. Linha sólida - simulação numérica (Ansys HFSS); Linha tracejada - modelo LR. Direita: influência geométrica na indutância em da chave *shunt*.



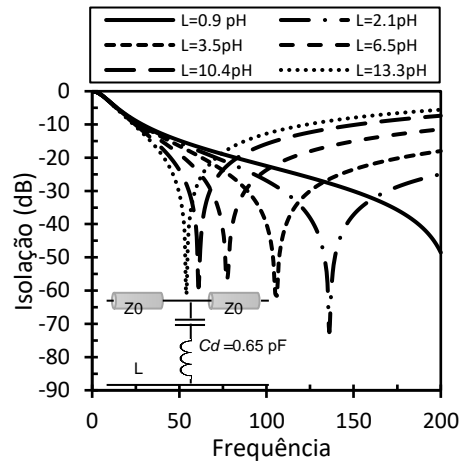
Fonte: Autor

Em chaves *shunt* capacitivas, a combinação da indutância equivalente e da capacitância de contato C_d resulta em um zero de transmissão na frequência de ressonância f_0 , que é dada pela equação (16). Essa associação pode ser usada para aumentar o isolamento da chave em f_0 . A Figura 22 ilustra como a combinação L- C_d pode ser usada para ajustar o isolamento das chaves *shunt* capacitivas. Este efeito também pode ser usado em *switches* resistivos, incluindo deliberadamente um capacitor *shunt* em série com a chave. Normalmente, isso é feito incluindo uma camada dielétrica fina entre a chave e o terra, enquanto mantém se o contato resistivo entre a chave e o sinal.

Considerando a variação de indutância obtida na simulação numérica apresentada na Figura 22 e um C_d de $0,65 \text{ pF}$, é possível mudar o zero de transmissão de aproximadamente 50 GHz para mais de 200 GHz , sem considerar outros elementos parasitas relacionados à tecnologia da chave e sua geometria.

$$f_0 = \frac{1}{2\pi\sqrt{L \cdot C_d}} \quad (16)$$

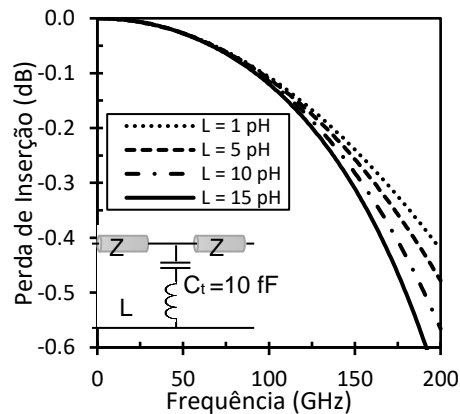
Figura 22. Efeito simulado da indutância da chave no isolamento de chaves *shunt* capacitivas. Circuito simulado no Ansys Circuit Designer.



Fonte: Autor

A indutância da chave *shunt* também degrada a perda de inserção, como mostrado na Figura 23. Pode-se observar que o efeito se torna evidente após 100 GHz. No entanto, a degradação da perda de inserção é limitada. Em 200 GHz, aumentando a indutância de 1 pH para 15 pH, a perda de inserção aumenta apenas 0,26 dB, considerando uma capacitância do estado não acionado C_t de 10 fF. À medida que a capacitância aumenta, a perda de inserção também aumenta, conforme mostrado na Figura 14, e o efeito da indutância da chave torna-se mais pronunciado também em frequências mais baixas. Com C_t de 16 fF, a mesma variação de indutância resulta em uma variação de 0,6 dB em 150 GHz (não mostrada na figura).

Figura 23. Efeito simulado da indutância na perda de inserção de chaves *shunt*.



Fonte: Autor

3.3.5 DIRETRIZES DE CHAVES MEMS PARA ONDAS MILIMÉTRICAS

Ao analisar o comportamento dos elementos parasitas discutidos nas seções anteriores, é possível delinear algumas diretrizes gerais para o projeto de chaves em ondas milimétricas. As dimensões e características específicas das chaves dependem profundamente da tecnologia disponível e da aplicação de interesse.

Chave Séries

Em geral, as chaves série tendem a ser mais simples de implementar e mostram resposta de banda larga com baixas perdas de inserção, mas seu isolamento é um pouco degradado em ondas milimétricas, o que pode limitar a gama de aplicações em que podem ser usados. Elas são fáceis de serem implementados em topologias *microstrip* ou CPW.

Isolação: é controlada pela capacitância do estado não-acionado C_u , embora a capacitância relacionada à separação entre as linhas de transmissão de entrada e saída (C_s) possa degradar ainda mais o isolamento. Como a impedância dessas capacitâncias diminui com a frequência, atenção especial deve ser dada em ondas milimétricas. O *gap* da chave deve ser aumentado tanto quanto possível, enquanto a área de sobreposição A_c deve ser reduzida para diminuir C_u . No entanto, o aumento do *gap* resulta em um aumento da tensão de *pull-in* V_p que deve ser mantida abaixo de 80 V (limite de um *chage pump* integrado). O aumento da área do eletrodo A e a redução da constante da mola k da chave reduzem V_p . O aumento de A aumenta a área do *switch*, o que pode impedir seu uso em algumas aplicações, como em defasadores de linha comutada (consulte a seção 0), e a redução de k pode levar ao *stiction*. A impedância característica da linha de transmissão suspensa Z_L deve estar próxima de 50 Ω para evitar maior degradação do isolamento.

Perda de Inserção: Se a impedância característica Z_L estiver próxima de 50 Ω , então a perda de inserção será devida principalmente à resistência do estado atuado R_d ou capacitância C_d , em chaves resistivas ou capacitivas, respectivamente. R_d é composto principalmente da resistência de contato R_c e depende da força de contato e do material. O ouro como material de contato resulta em um pequeno R_c com baixa força de contato, no entanto, requer uma grande força de separação (alto k). O ródio requer uma força de separação muito menor, mas uma força de contato maior e possui um R_c maior. Um bom compromisso é uma liga de ouro-níquel. Para chaves capacitivas, C_d deve ser grande o suficiente para atuar como um curto-circuito na frequência de interesse, sem comprometer o isolamento, pois ambos os capacitores (C_d e C_u) compartilham a mesma área. A fim de relaxar algumas restrições, um material de alta constante dielétrica pode ser usado para aumentar C_d sem aumentar C_u .

Chaves *Shunt*

Este tipo de chave permite um alto isolamento para uma banda estreita usando a indutância de chave e a capacitância de estado atuado para se obter uma ressonância. *Switches* baseados em CPW são de implementação complicada.

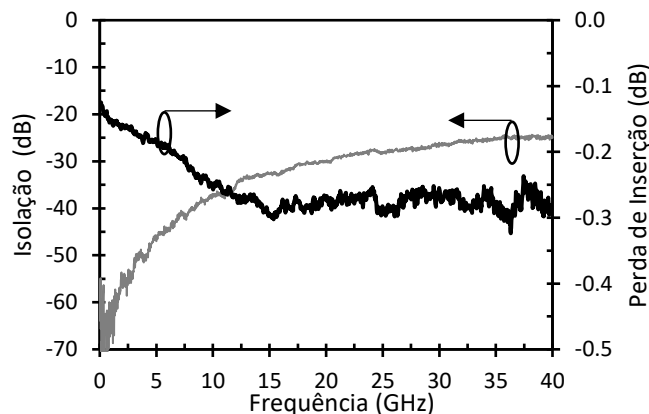
Perda de Inserção: C_u degrada a perda de inserção com pouca influência da indutância da chave em frequências abaixo de 100 GHz. Grandes *gaps* e pequena área de sobreposição A_c resultam em pequena perda de inserção. Os mesmos aspectos mecânicos que os descritos para a chave série também se aplicam.

Isolação: É degradada pela resistência de contato R_c e pela indutância L , para chaves resistivas. Os materiais de contato também desempenham um papel importante na mecânica da chave, conforme discutido para a chave série. A capacitância do estado acionado combinada com a indutância da chave pode fornecer um bom isolamento, adicionando um zero de transmissão na frequência fornecida em (16).

3.3.6 CHAVE RF MEMS BANDA-LARGA

A Figura 24 mostra uma chave resistiva série de banda larga desenvolvida pelo CEA-LETI, com base na tecnologia descrita na seção 3.2. Este *switch* mostra um excelente desempenho de DC a 40 GHz, com uma baixa perda de inserção de 0,3 dB e um alto isolamento de 25 dB em 40 GHz. Este resultado ilustra o comportamento geral do desempenho neste tipo de chave de banda larga.

Figura 24. Medidas do isolamento e da perda de inserção da chave RF MEMS série resistiva do CEA-LETI [16]. Os dados medidos foram cortesia da CEA-LETI.



Fonte: Dados medidos foram cortesia da CEA-LETI.

O isolamento do *switch* concorda muito bem com o modelo de um capacitor em série, resultando em um $C_u = 2,3$ fF. O modelo LR série para a perda de inserção, por outro lado,

não concorda com as medições e uma análise detalhada da estrutura da chave, considerando sua geometria, linhas de acesso, estreitamento das linhas e tecnologia (características do material) deve ser realizada para prever corretamente a perda de inserção.

A Tabela 6 resume o estado-da-arte das chaves MEMS banda-larga para ondas milimétricas. Como pode ser visto, o isolamento máximo alcançado é de cerca de 25 dB em 50 GHz.

Como a capacitância no estado não-acionado controla o isolamento, o isolamento diminui continuamente com a frequência. Esse efeito limita a utilização destas chaves em circuitos de chaveamento (e.g. duplexador) para aplicações em ondas milimétricas. No entanto, circuitos como defasadores podem usar este tipo de chave com resultados interessantes, como mostrado na seção 3.5.4.

Tabela 6 – Estado-da-Arte de chaves MEMS banda-larga para ondas milimétricas.

Ref.	Chave	Topologia	Tipo	Frequência (GHz)	Isolação (dB)	Perda de Inserção (dB)
[16]*	CEA-LETI	Series	Resistive	40	25	0.3
[23]	Rockwell	Series	Resistive	50	25	0.35
[24]	Radant	Series	Resistive	40	13	1.0
[27]	Lincoln Labs	Series	Capacitive	40	15	0.7
[28]	U. of California San Diego	Series	Resistive	40	15	0.6
[31]	Raytheon	Shunt	Capacitive	35	15	0.06
[41]	Motorola	Series	Resistive	30	25	0.3
[29]	CEA-LETI	Shunt	Resistive	75-100	22	1.4
[33]	XCOM	Series	Resistive	100	15	0.5
[42]	U. of Michigan	Series/Shunt	Res./Cap.	40	35	0.5-2
[43]	Seoul National University	Series	Resistive	50/100	15.5/10	0.34/0.5
[44]	FBK	Series	Resistive	50	15	0.3

* Dados são cortesia do CEA-LETI.

Fonte: Autor

Em [29], um isolamento de 22 dB foi conseguido em 100 GHz pela diminuição do C_u usando uma configuração de *gap* duplo. No entanto, esse switch mostra alta perda de inserção em ondas milimétricas. A perda de inserção em [33] está próxima de 0,5 dB em 100 GHz com um isolamento de 15 dB, mostrando um compromisso entre isolamento e perda de inserção neste tipo de chave.

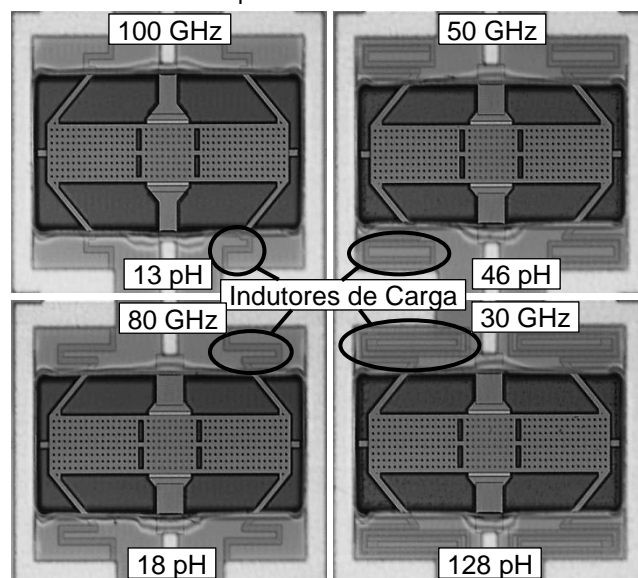
O isolamento da chave banda-larga pode ser aumentado usando uma combinação série/shunt, como demonstrado em [42]. Neste caso, o isolamento medido foi de 35 dB em 40 GHz. No entanto, essa solução aumenta o tamanho geral do *switch* e a perda de inserção que pode atingir 2 dB.

3.3.7 CHAVE RF MEMS BANDA-ESTREITA

A chave de banda estreita é uma chave *shunt* com um zero de transmissão para se conseguir alto isolamento. Este zero de transmissão é criado pela ressonância da combinação em série do capacitor parasita do estado atuado e do indutor deste tipo de chave, conforme ilustrado no modelo da Figura 22. Em chaves *shunt* resistivas, um capacitor pode ser adicionado intencionalmente a fim de se obter o mesmo comportamento.

O conceito é sintonizar a frequência de ressonância f_0 que cria um zero de transmissão, alterando a indutância e/ou capacitância para que a ressonância (equação (16)) ocorra na frequência desejada. Isto é claramente ilustrado pela chave para ondas milimétricas desenvolvida pela IHP [45,46]. A Figura 25 mostra quatro *switches* fabricados com tecnologia IHP de $0,25 \mu\text{m}$, semelhante à tecnologia descrita na seção 3.2. Nesta chave, cada âncora dos quatro suportes da membrana é carregada com um indutor fabricado no BEOL, que combinado com a capacitância do estado acionado de $0,22 \text{ pF}$, resultando em zeros de transmissão em 30 GHz , 50 GHz , 80 GHz e 100 GHz . Os indutores neste tipo de chave são criados fora da região suspensa da membrana e não influenciam o comportamento mecânico da chave, o que não é o caso se a membrana ou seus suportes fossem alterados. Ao mudar a membrana, a área do eletrodo ($w \cdot L_e$) muda e a tensão do *pull-in* também. Se os suportes da membrana forem alterados para aumentar ou diminuir a indutância da chave, isso alteraria a constante de mola da chave, alterando não apenas a tensão de *pull-in*, mas também a força de restauração.

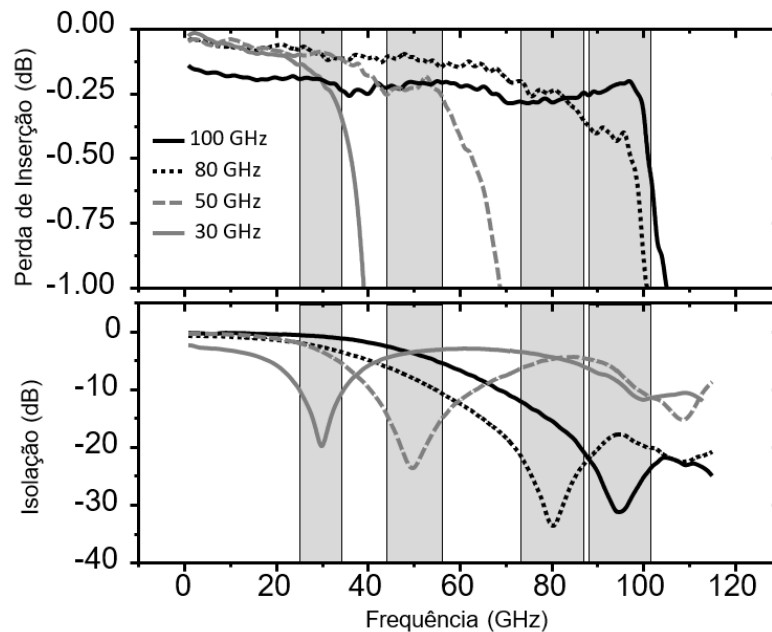
Figura 25. Chaves RF MEMS banda-estreita para ondas milimétricas da IHP com indutâncias de carga de 128 pF , 46 pF , 18 pF e 13 pF para zeros de transmissão em 30 GHz , 50 GHz , 80 GHz e 100 GHz , respectivamente.



Fonte: Adaptado de [45,46].

A perda inserção e isolamento para as chaves MEMS da IHP são mostrados na Figura 26. Ao carregar indutivamente o *switch*, foi possível obter isolamentos de 20 dB e 24 dB em 30 GHz e 50 GHz, respectivamente. Isso não é muito melhor quando comparado aos switches de banda larga nestas frequências. No entanto, em frequências mais altas, ou seja, 80 GHz e 100 GHz, o isolamento foi de 34 dB e 25 dB (32 dB em 94 GHz), mantendo uma perda de inserção melhor do que 0,3 dB.

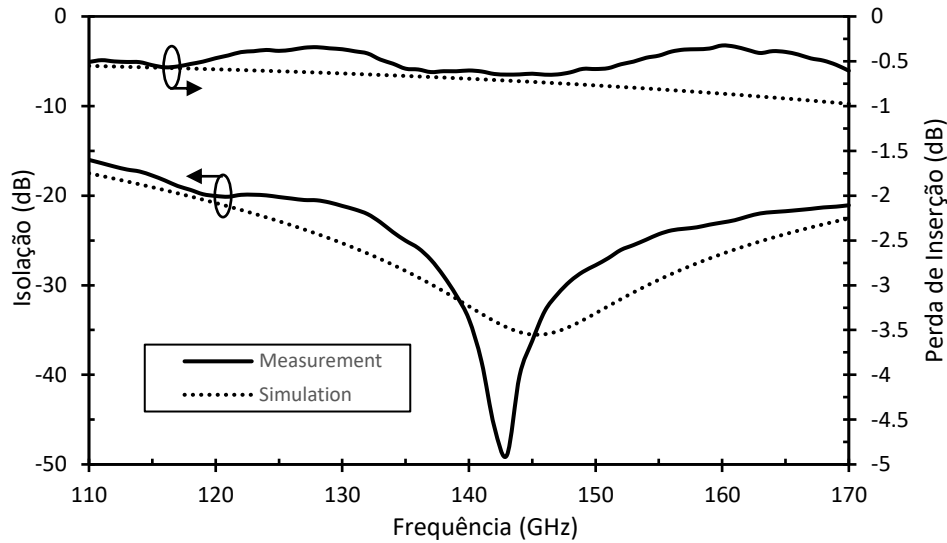
Figura 26. Perda de inserção e isolamento para as chaves MEMS de banda estreita da IHP.



Fonte: Adaptado de [45,46]

A mesma abordagem foi usada pela IHP em [18] para realizar uma chave *shunt* capacitiva para operação na banda-D. No entanto, neste caso, nenhuma indutância externa foi necessária para se obter o zero transmissão na frequência desejada, uma vez que o suporte de membrana forneceu a indutância necessária. Como mostrado na Figura 27, o *switch* fabricado tem uma perda de inserção máxima de 0,65 dB e um isolamento melhor que 30 dB, de 138 GHz a 148 GHz. Em 142,8 GHz, o isolamento é de 51,6 dB. Isso mostra que a abordagem de chaves de banda estreita pode ser usada na extremidade alta do espectro de ondas milimétricas, proporcionando bom isolamento e baixa perda de inserção.

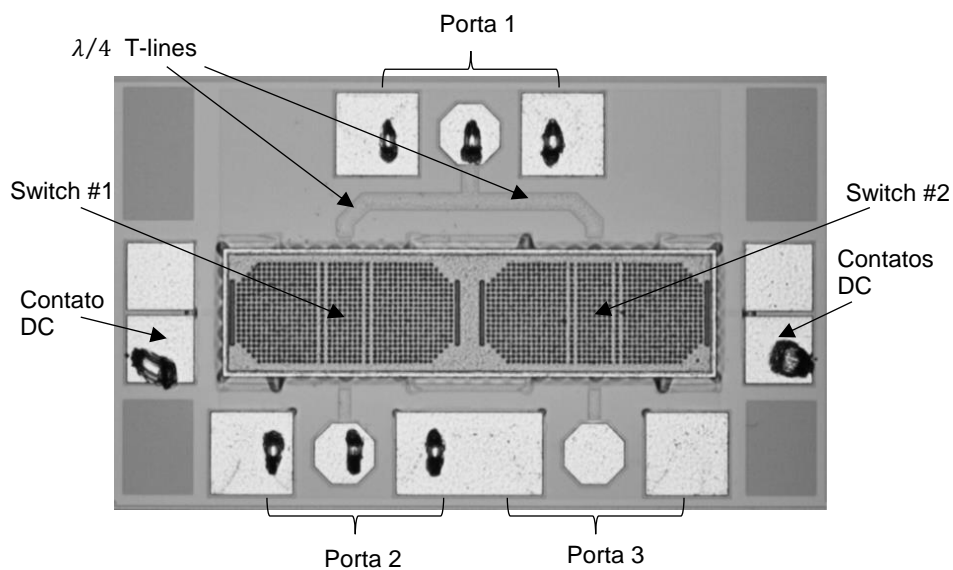
Figura 27. Comparação entre medidas e simulações dos parâmetros S de uma chave MEMS na banda D.



Fonte: Adaptado de [18].

Duas chaves podem ser combinadas para criar um *switch Single-Pole Double-Throw* (SPDT). Em geral, a chave SPDT (chave Tx/Rx) é o componente que vem logo após a antena, adicionando assim, a sua figura de ruído sobre a figura de ruído total do sistema. Portanto, baixas perdas são necessárias para se atingir um alto desempenho global do sistema. Hoje em dia, esse tipo de desempenho em ondas milimétricas só é obtido usando *switches* RF MEMS. A chave SPDT baseada em MEMS apresentada em [47] é ilustrada na Figura 28.

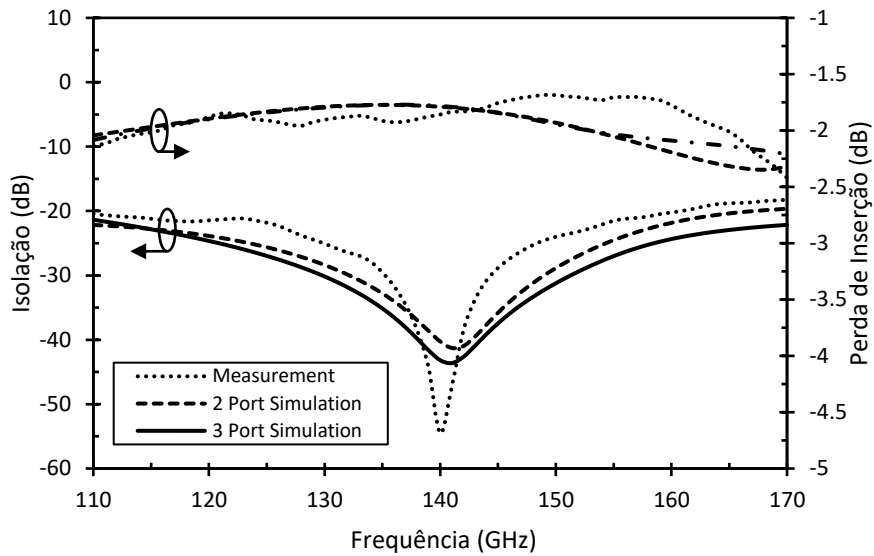
Figura 28. Fotografia de uma chave RF MEMS SPDT para banda D fabricada na tecnologia $0,13\ \mu\text{m}$ SiGe BiCMOS da IHP



Fonte: Adaptado de [47].

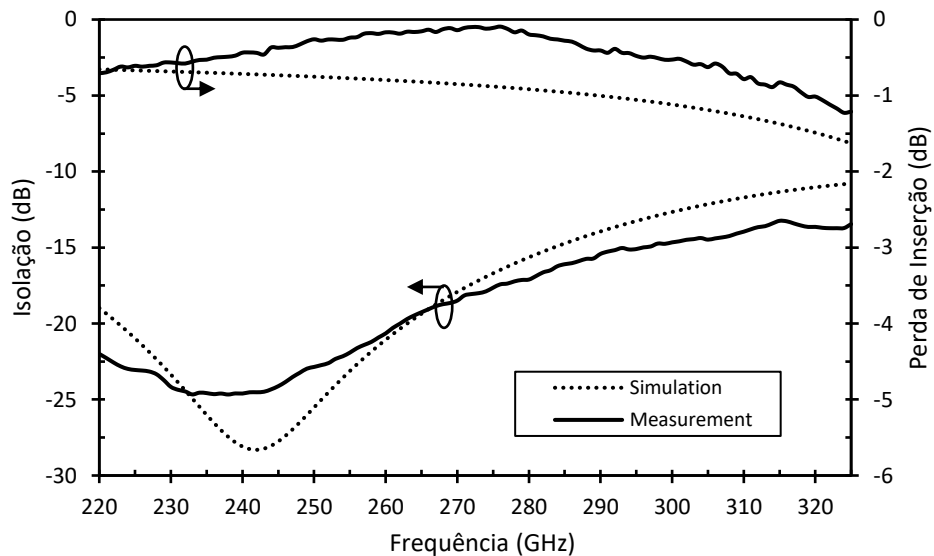
Essa chave é baseada na tecnologia SiGe BiCMOS IHP de $0,13\ \mu\text{m}$ e usa uma junção “T” com linhas *microstrip* de $N/4$ em cada lado para alimentar duas chaves RF MEMS (*Switch #1* e *Switch #2*). A Figura 29 mostra a comparação entre as medidas e simulação eletromagnética desta chave. Este *switch* apresentou $1,92\ \text{dB}$ de perda de inserção e $54,5\ \text{dB}$ de isolamento em $140\ \text{GHz}$.

Figura 29. Comparação dos parâmetros S medidos e simulados da chave RF-MEMS SPDT para banda D fabricada em tecnologia SiGe BiCMOS de $0,13\ \mu\text{m}$: perda de inserção (chave #1 desligada, chave #2 ligada) e isolamento (chave #1 ligada, chave #2 desligada).



Fonte: [47].

Figura 30. Comparação entre medida e simulação de uma chave MEMS para operação em banda J.



Fonte: Adaptado de [48].

O mesmo conceito foi usado para uma chave SPST para operação na banda J [48]. Esta chave apresentou uma perda de inserção melhor que $1,2\ \text{dB}$ e mais de $13\ \text{dB}$ de isolamento

em toda a banda J (220 - 325 GHz). Em 240 GHz, o switch fornece uma perda de inserção de 0,44 dB e um isolamento de 24,6 dB, conforme mostrado na Figura 30.

3.4 MEMS VARACTORS

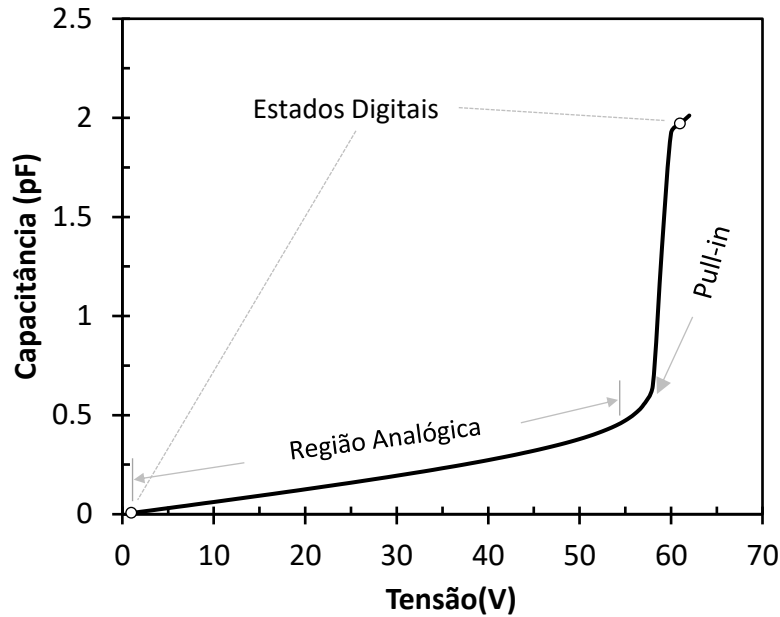
Devido ao alto fator de qualidade associado aos varactores MEMS, estes foram utilizados em diversos circuitos em microondas e ondas milimétricas, principalmente para sintonização. Exemplos de aplicações em ondas milimétricas usando varactors MEMS são filtros sintonizáveis [49], sintonizadores de impedância [50] entre outros. Uma descrição detalhada e comparação de varactors MEMS desenvolvidos pode ser encontrada em [51].

Os varactors MEMS são baseados no mesmo princípio dos *switches*. Em geral, eles são acionados eletrostaticamente, com um eletrodo fixo e um móvel em uma configuração de placas paralelas. Existem basicamente dois tipos de varactors de MEMS: analógico e digital.

3.4.1 VARACTOR MEMS ANALÓGICO

Ao aplicar uma tensão entre as placas paralelas do varactor MEMS, como nas chaves MEMS, a força eletrostática desenvolvida move o eletrodo livre, alterando assim a capacitância entre as placas paralelas. À medida que a tensão aplicada aumenta, a distância entre as placas diminui e a capacitância aumenta, até o *pull-in*. Esse comportamento é ilustrado na Figura 31. Nessa figura, as capacitâncias parasitas que reduzem a variação real de capacitância na região analógica não foram levadas em consideração. Por esta razão, a capacitância no estado não acionado é consideravelmente pequena (~ 0.2 fF neste exemplo). Apesar da mudança contínua, a variação da capacitância para o varactor convencional de placas paralelas é bastante pequena. Uma relação de capacitância de 1:1,5 (50%) é o limite para este tipo de dispositivo. Diversos autores trabalharam na ampliação dessa proporção, alcançando variações bastante grandes, de até 1:7 [52], desenvolvendo estruturas curvas, estruturas com mais de dois eletrodos ou estruturas sem *pull-in*. A Tabela 7 mostra o estado-da-arte relevante para varactores MEMS analógicos em ondas milimétricas.

Figura 31. Regiões de operação dos varactores MEMS analógicos e digitais.



Fonte: Autor.

Tabela 7 – Estado-da-Arte para varactores MEMS analógicos.

Ref.	Varactor	Relação	Tensão de atuação (V)	Fator de Qualidade	SRF (GHz)
[53]	U. of Michigan	1:1,46	18-25	95-100 @ 34 GHz	83 GHz
[54]	U. of Calgary	1:6,2	0-75	50 @ 30 GHz	-
[55]	Purdue University	1:3,15	0-55	> 80 @ 40 GHz**	103 GHz*

*Calculado utilizando a equação (17) e modelo fornecido pelos autores.

** [56]

Fonte: Autor.

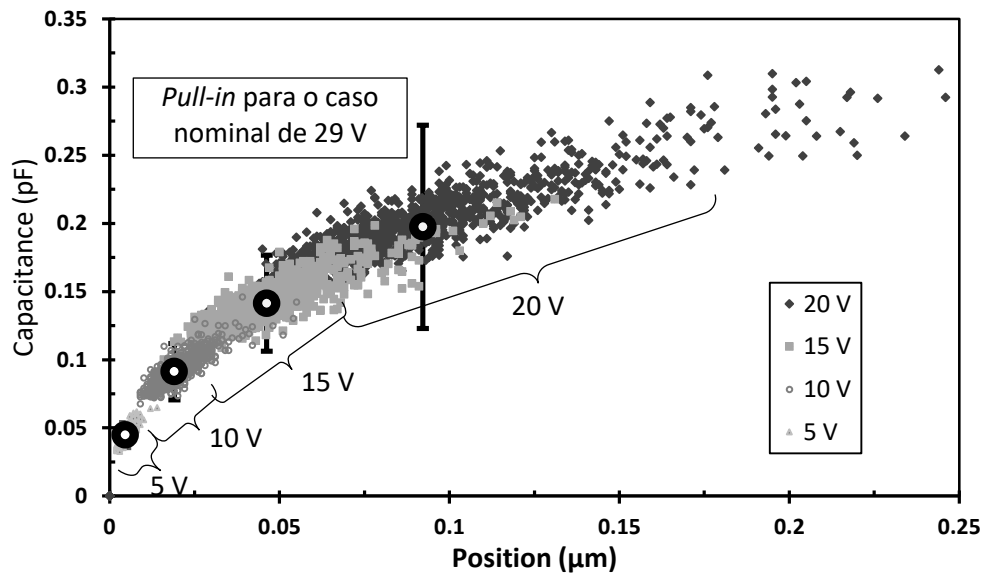
O fator de qualidade de um varactor MEMS pode ser calculado usando a equação (17). Ela é limitada pelas perdas relacionadas à resistência série dos varactores, que é igual a R_s da chave MEMS, dada pela equação (9). A SRF é a frequência de auto-ressonância e está relacionada à capacitância máxima (C_{max}) e à indutância associada ao varactor, como na chave MEMS, dada pela equação (14).

$$Q = \frac{1}{2\pi f \cdot R_s \cdot C_{max}} \quad (17)$$

Varactores analógicos podem ser difíceis de controlar porque a variação de capacitância não é linear com a tensão aplicada e exibe histerese e auto-polarização com potência de RF. No entanto, o aspecto limitante para a ampla utilização do varactor analógico em aplicações comerciais é a reprodutibilidade e previsibilidade da capacitância devido à variação das espessuras dos filmes no *wafer* e de *wafer* para *wafer* do processo de fabricação.

Considerando uma variação de espessura de 5% para o eletrodo móvel e para o material sacrificial que determina o *gap*, o que não é incomum em tecnologias comerciais, uma variação considerável do comportamento do varactor analógico é obtida, como mostrado na Figura 32, que ilustra uma simulação Monte Carlo da capacitância de um varactor de placas paralelas em função da tensão aplicada e o efeito na posição física do eletrodo móvel. Mil simulações usando um modelo comportamental com elementos concentrados foram realizadas para cada tensão usando uma distribuição gaussiana [57]. Os círculos pretos indicam a capacitância média para cada tensão e as barras de erro indicam dois desvios padrão ($2\sigma = 95\%$ de todas as variações). Em 20 V, 1σ e 2σ representam uma dispersão de capacitância de 0,16 fF a 0,23 fF e 0,12 fF a 0,27 fF, respectivamente. Apesar do alto fator de qualidade e dos resultados promissores apresentados na literatura, essa dispersão é proibitiva para aplicações práticas.

Figura 32. Simulação de Monte Carlo usando 5% de distribuição gaussiana para a espessura do eletrodo móvel e a distância entre as placas paralelas do varactor MEMS.

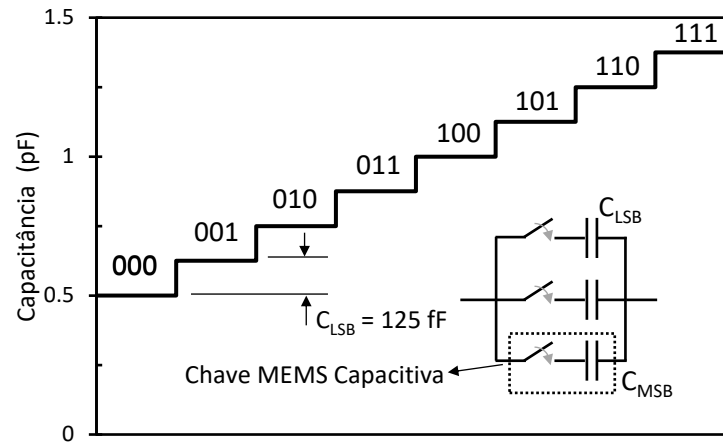


Fonte: Autor.

3.4.2 VARACTOR DIGITAL

Por outro lado, os varactors MEMS digitais usam a tecnologia de switch MEMS bem estabelecida para implementar um banco de capacitores chaveado. Nesta abordagem, a capacitância no estado acionado de chaves MEMS capacitivas é modificada para se ter a capacitância desejada e associada em paralelo para se obter vários estados de capacitância em passos de C_{LSB} (bit menos significativos) e um máximo de C_{MSB} (bit mais significativos), como ilustrado no exemplo de um varactor digital de 3 bits na Figura 33.

Figura 33. Exemplo de Varactor digital de 3 Bits.



Fonte: Autor.

Este tipo de varactor é altamente escalável e foi implementado em dispositivos comerciais com 4 e 5 bits de precisão por Wispry (WS1040 [58]) e Cavendish Kinetics (32CK417R [59]), respectivamente. Esses produtos comerciais se concentram em melhorar a recepção de dispositivos móveis casando ativamente a antena. Apesar da aplicação de baixa frequência (até 3 GHz), o fator de alta qualidade das chaves MEMS pode ser usado para aplicações com ondas milimétricas. Em [53] os autores sugerem que o fator de qualidade do seu varactor digital é similar ao do seu varactor analógico, que é de 95 em 34 GHz. A sua utilização em produtos comerciais sugere que este tipo de varactor é promissor como componente sintonizável em ondas milimétricas, mesmo que não existam muitos circuitos sintonizáveis utilizando varactores MEMS na literatura.

3.5 DEFASADORES

Para alcançar maior alcance de comunicação com terminais móveis, muitos desenvolvimentos em ondas milimétricas exigem *phased arrays* com *beam-steering* e *beam-forming*. Ao lidar com sistemas de baixo consumo de energia e alto desempenho, esses *phased arrays* devem ser baseados em defasadores passivos, que constituem um grande desafio que ainda precisa ser superado. Mesmo que ofereçam um bom desempenho elétrico, os defasadores ativos levam a um alto consumo de energia e não serão discutidos aqui.

Defasadores passivos foram desenvolvidos em várias tecnologias baseadas em diferentes componentes de sintonização, como chaves MEMS, varactores MOS, titanato de estrôncio de bário (BST) e cristal líquido (LC). Uma comparação entre os defasadores é apresentada mais adiante na seção de estado-da-arte (3.5.4).

Em ondas milimétricas, existem três tipos principais de defasadores MEMS: linha comutada, Linha de Transmissão de MEMS Distribuídos (DMTL) e tipo refletido (RTPS), cada um com suas vantagens e desvantagens, como será discutido nas próximas seções.

Em contraste com outros componentes de ajuste, como MOS, BST e LC, os defasadores baseados em MEMS são de natureza digital, porque são baseados em varactors MEMS. O varactor MEMS analógico pode ser usado como componentes de sintonização, mas eles possuem um problema de reprodutibilidade como explicado na seção 3.4.1, portanto, eles raramente são encontrados na literatura.

Uma comparação cuidadosa dos defasadores em todas essas tecnologias não é simples, pois é preciso levar em conta não apenas o tamanho e o desempenho elétrico, mas também o custo, a confiabilidade e, especialmente para MEMS, o desafio do encapsulamento. Aqui, os defasadores são apenas comparados em termos de tamanho e desempenho elétrico. A clássica Figura do Mérito (FoM), descrita na equação (18), é usada inicialmente.

$$FoM = \frac{\Delta\phi_{max}}{IL_{max}} \quad (18)$$

onde $\Delta\phi_{max}$ é a defasagem máxima e IL_{max} é a perda de inserção máxima. Uma segunda figura de mérito considerando o compromisso entre tamanho e desempenho elétrico é definida na equação (19).

$$\frac{FoM}{\text{Área}} = \frac{\Delta\phi_{max}}{IL_{max}} \cdot \frac{\lambda_0^2}{\text{Área}} \quad (19)$$

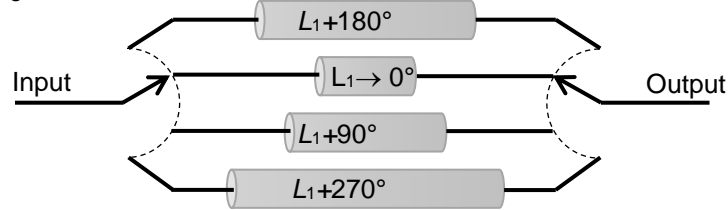
Neste caso, a área do defasador é normalizada pelo quadrado do comprimento de onda no espaço livre na frequência de operação do dispositivo. Uma ideia de baixo e alto FoM e FoM/Área é dada na seção do estado-da-arte (3.5.4).

3.5.1 DEFASADORES DE LINHAS COMUTADAS

Esse tipo de defasador é o mais simples, pois é baseado na comutação entre linhas de transmissão de diferentes comprimentos elétricos, conforme ilustrado na Figura 34. Esta figura representa um dispositivo de 2 bits com quatro estados de fase: 0° (00), 90° (01), 180° (10), 270° (11). Neste tipo de defasador, as chaves RF MEMS na entrada e na saída são usadas para selecionar a defasagem desejada. O caminho de referência com comprimento L_1 representa 0° de defasagem; é feito o menor possível para reduzir as perdas. Todos os

outros caminhos têm um comprimento incremental ΔL que corresponde à defasagem daquele caminho específico em uma determinada frequência f , conforme expresso pela equação (20).

Figura 34. Conceito do defasador de 2 bits de linhas comutadas.



Fonte: Autor.

$$\Delta\phi = 2\pi f \cdot \frac{\Delta L}{c} \quad (20)$$

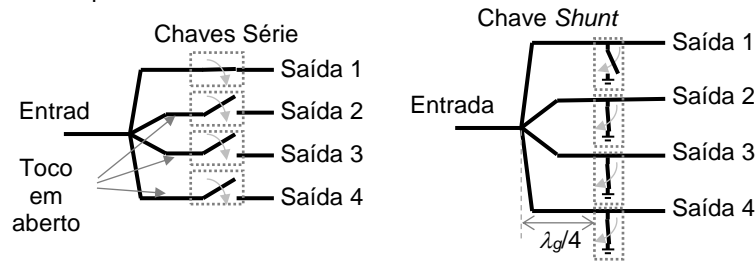
onde c é a velocidade da luz.

As chaves *Single-Pole Multi-Throw* (SPMT) foram desenvolvidas e usadas em defasadores de linha comutada [60,61,62,63]. Essas chaves utilizam vários *switches Single-Pole Single-Throw* (SPST) individuais conectadas a uma entrada comum através de um divisor de potência cuidadosamente projetado (junção em T). A Figura 35 ilustra uma chave série SP4T com a entrada conectada à saída 1, enquanto as outras chaves não estão ativadas.

Se forem usadas chaves série, os ramais desconectados são terminados em um circuito aberto, o que limita a utilização do defasador de linha comutada em ondas milimétricas, pois eles atuam como tocos (*stubs*) com terminação em aberto e criam um zero de transmissão em $\lambda_g/4$. Por esta razão, o comprimento das ramificações não conectadas deve ser menor que $\lambda_g/10$ na frequência de operação. Para CPWs em quartzo ($\epsilon_{reff} = 2,3$), o comprimento dos trechos em abertos deve ser menor que 345 μm , 207 μm e 103 μm em 60 GHz, 100 GHz e 200 GHz, respectivamente. Se esses trechos fossem fabricados em silício ($\epsilon_{reff} = 6,3$), seus comprimentos teriam que ser quase a metade do comprimento em quartzo. Em vez de chaves série, são usados *switch shunt*, então os ramos não conectados devem ter $\lambda_g/4$ na frequência de interesse, conforme ilustrado na Figura 35.

Para aumentar a frequência de operação das chaves SPMT, devem ser usados chaves miniaturizadas que permitam a redução do comprimento das seções não conectadas, como proposto em [66]. A Figura 35 ilustra o conceito de uma SP4T miniaturizado apresentado em [66].

Figura 35. Esquema de uma chave SP4T ilustrando a Saída 1 conectada à entrada.



Fonte: Autor.

A impedância do defasador de linha comutada depende apenas da impedância característica das linhas de transmissão de cada estado de fase. A perda de inserção, por outro lado, varia com o estado de fase, como pode ser visto na Tabela 8. Esta tabela apresenta a diferença de comprimento física necessária para se obter a defasagem especificada para um defasador de 3 bits, bem como a perda de inserção relacionada a essas linhas de transmissão. Estas linhas de transmissão foram simuladas considerando um CPW reto (sem curvas), substrato de quartzo e ouro como metal.

A diferença de comprimento entre os bits menos e mais significativos, 45° e 315° , é importante. Isso representa um desafio de projeto, já que todas essas linhas de transmissão devem ser conectadas à mesma entrada e saída. Por esse motivo, as linhas de transmissão mais longas devem ser serpenteadas, o que tende a aumentar ainda mais a perda de inserção destas linhas de transmissão. Em geral, a variação da perda de inserção de um defasador de linha comutada não é maior que 1 dB e a perda de inserção total em 60 GHz é de cerca de 2-3 dB.

Tabela 8 – Variação da perda de inserção com a defasagem em defasadores de linha comutada.

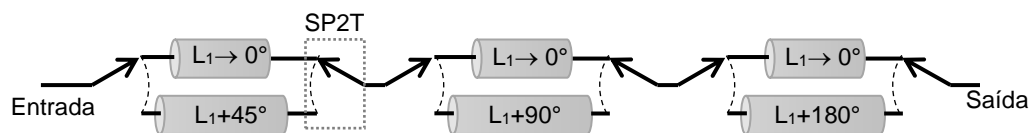
Defasagem	60 GHz		200 GHz	
	Comprimento Diferencial (μm)	Perda de Inserção Diferencial (dB)	Comprimento Diferencial (μm)	Perda de Inserção Diferencial (dB)
45°	400	0,09	122,5	0,06
90°	800	0,18	245	0,11
135°	1200	0,26	367,5	0,15
180°	1600	0,33	490	0,19
225°	2000	0,42	612,5	0,24
270°	2400	0,51	735	0,29
315°	2800	0,59	857,5	0,33

Fonte: Autor.

Além disso, a área deste tipo de defasador é bastante grande e aumenta com a resolução, assim como a complexidade para sua implementação com maior resolução. Por exemplo, um dispositivo de 2 bits que possui quatro estados de fase (0° , 90° , 180° e 270°) requer quatro linhas de transmissão com diferentes comprimentos e duas chaves SP4T.

Entretanto, dispositivos de 3 bits com oito estados de fase, ou seja, oito linhas de transmissão e duas chaves SP8T, são muito mais complexos de implementar usando o conceito apresentado na Figura 34. Por esse motivo, os defasadores de linhas comutadas de 3 e 4 bits usam uma abordagem com cascadeamento de bits, conforme ilustrado na Figura 36 e apresentado em [64]. A defasagem do defasador de 3 bits ilustrado é obtida selecionando o caminho adequado. Ou o sinal percorre o caminho de referência ou pode ser atrasado com oito configurações possíveis. Nessa topologia, somente chaves SP2Ts são necessárias, no entanto, aplica-se a mesma restrição de ramificação em aberto. Em geral, a área da topologia em cascata é maior que a da abordagem em paralelo.

Figura 36. Defasador de linha chaveada de 3 bits com bits cascadeados.



Fonte: Autor.

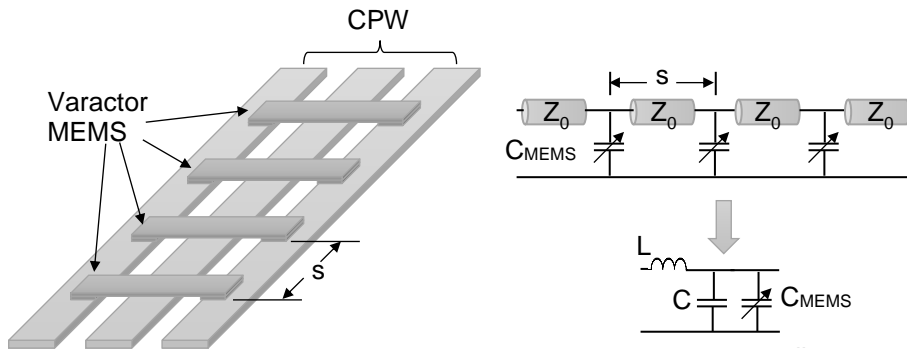
Uma combinação de ambas as topologias é apresentada em [65] para se obter um defasador de 4 bits mais compacto. Nesta abordagem, duas seções de linhas paralelas, um bit de ajuste “grosso” e um bit de ajuste “fino” são usadas. Para se obter uma resolução de 4 bits, quatro SP4Ts são usadas para selecionar entre linhas de transmissão com defasagem de 90°, 180° e 270° no bit grosso e entre 22,5°, 45° e 67,5° no bit fino.

O defasador de 2 bits apresentado em [66] é implementado em substrato de quartzo usando chaves MEMS SP4T. Este dispositivo apresenta uma alta FoM de 90°/dB em 60 GHz, mas sua área é grande (4 mm²), levando a uma baixa relação FoM/Área de 561°/dB.

3.5.2 DEFASADOR DE LINHA DE TRANSMISSÃO DE MEMS DISTRIBUÍDOS (DMTL)

Neste tipo de defasador, uma linha de transmissão é periodicamente carregada com varactors MEMS, normalmente digitais, em uma configuração *shunt*. A mesma abordagem é usada em defasadores com varactores MOS e BST como cargas e em chaves FET para comutar entre cargas. A Figura 37 ilustra o defasador MEMS distribuído e seu modelo equivalente. Como sugerido pelo modelo, o varactor de carga altera a capacitância distribuída equivalente, alterando assim a velocidade da fase e a fase do sinal. A equação (21) fornece a defasagem em função da diferença de impedância característica da linha de transmissão com os varactors MEMS nos estados acionado (Z_d) e não-acionado (Z_u).

Figura 37. DMTL e seu modelo equivalente.



Fonte: Autor.

$$\Delta\phi = s \cdot \omega \cdot Z_0 \cdot \frac{\sqrt{\epsilon_{reff}}}{c} \left(\frac{1}{Z_d} - \frac{1}{Z_u} \right) \quad (21)$$

onde Z_0 é a impedância característica da linha descarregada, que normalmente é em torno de 80-100 Ω , e ϵ_{reff} é sua constante dielétrica relativa efetiva, s é o período de carregamento da linha, definida na Figura 37. Z_u e Z_d (definidos na equação) são a impedância característica da linha de transmissão carregada com o varactor de MEMS nos estados não-acionado e acionado, respectivamente. Para evitar uma alta perda de retorno, uma regra geral é manter Z_u e Z_d entre 70 Ω e 35 Ω , de modo que a impedância característica média seja próxima de 50 Ω .

$$Z_d = \sqrt{\frac{L}{C + \frac{C_d}{s}}} \quad (22)$$

$$Z_u = \sqrt{\frac{L}{C + \frac{C_u}{s}}}$$

O efeito de Bragg deve ser considerado ao projetar este tipo de defasador, pois esta é uma estrutura com impedância característica alta/baixa que varia periodicamente. A distância s entre os varactores MEMS determina a frequência de Bragg (f_B), dada por (23). Esta equação é uma versão simplificada que considera apenas L e C e C_d , a indutância e a capacitância por unidade de comprimento, e a capacitância do estado acionado do varactor MEMS, respectivamente, negligenciando outros parasitas do varactor MEMS. Uma abordagem mais detalhada considerando a indutância do varactor é proposta em [67].

$$f_B = \frac{1}{\pi \cdot s \sqrt{L \left(C + \frac{C_d}{s} \right)}} \quad (23)$$

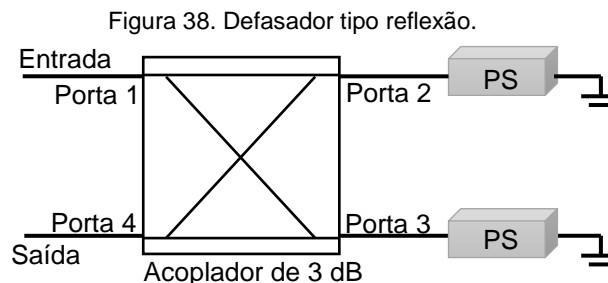
Este tipo de topologia leva à realização de defasadores com maior resolução, como demonstrado pelo dispositivo baseado em MEMS de 4 bits apresentado em [68]. As chaves MEMS de alto desempenho e o substrato de quartzo usado neste dispositivo levam a uma alta FoM de 91°/dB em 65 GHz, no entanto, a área ocupada é igual a 11,9 mm², levando a uma relação FoM/Área consideravelmente baixa de 164°/dB que pode ser proibitivo para muitas aplicações que necessitam de grandes *phased arrays*.

Uma melhor FoM de 102°/dB em 78 GHz foi obtida em [67] com uma área menor (9,7 mm²), com relação FoM/Área similar.

3.5.3 DEFASADOR TIPO REFLEXÃO (RTPS)

O defasador tipo reflexão usa um acoplador de 3 dB que é carregado com duas cargas variáveis que podem ser consideradas como defasadores (PS), conforme ilustrado na Figura 38. O sinal é injetado através da Porta 1 do RTPS, dividido igualmente nas Portas 2 e 3, onde encontra os defasadores. Como os defasadores são terminados em curto ou em circuito aberto, o sinal é refletido de volta pelos defasadores, entrando no acoplador (portas 2 e 3). O sinal uma vez dividido é então recombinado na porta 4, a saída do RTPS.

Nos RTPSs, a entrada e a saída são naturalmente casadas em 50 Ω (ou outra impedância de referência) para um acoplador ideal, com a condição de se ter as mesmas cargas nas Portas 2 e 3. Este não é o caso dos DMTL, para os quais a impedância de entrada varia com a defasagem.



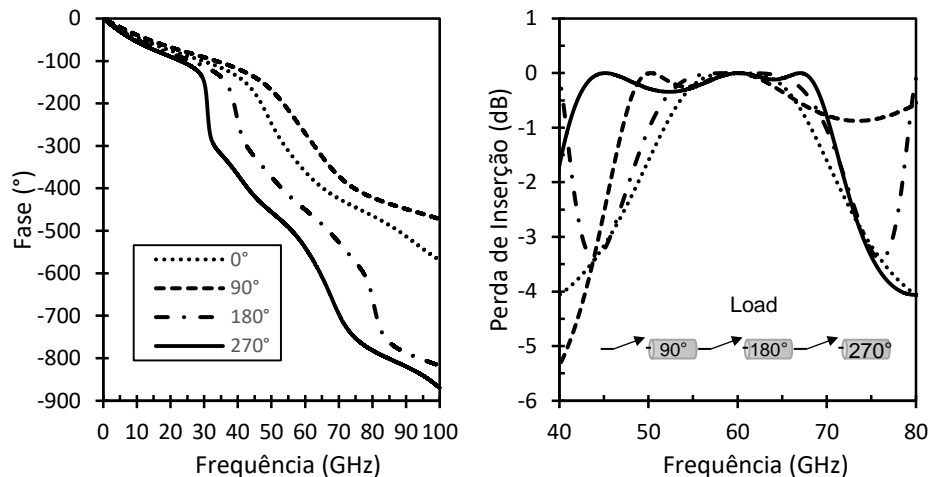
Fonte: Autor.

Os defasadores de carga do RTPS podem ser realizados de várias maneiras diferentes. Linhas de transmissão com diferentes comprimentos podem ser comutadas com chaves MEMS, como descrito na seção 0. Os varactors MEMS também podem ser usados em cargas

do tipo MEMS distribuídas. As chaves MEMS série podem ser usadas para aumentar progressivamente o comprimento elétrico da carga, entre outras possibilidades.

Uma resposta típica de um RTPS pode ser visualizada na Figura 39, que é o resultado de uma simulação de um circuito ideal de um defasador de 2 bits. Este dispositivo utiliza uma carga composta por três chaves série que aumentam o comprimento elétrico da carga, conforme ilustrado na Figura 39. Este defasador foi projetado para operar em 60 GHz. Devido à resposta em frequência do acoplador de 3 dB, a variação da fase do RTPS não é linear com frequência, levando a um dispositivo de banda estreita. Considerando um erro de fase relativo de 5° entre os estados de fase, a largura de banda deste RTPS ideal é de 1,4 GHz (59,3 GHz a 60,7 GHz).

Figura 39. Simulação (ADS da Keysight) de um defasador RTPS de 2 bits ideal usando um acoplador híbrido de 3 dB e cargas com três chaves MEMS ideais.



Fonte: Autor.

Um defasador RTPS usando uma tecnologia CMOS com MEMS foi apresentado em [69]. Neste artigo, para melhorar a performance evitou-se os varactores MOS, o que resultou em uma FoM moderada de $45^\circ/\text{dB}$. No entanto, mesmo que este dispositivo usasse um acoplador de tamanho reduzido, os varactores MEMS, com eletrodos interditados, resultam em um aumento considerável da área ($1,04 \text{ mm}^2$), quando comparados aos defasadores RTPS baseados em varactor MOS. Além disso, apenas três estados de fase eram possíveis neste defasador. Este exemplo ilustra claramente o compromisso entre tamanho e desempenho elétrico. Quando comparado com as outras topologias, o RTPS com MEMS mostra um bom compromisso entre FoM e área, mostrando uma relação moderada de FoM/Área de $922^\circ/\text{dB}$.

3.5.4 ESTADO-DA-ARTE DE DEFASADORES MEMS PARA ONDAS MILIMÉTRICAS

Diversas tecnologias planares têm sido usadas para desenvolver defasadores passivos em ondas milimétricas, incluindo CMOS/BiCMOS, BST, Cristal Líquido e MEMS (discutido nas seções anteriores). Tabela 9 mostra alguns dos resultados relevantes publicados.

Tabela 9 – Estado-da-arte de defasadores para ondas milimétricas.

Ref.	Freq. (GHz)	Topologia	Tecnologia	Defasagem (°)	Max. IL (dB)	FoM (°/dB)	Área (mm ²)	FoM/Área (°/dB)
[70]	60	Distribuida	BST	150	5,9	25	1,2	521
[71]	60	RTPS	Varactor MOS	156	6,2	24	0,33	1894
[72]	60	RTPS	Varactor MOS	147	5,7	26	0,048	13432
[73]	61	RTPS	LC	246	11,7	20,8	33	15
[68]	65	Distribuida	MEMS	329	3,6	91	11,9	164
[67]	78	Distribuida	MEMS	316	3,2	99	9,67	151
[66]	60	Chaveada	MEMS	269	3	90	4	561
[69]	65	RTPS	MEMS	144	3,2	45	1,04	922
[95]	60	Onda Lenta	MEMS	25	0,7	36	0,58	1552
[*]	60	Onda Lenta	MEMS	152	3	51	0,47	2695
[74]	76	Distribuida	MEMS e LC	92	2,2	42	0,65	1007
[75]	45	Onda Lenta	MEMS e LC	275	5,35	51	0,38	5965

* Resultados não publicados apresentados na seção .

Fonte: Autor.

Ao contrário dos defasadores com MEMS discutidos, os defasadores baseados em CMOS/BiCMOS apresentam uma área consideravelmente menor, mas seu desempenho elétrico é inferior, pois os varactores MOS usados como elementos de ajuste exibem fator de qualidade inferior a 15 em ondas milimétricas [76].

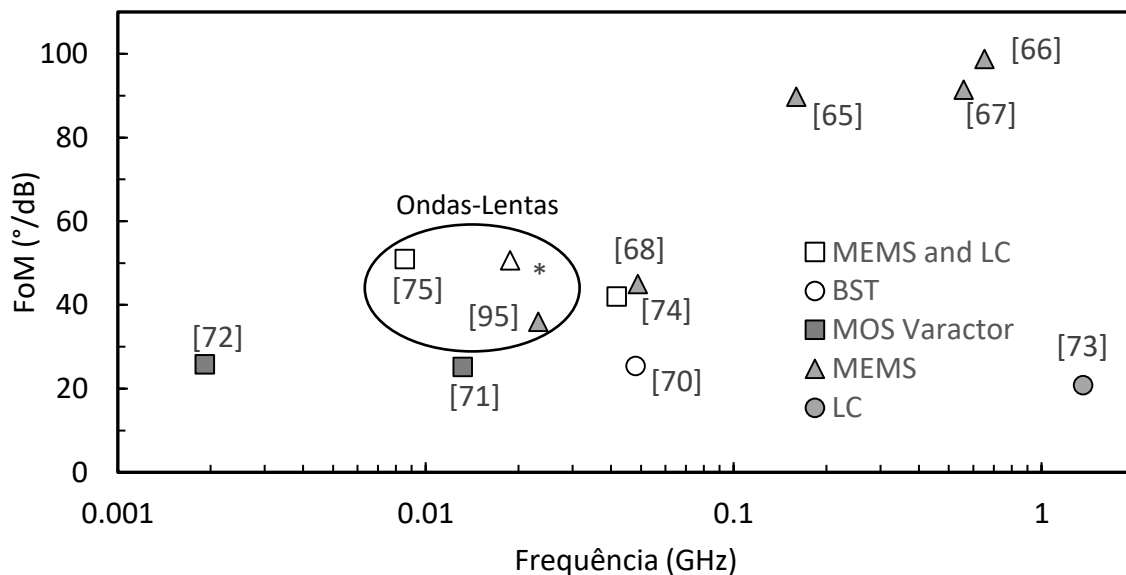
Em [71], um RTPS foi realizado em uma tecnologia SiGe BiCMOS de 0,13 nm, com área de apenas 0,33 mm², com FoM entre os mais altos para defasadores baseados em varactores MOS (25°/dB). A área reduzida produz uma alta relação FoM/Área de 1894°/dB, no entanto, a perda de inserção de 6,2 dB requer de uma amplificação adicional, levando a um aumento considerável do consumo de energia. Uma FoM (26°/dB) similar foi obtida em [82] com uma área muito menor de apenas 0,048 mm². Isso leva a uma relação FoM/Área muito maior de 13 432°/dB, porém aqui novamente com uma perda de inserção consideravelmente alta de 5,7 dB.

Em geral, os dispositivos baseados em BST mostram bom desempenho elétrico nas frequências de RF. Uma alta FoM igual a 85°/dB foi obtido em 30 GHz em [77]. No entanto, a tangente de perda do BST aumenta drasticamente com a frequência, limitando assim o desempenho elétrico do defasador em ondas milimétricas. Por exemplo, em 60 GHz, um FoM de 23°/dB com uma área de 1,2 mm² foi reportado em [70], levando a uma fraca relação FoM/Área de 521°/dB.

Defasadores baseados em Cristal Líquido podem ser promissores em frequências mais altas, já que a tangente de perda do LC diminui com a frequência [78]. Um primeiro resultado apresentado em [73] demonstrou uma alta perda de inserção (14 dB) em 61 GHz e grande área (33 mm²), resultando em uma baixa FoM de 20,8°/dB e menor relação FoM/Área de 15°/dB. No entanto, uma FoM muito melhor de 42°/dB em 76 GHz foi relatado em [74] com uma combinação de LC e MEMS. A área foi de 0,65 mm², levando a uma relação FoM/Área de 1007°/dB. O tempo de comutação é também bastante lento, isto é, poucos milisegundos, limitando assim o campo de aplicações. Em [75] uma CPW de ondas-lentas, combinado com MEMS e LC, conseguiu reduzir o tempo de resposta e obteve uma FoM de 51°/dB em 45 GHz com uma área de 0,38 mm², resultando em uma elevada razão FoM/Área de 5965°/dB.

A Figura 40 mostra uma comparação da FoM de defasadores planares em ondas milimétricas usando diferentes tecnologias. Esta figura resume a descrição acima e ilustra claramente o compromisso entre desempenho e área para diferentes tecnologias e topologias. Pode ser visto que os defasadores baseados em ondas-lentas apresentam uma redução considerável no tamanho com uma FoM moderada. Se esses dispositivos puderem ser otimizados, em termos de desempenho, um avanço considerável no estado-da-arte pode ser alcançado.

Figura 40. Estado-da-arte de defasadores passivos para ondas milimétricas.



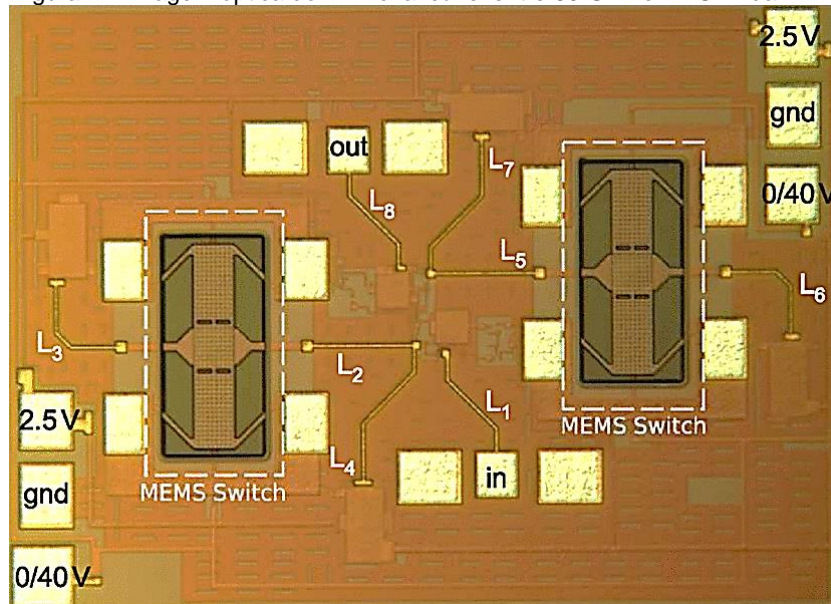
Fonte: Autor.

3.6 CIRCUITOS CHAVEADOS

3.6.1 LNA CHAVEÁVEL ENTRE 60 GHz E 77 GHz

A chave RF MEMS da IHP foi usada para realizar um amplificador de baixo ruído (LNA) comutável que é descrito em detalhe em [79] e ilustrado na Figura 41. O LNA funciona nas bandas de frequência de 60 GHz e 77 GHz. É baseado na tecnologia SG25 IHP MEMS.

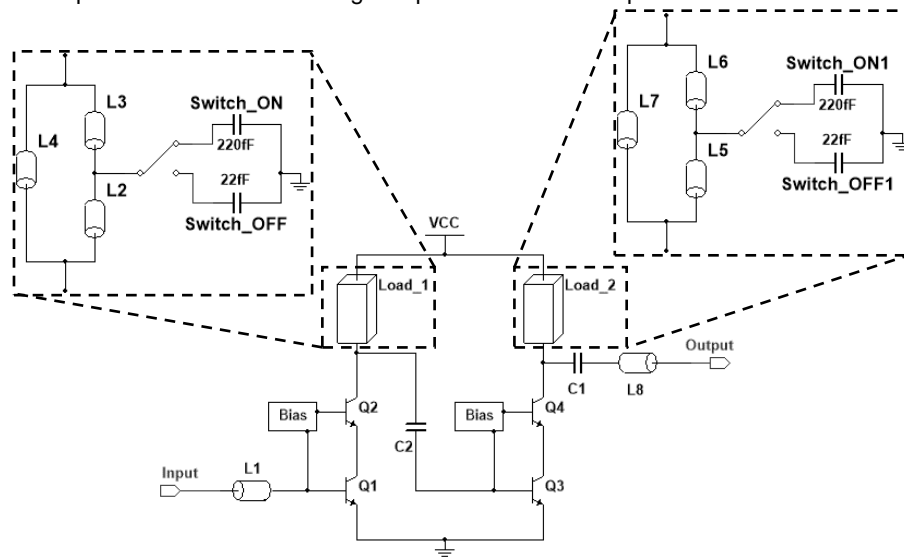
Figura 41. Imagem óptica do LNA chaveável entre 60 GHz e 77 GHz da IHP.



Fonte: [79].

A Figura 42 mostra o esquema simplificado do LNA. Ele é baseado em um amplificador cascode de dois estágios. A chave RF MEMS é usado para modificar a carga de cada estágio. A capacitância da carga sintonizada varia de 22 fF no estado não-acionado para 220 fF no estado acionado da chave. Essa mudança na capacitância altera a largura de banda de 3 dB de 51-60 GHz para 66-78 GHz. Os indutores L1 a L8 são realizados usando linhas *microstrips* com uma indutância equivalente de 120 pF para L4 e L7 e 80 pF para os outros.

Figura 42. Esquemático do LNA de estágio duplo baseado em amplificadores cascode com chaves RF MEMS.



Fonte: Adaptado de [79].

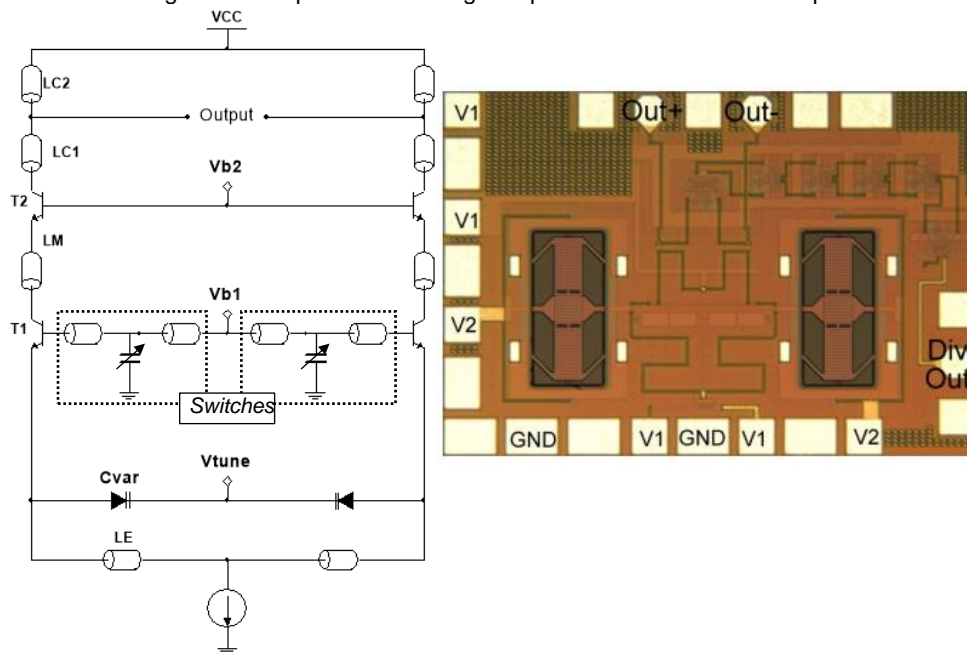
O LNA apresentou uma figura de ruído de 6,8-7,3 dB na faixa de 60 GHz e 7,6-8,4 dB na banda de 77 GHz, respectivamente, o que se compara bem com outros LNAs de banda fixa na literatura.

3.6.2 VCO DE BANDA DUPLA

Um oscilador controlado por tensão (VCO) de banda dupla operando de 48 a 52 GHz e de 64 a 72 GHz foi fabricado usando a tecnologia BiCMOS da IHP [80] descrita na seção 3.2. Duas chaves RF MEMS integradas foram usadas para escolher as bandas, enquanto diodos varactor (C_{var}) foram usados para o ajuste fino contínuo da frequência dentro de cada banda.

A Figura 43 mostra um esquema simplificado do VCO de banda dupla. Ele utiliza uma topologia de resistência negativa criada pela degeneração do emissor capacitivo (C_{var}). A indutância das linhas de transmissão na base do par de transistores T1 fornece uma ressonância e as chaves RF MEMS reconfiguram a indutância para alterar a banda de frequência. Com a aplicação de 28 V_{DC}, a capacitância da chave varia de 25 fF no estado não-acionado para 250 fF no estado acionado.

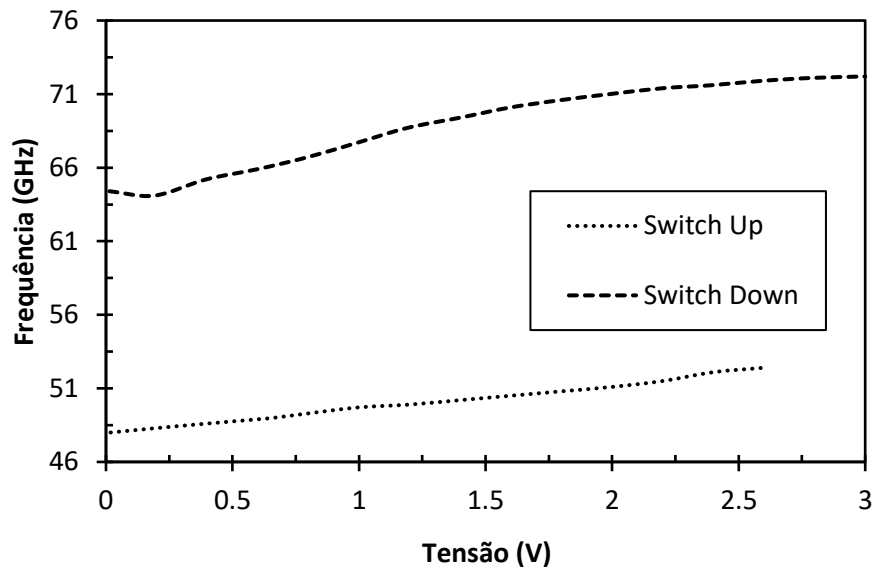
Figura 43. Esquemático e imagem óptica do VCO de banda dupla da IHP.



Fonte: [80].

A resposta medida do VCO de banda dupla é apresentada na Figura 44. A potência de saída fornecida pelo VCO é de 4 dBm na banda de 50 GHz e 5 dBm na banda de 70 GHz, com ruído de fase a 1 MHz de *offset* de -84 dBc/Hz e -86 dBc/Hz, respectivamente.

Figura 44. Medida do VCO de banda dupla da IHP.



Fonte: Adaptado de [80].

3.6.3 FILTROS RECONFIGURÁVEIS

Um filtro passa-baixa reconfigurável baseado em RF MEMS foi apresentado em [81]. A frequência de corte é chaveada de 53 GHz para 20 GHz, com uma chave MEMS capacitiva de vários contatos. A chave altera a indutância série e a capacitância *shunt* de um filtro Tchebycheff. O filtro usa uma linha CPW de ondas-lentas com base nas estruturas periódicas propostas por [82].

O mesmo princípio foi aplicado em um filtro passa-baixa chaveável em [83]. Aqui, a frequência de corte é alterada de 67 GHz para 28 GHz. Os autores também demonstraram um filtro passa-banda com frequência central em 55 GHz com uma largura de banda de 3 dB de 32 GHz que pode ser reconfigurada para um filtro com frequência central em 20 GHz com uma largura de banda de 12 GHz. A perda de inserção nesses dois estados é de 1,27 dB e 1,61 dB, respectivamente.

Em [84], ressoadores baseados em elementos concentrados foram usados para criar filtros passa-banda sintonizáveis de dois polos em 65 GHz, usando capacitores tipo ponte como elementos de sintonização. Foi obtida uma banda de sintonização de frequência de 10% com perda de inserção de $3,3 \pm 0,2$ dB.

4 RF MEMS para ondas milimétricas no Laboratório de Microeletrônica

Os trabalhos focados em RF MEMS para ondas milimétricas no LME visaram ao desenvolvimento de chaves e defasadores em ondas milimétricas. Algumas diferentes tecnologias foram utilizadas nestes desenvolvimentos: tecnologia do *interposer* MnM desenvolvido inteiramente no LME; tecnologia comercial CMOS 0,35 μm da *foundry* AMS com pós-processamento no LME; tecnologia MEMS do CEA-LETI descrita na seção 3.2.2; tecnologia MEMS do LME. Estes trabalhos serão descritos a seguir.

4.1 CHAVES MEMS

Este trabalho foi desenvolvido pelo aluno Gabriel Crabbé em seu trabalho de formatura em Engenharia Elétrica da Escola Politécnica da Universidade de São Paulo e está sendo continuado pelo mestrando Gabriel Kim Rocha.

Como descrito na introdução, as chaves MEMS são uma das únicas alternativas para circuitos de chaveamento, como a chave de transmissão/recepção (Tx/Rx), com boa isolamento e baixas perdas de inserção em ondas milimétricas. Até o momento não existem chaves disponíveis comercialmente e mesmo que houvessem, os parasitas associados ao encapsulamento uma única chave MEMS reduziriam consideravelmente a sua performance. Uma alternativa é integrar a chave ao sistema durante a sua fabricação, como na tecnologia MEMS do CEA-LETI, onde o MEMS é fabricado no *interposer* de silício de alta resistividade, sobre o qual o sistema completo pode ser integrado.

4.1.1 TECNOLOGIA DO *INTERPOSER* MNM

Com o mesmo conceito de *interposer* com MEMS utilizado pelo CEA-LETI, iniciou-se o desenvolvimento de chaves MEMS para aplicações em ondas milimétricas sobre um *interposer* no LME. Há 7 anos, está sendo desenvolvido um *interposer* baseado em alumina nanoporosa e nanofios de cobre, o *interposer* MnM.

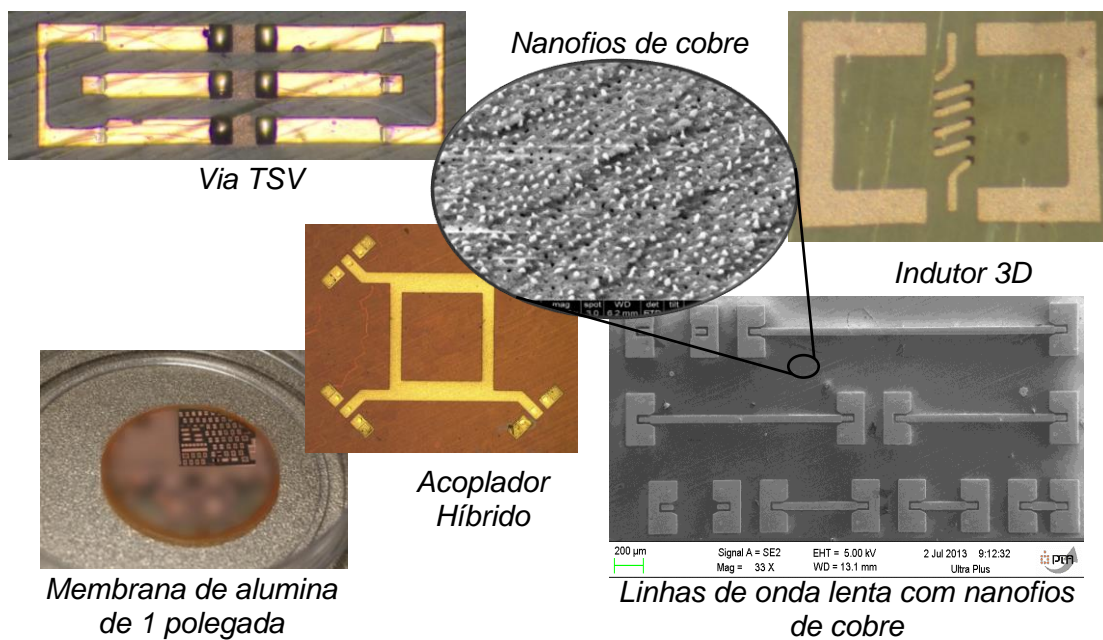
Diversos resultados muito promissores foram obtidos com este *interposer* que permite obter linhas de transmissão com altas e baixas impedâncias características (de 10 Ω a 140 Ω) [85], vias através do substrato (TSV) [86], indutores 3D [87], guias de onda integrados de substrato (SIW) [88], além de antenas, filtros, acopladores híbridos, *cross-overs*, entre outros.

A plataforma MnM é baseada em um substrato de alumina nanoporosa que possui inúmeros benefícios. A alumina é um excelente isolante com baixa perda em altas frequências. A alumina nanoporosa pode ser obtida através da oxidação eletroquímica do alumínio sob voltagens de anodização específicas e o processo pode ser facilmente

escalonado, como demonstrado pelo fabricante (Inredox), com suas membranas de grande área atingindo 45 x 28 cm².

A existência de nanoporos é intrínseca à fabricação de membranas e é vantajosa por várias razões. Os nanoporos podem ser facilmente preenchidos com metal por eletrodeposição e formar um feixe de nanofios que conectam as duas superfícies do substrato em um processo de fabricação simples, formando TSVs com alto desempenho de até 110 GHz [86]. A Figura 45 ilustra alguns dos resultados obtidos no *interposer* MnM.

Figura 45. Tecnologia de *interposer* MnM para ondas milimétricas desenvolvida pelo LME.

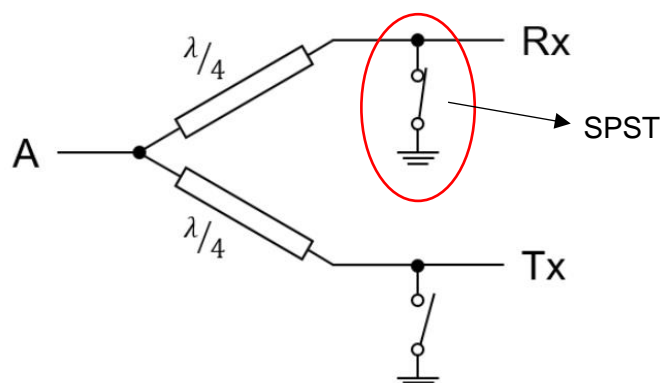


Fonte: Autor.

4.1.2 CHAVE TX/RX NO *INTERPOSER* MNM

A chave Tx/Rx é uma chave *single pole double throw* (SPDT) constituída por duas chaves *single pole single throw* (SPST), mais fáceis de fabricar, organizadas de modo a fornecer a funcionalidade desejada. Um exemplo de uma chave Tx/Rx com chaves *shunt* é visto na Figura 46. Nesta figura, ilustra-se também o divisor de potência com trechos de linha de transmissão $\lambda/4$ para casamento de impedância, indicando que este tipo de chave terá um funcionamento de banda estreita. Como discutido na seção 3.3, as únicas chaves que conseguem proporcionar um bom isolamento em ondas milimétricas são as chaves *shunt* de banda estreita, como as apresentadas em [45,46]. Por este motivo, o desenvolvimento de chaves no *interposer* MnM focará nesta topologia.

Figura 46. Chave SPDT formada por associação de chaves *shunt*



Fonte: Adaptado de [89].

O primeiro passo para o desenvolvimento de uma chave Tx/Rx é o desenvolvimento de uma chave SPST, circulado em vermelho na Figura 46. Nesta seção, serão descritos o modelamento eletromagnético e eletromecânico de uma chave SPST MEMS, sua fabricação e os primeiros resultados.

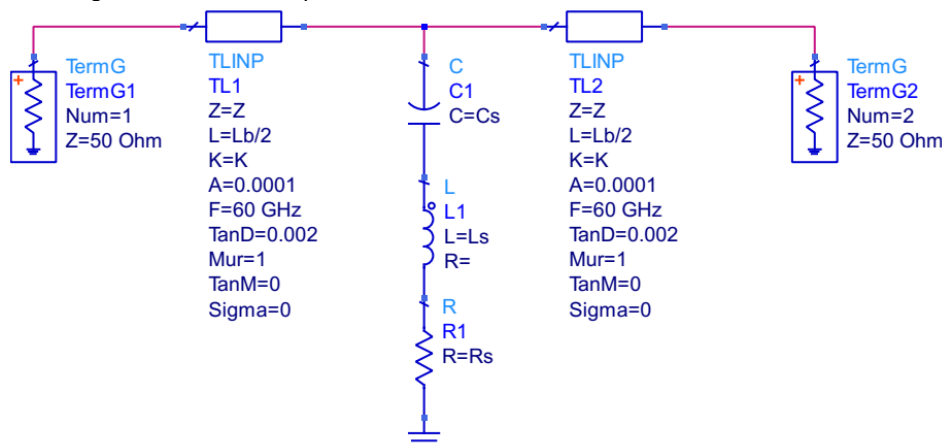
4.1.3 MODELAGEM DA CHAVE SPST MEMS

A fase de modelagem corresponde à simulação de diferentes topologias de chave propostas na literatura, para se determinar a mais promissora para uma fase posterior de refinamento. Essa fase do projeto foi realizada por meio de modelos de parâmetros concentrados com auxílio do software Keysight ADS.

O modelo de parâmetros concentrados — *lumped parameter model*, em inglês — também conhecido como modelo de circuito ou ainda modelo 0D, corresponde ao estilo de simulação no qual os elementos físicos do sistema são convertidos em modelos matemáticos sem dimensão física. Dada a natureza multidisciplinar das chaves MEMS, sua simulação consiste no desenvolvimento de modelos tanto eletromagnéticos quanto eletromecânicos.

A modelagem de parâmetros concentrados é extensivamente utilizada na engenharia de microondas para a simulação conjunta do desempenho eletromagnético de dispositivos eletricamente longos, tipicamente linhas de transmissão, e curtos, como componentes discretos R, L ou C.

Um exemplo de modelo de circuito utilizado para a modelagem de chaves MEMS é dado na Figura 47.

Figura 47. Modelo de parâmetros concentrados de uma chave MEMS *shunt*.

Fonte: [89].

Embora sua precisão seja tipicamente limitada com relação a outros tipos de modelos para as mesmas aplicações, como o método dos momentos ou até mesmo elementos finitos, as vantagens do modelo de circuito (simplicidade, versatilidade e velocidade de cálculo) o tornam uma ferramenta amplamente difundida para a elaboração de uma estimativa inicial dos parâmetros do projeto.

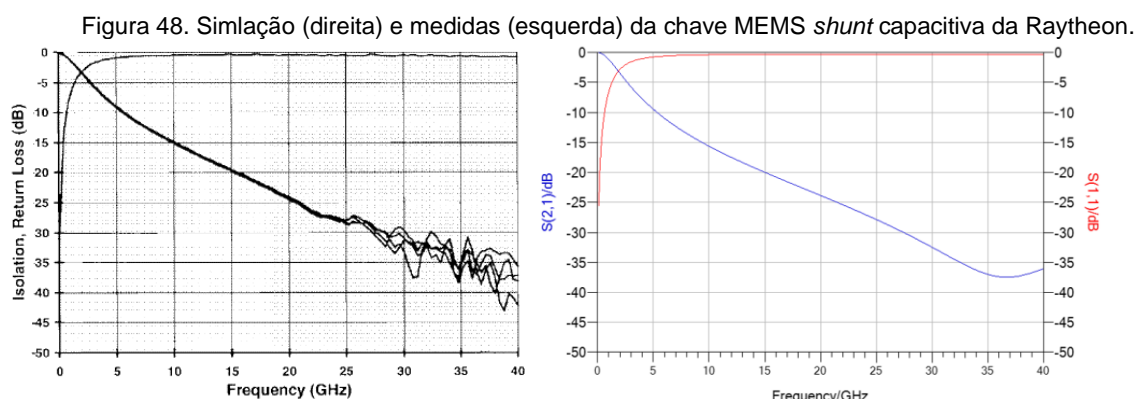
Por modelagem eletromecânica entende-se o modelo do conjunto de interações físicas que determinam o comportamento mecânico do dispositivo, do mecanismo de atuação eletrostático ao amortecimento devido à presença de ar sob a membrana. Em particular, os fenômenos físicos considerados foram os seguintes:

- O comportamento mecânico da membrana foi modelado utilizando-se a aproximação clássica de viga de Euler-Bernoulli, a partir da qual se deduz uma constante de mola linear k que aproxima o comportamento da viga, sob efeito da atuação eletrostática.
- Adicionalmente, foi levado em conta o efeito de tensões residuais no material constitutivo da membrana sobre a sua constante de mola efetiva por meio de um modelo de corda tensionada.
- A atração eletrostática é modelada como uma força uniformemente distribuída sobre a seção da viga diretamente acima do eletrodo. A intensidade da força é deduzida a partir da fórmula de capacitância para placas paralelas.
- O efeito das moléculas de ar sob a membrana foi modelado por equações empíricas de compressão de filme fino, a partir das quais se deduz uma constante de amortecimento linear b que aproxima o comportamento do dispositivo em torno da região de repouso.

Ademais, dada a magnitude das aproximações adotadas até este ponto, também foram desconsiderados detalhes geométricos de segunda ordem, como perfurações ou variações na seção transversal da membrana.

Uma vez validados os métodos com resultados da literatura, procede-se à comparação de diferentes topologias de chave por meio da modelagem de parâmetros concentrados. A natureza mecânica do dispositivo dá espaço para inúmeras geometrias, variações e combinações. No entanto, a partir de um pequeno número de topologias básicas SPST propostas em [6], é possível modelar um grande número de dispositivos da literatura e até mesmo topologias mais exóticas, como a apresentada em [90].

Com base nas descrições disponíveis na literatura, o desempenho eletromagnético e eletromecânico da chave *shunt* capacitiva da Raytheon [31] foi simulado e comparado com medidas apresentadas pelos autores, mostrado na Figura 48 e Tabela 10. Nota-se um bom acordo entre medidas e simulação com elementos concentrados.



Fonte: Esquerda [31], direita [89].

Tabela 10 – Comparação entre valores medidos para a chave da Raytheon e as simulações com elementos concentrados.

Parâmetros	Medida	Simulação
Capacitância (Cd) do estado acionado (pF)	3,3	3,4
Capacitância (Cu) do estado não-acionado (fF)	35	39,6
Isolação em 10 GHz (dB)	15	15,6
Isolação em 35 GHz (dB)	35	37
Perda de inserção em 10 GHz (dB)	0,15	0,08
Perda de inserção em 35 GHz (dB)	0,25	0,35
Tensão de Pull-in (V)	40	41
Tempo de atuação (μ s)	5	3,3
Constante de moda k (N/m)	13	11,5

Fonte: Adaptado de [89].

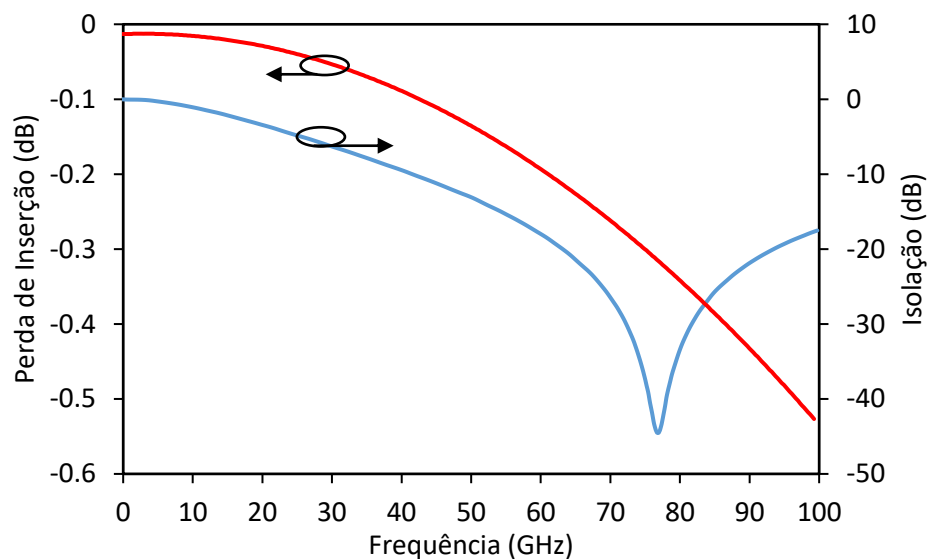
Baseado no modelo de elementos concentrados desenvolvido e validado, diversas topologias e geometrias foram estudadas para a chave MEMS no *interposer* MnM. Corroborando as observações apontadas nas diretrizes de chaves MEMS para ondas milimétricas, a topologia que apresentou melhor performance foi a topologia *shunt* de banda estreita (capacitiva), pois permitiu a obtenção de um bom isolamento de 20 dB entre 60 GHz e

90 GHz (40 dB em 77 GHz), e baixas perdas de inserção, 0,5 dB em 100 GHz, como ilustra o gráfico da Figura 49.

Considerando a tecnologia do *interposer* MnM, uma chave baseada em linha *microstrip* utilizando uma vias TSV para conectar o sinal ao terra. O isolamento foi obtido considerando uma combinação de uma capacitância C_d e uma indutância L de 13,4 pH relacionada aos nanofios das vias do *interposer*, como mencionado em [86].

Do ponto de vista eletromecânico, uma chave em ponte foi considerada, obtendo uma tensão de *pull-in* de aproximadamente 70 V com uma constante de mola de 16 N/m.

Figura 49. Simulação de elementos concentrados para uma chave *shunt* capacitiva no *interposer* MnM.



Fonte: Adaptado de [89].

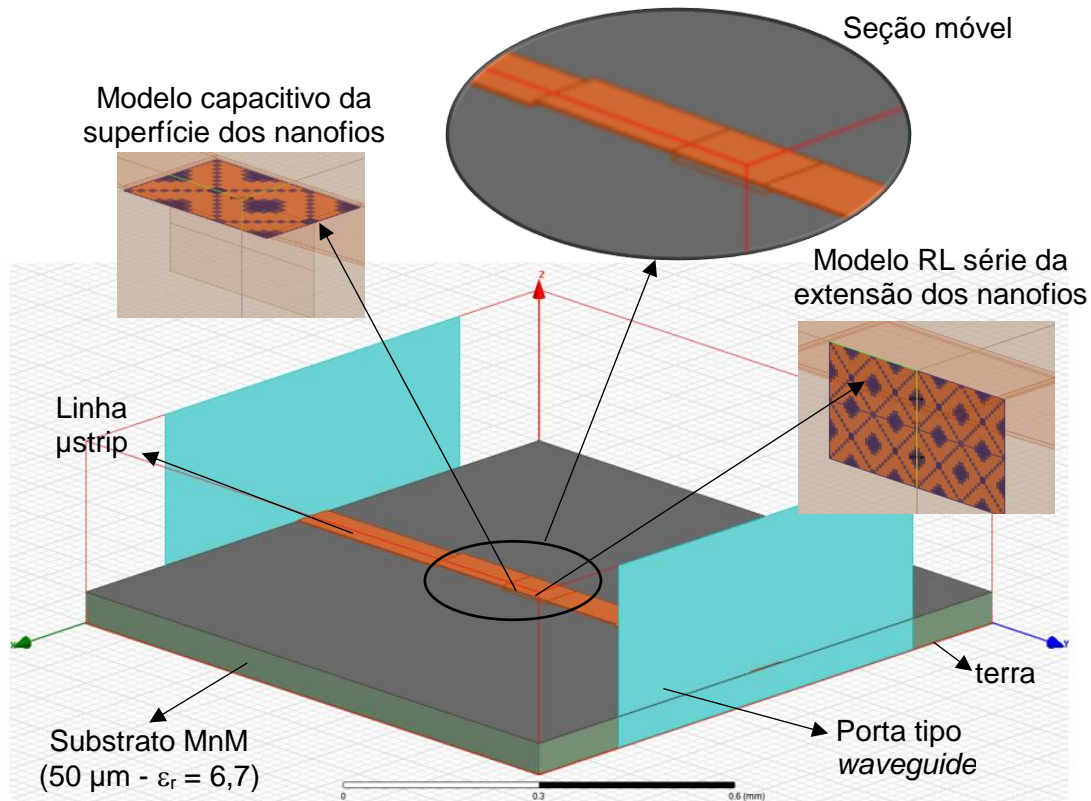
Para melhorar a precisão dos resultados, a análise de efeitos tipicamente parasitários de difícil quantificação se faz necessária. Assim, outros métodos de simulação, como a modelagem por elementos finitos, se mostram muito mais adaptadas à modelagem desses fenômenos, embora com um custo computacional tipicamente muito mais elevado.

No entanto, dado o custo em tempo e dinheiro representado pela fabricação de um conjunto de máscaras e de um lote protótipo de dispositivos, justifica-se assim a busca da melhor modelagem possível dos fenômenos envolvidos antes da etapa experimental.

A escolha da simulação de elementos finitos em detrimento, por exemplo, do método dos momentos, que tende a apresentar ótimos resultados por um custo computacional muito menos elevado, se deu pela natureza fundamentalmente não planar da chave MEMS. Em particular, a limitação do método dos momentos para geometrias predominantemente planares põe em questão sua adequação para a comparação de dois sistemas que diferem exclusivamente na coordenada vertical. Assim, para a simulação eletromagnética, foi utilizado

o *software* especializado ANSYS HFSS, em acordo com as melhores práticas do LME. O modelo de simulação utilizado é dado pela Figura 50.

Figura 50. Modelo de simulação da chave fechada (acionada).



Fonte: Adaptado de [89].

Dois modelos tridimensionais foram desenvolvidos de modo a representar o mais fielmente possível os estados acionado e não-acionado da chave, que diferem somente pela geometria da seção móvel.

Na posição não-acionada, ou fechada, a seção móvel fica suspensa a uma altura g (gap) da superfície do dielétrico. Na posição acionada, ou aberta, o segmento da seção móvel sobre a região do eletrodo está colapsado, colado ao dielétrico, sob efeito da atuação eletrostática. De modo a simplificar a modelagem, aproximou-se o perfil da seção móvel por trechos lineares que ligam as âncoras rígidas à região plana de contato.

Uma segunda hipótese simplificadora foi necessária para permitir a simulação do dispositivo, desta vez com relação ao comportamento eletromagnético da região de nanofios. As dimensões características destes últimos, da ordem de 40 nm de diâmetro e 107 nm de espaçamento, tornam inviável a elaboração de uma malha para simulação por elementos finitos. Assim, adotou-se um modelo homogêneo do substrato considerando as características extraídas previamente ($\epsilon_r = 6,7$ e tangente de perdas de 0,01 para uma

espessura de 50 μm) para regiões sem nanofios e modelou-se os nanofios utilizando elementos concentrados baseados em [86], ilustrados na Figura 50.

Os resultados das simulações para a chave projetada são resumidos na Tabela 11.

Tabela 11 – Simulação por elementos finitos da chave shunt capacitiva no *interposer* MnM.

Parâmetros	Resultado
Frequência de ressonância f_0 (GHz)	61,1
Largura de banda em -30 dB (GHz)	57,7-64,9
Largura de banda em -20 dB (GHz)	50,9-74,6
Isolação em f_0 (dB)	39,0
Perda de inserção em f_0 (dB)	0,11
Área do dispositivo (μm^2)	$2,6 \times 10^4$

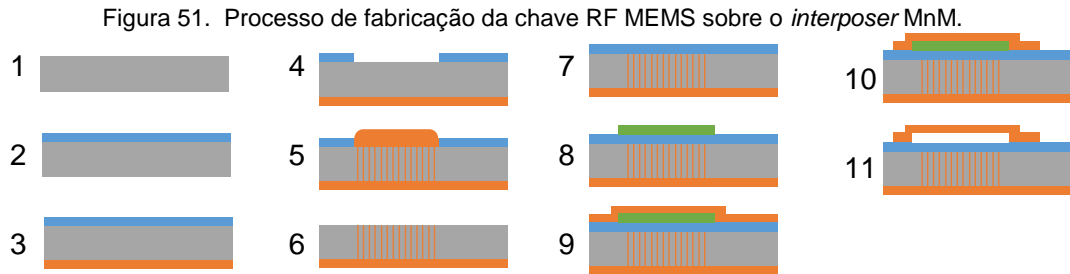
Fonte: Adaptado de [89].

Após análise, foi possível verificar que a espessura do dielétrico t_d tem um forte impacto na frequência central da isolação, sem afetar significativamente os outros parâmetros de desempenho. Assim, ela pode ser utilizada para compensar desvios de modelagem e fabricação e recentrar a frequência de operação do dispositivo. Além disso, um certo número de parâmetros mecânicos como comprimento da membrana e espessura t da linha são relativamente independentes do desempenho em RF, permitindo a otimização da tensão e do tempo de atuação de forma independente.

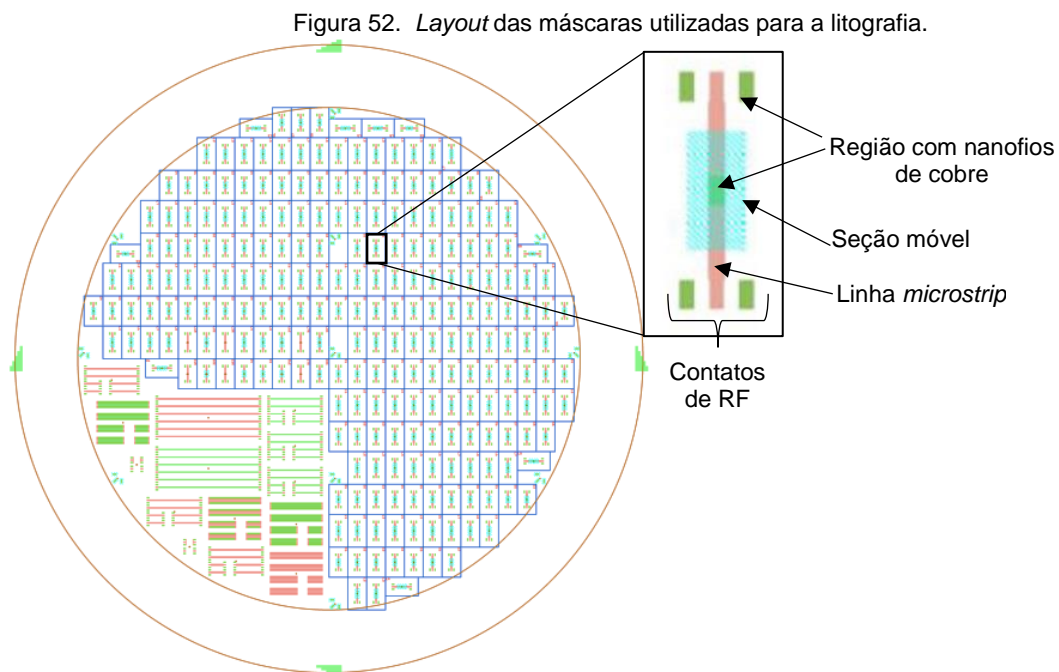
4.1.4 FABRICAÇÃO

A Figura 51 ilustra o processo de fabricação desenvolvidos para a chave RF MEMS. O processo começa com uma membrana limpa (1) sobre a qual é depositada por sputtering uma camada de SiO_2 de máscara (2) na frente e nas costas, também por sputtering, é depositada uma semente de titânio e cobre (3). O SiO_2 é então fotogravado (4) para abrir as janelas para o crescimento por eletrodeposição de cobre através dos nanoporos (5) até formar um filme contínuo na frente. A face que contém o óxido de máscara e o transbordo de cobre dos nanofios é removida por polimento mecânico (6), em seguida é depositado SiO_2 que formará o contato capacitivo da chave (7). Um fotoresiste (AZ 9260) é depositado e revelado para formar a região suspensa da chave (8). Cobre é depositado por sputtering e espessado por eletrodeposição para formar as trilhas da chave MEMS (9). As trilhas são fotogravadas (10) e finalmente, o fotoresiste é removido, liberando a estrutura (11). A Figura 52 mostra o *layout* das máscaras utilizadas na litografia das etapas 4, 8 e 10. Foram criadas diversas variações de chaves com comprimentos da seção móvel de 300 e 400 μm , com diferentes áreas de eletrodo e larguras da linha *microstrip*. Um exemplo de *layout* é mostrado em detalhe

na Figura 52. Como as pontas de prova para medidas são coplanares, os terras dos contatos RF são conectados com o terra da linha *microstrip* por vias de nanofios.



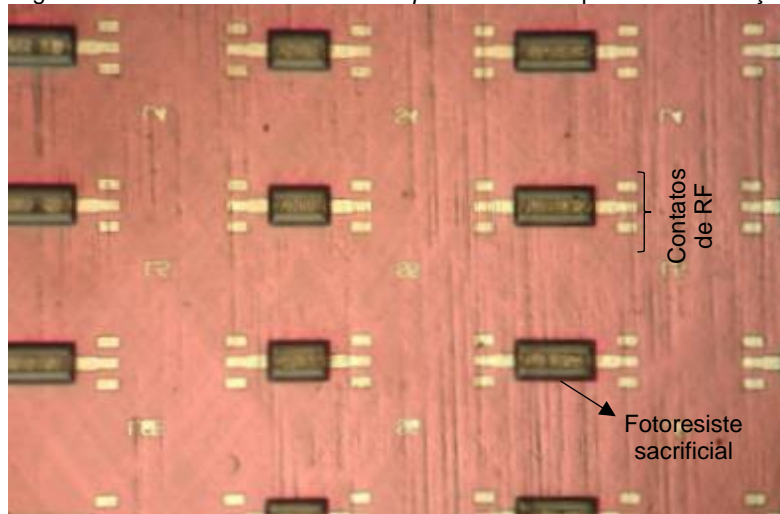
Fonte: Adaptado de [89].



Fonte: Adaptado de [89].

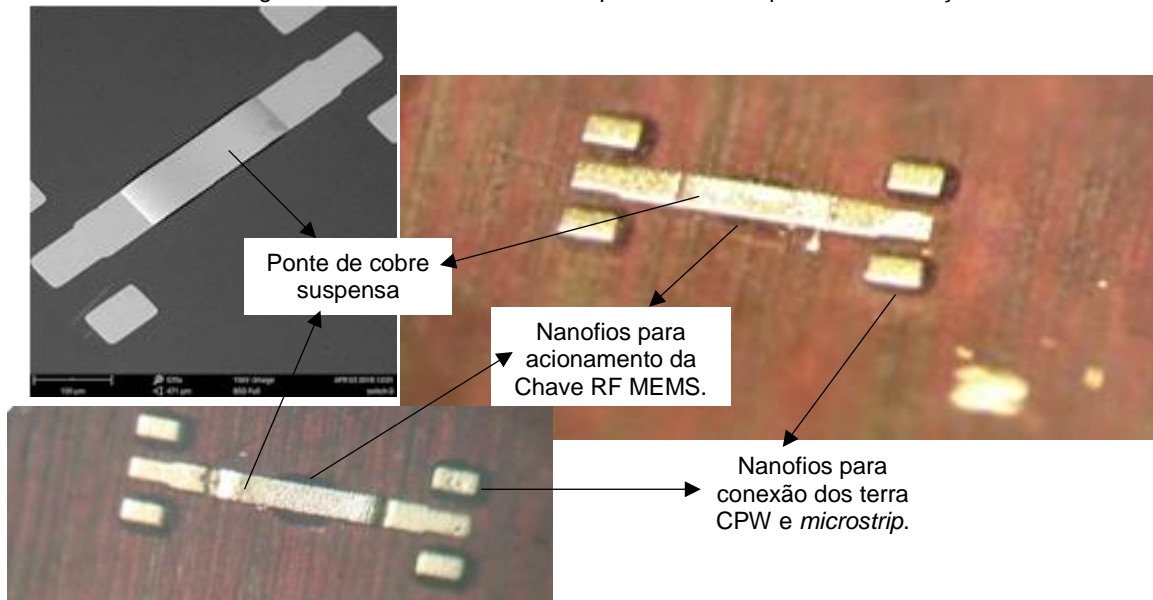
As chaves RF MEMS foram fabricadas com sucesso utilizando o processo descrito na Figura 51. A Figura 53 mostra a etapa 10 da fabricação, antes da liberação da chave, enquanto a Figura 54 mostra a estrutura final, depois da liberação. Pôde-se verificar a liberação correta da chave, porém, até o momento, não foi possível testar a chave do ponto de vista eletromecânico ou RF. Do ponto de vista eletromecânico, a espessura obtida para o cobre da linha de transmissão e chave, foi consideravelmente maior do que a projetada. Obteve-se 6 μm ao invés de 1,4 μm . Isso impossibilitou o teste de acionamento da chave, uma vez que sua tensão de acionamento se tornou muito elevada, maior que 100 V.

Figura 53. Chaves RF MEMS no *interposer* MnM. Etapa 10 da fabricação.



Fonte: Adaptado de [89].

Figura 54. Chaves MEMS no *interposer* MnM. Etapa 11 da fabricação.

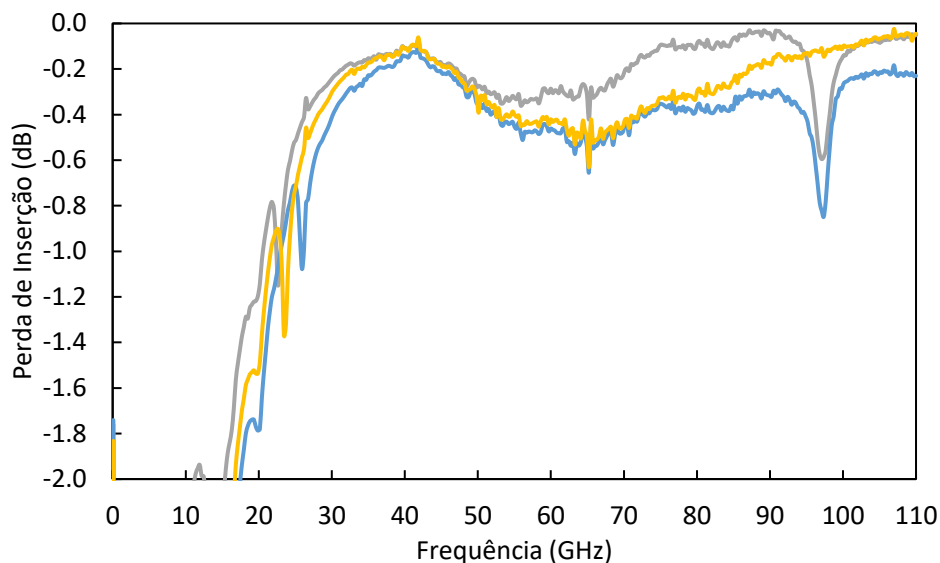


Fonte: Adaptado de [89].

4.1.5 RESULTADOS DE MEDIDA

A Figura 55 mostra medidas realizadas em três diferentes chaves MEMS no estado não-atuado (chave fechada). As chaves foram medidas até 110 GHz com baixas perdas, inferior a 0,6 dB em 60-70 GHz e 0,3 GHz em 110 GHz. Nota-se que as chaves somente permitem a passagem de sinais com frequências maiores que 30 GHz. Isso ocorre pois os terras dos contratos RF são conectados ao terra da *microstrip* através de um capacitor (SiO_2 depositado na etapa 7).

Figura 55. Perda de inserção medida para a chave MEMS *shunt* capacitiva fabricada no *interposer* MnM. São apresentadas as medidas de três diferentes chaves no estado não-acionado.



Fonte: Autor.

4.2 DEFASADORES MEMS DE ONDAS-LENTAS

Esta seção descreve os defasadores para ondas milimétricas projetados e/ou fabricados no LME. Como discutido na seção (3.5.4), os defasadores de MEMS distribuídos e os de linha comutada apresentam a melhor FoM ($^{\circ}/\text{dB}$) de todos os defasadores, mas sua área é significativamente grande. Aproveitando o alto fator de alta qualidade e a miniaturização devido ao efeito de ondas-lenta de linhas CPW blindadas (S-CPW), o defasador MEMS de ondas-lentas propõe um bom compromisso entre a área de superfície e o desempenho. Todos os defasadores aqui descritos são baseados em MEMS e linhas de ondas-lentas.

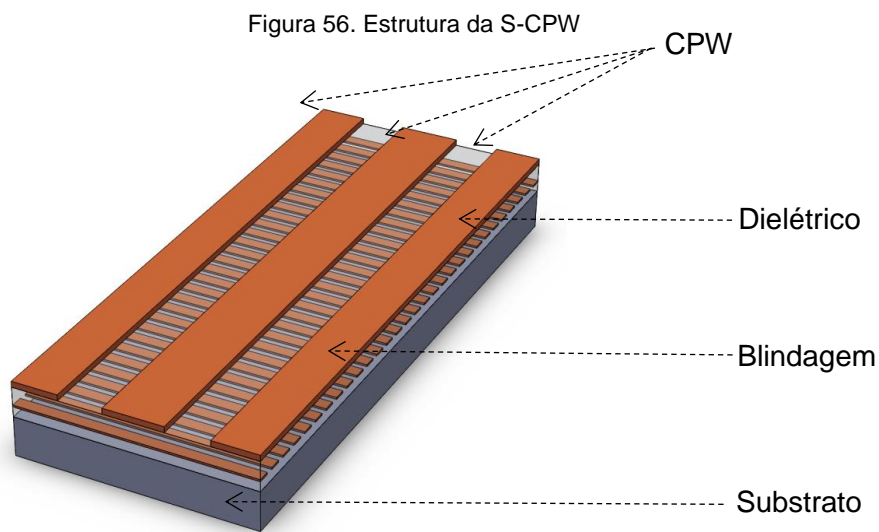
Linhas de Transmissão de Ondas-lentas

Normalmente, a velocidade de propagação de uma onda eletromagnética em uma linha de transmissão (LT) é determinada apenas pela permissividade elétrica ϵ e pela permeabilidade magnética μ do meio que cerca os condutores, característica esta do modo de propagação transversal-eletromagnético (TEM), usualmente presente e dominante nas LTs. Por exemplo, para uma LT, a velocidade de fase será $v_{\phi} = \frac{1}{\sqrt{\mu\epsilon}}$ para qualquer dimensão dos condutores da linha, dependendo, portanto, exclusivamente do meio.

No entanto, há estruturas que permitem que uma mudança na geometria da LT possa modificar a velocidade de fase da onda. Isso é possível caso a mudança na geometria seja

capaz de alterar a indutância (L_{eq}) ou a capacitância (C_{eq}) por unidade de comprimento da linha sem que haja uma compensação entre L_{eq} e C_{eq} para deixar o seu produto constante. Essas estruturas são chamadas de estruturas de ondas-lentas e o modo de propagação nessas condições é chamado modo de onda-lenta. A velocidade de fase nessas estruturas é, geralmente, apresentada na forma $v_{\phi} = c_0 / \sqrt{\epsilon_{ref}}$, onde c_0 é a velocidade da luz no vácuo e ϵ_{ref} é a chamada permissividade relativa efetiva. Note que ϵ_{ref} depende não só da permissividade do dielétrico, mas também da estrutura do dispositivo.

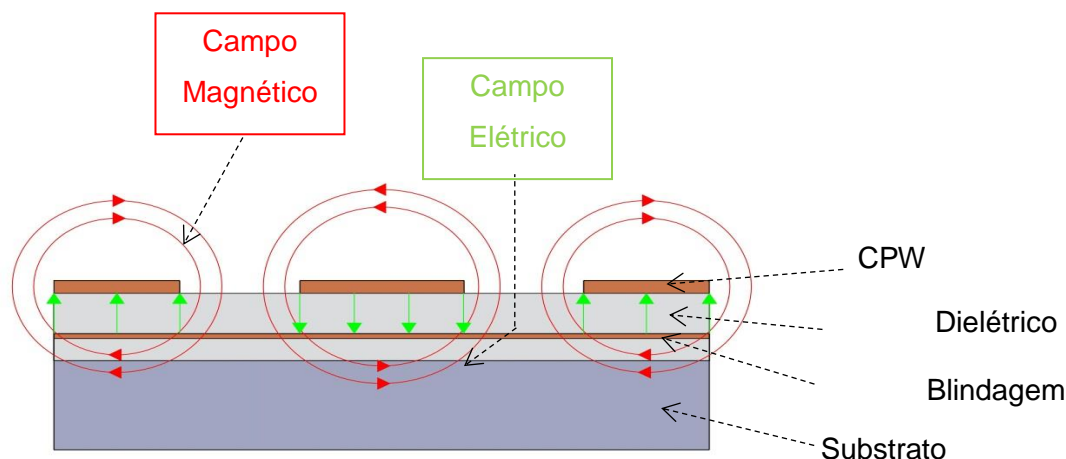
Diversas LTs tradicionalmente utilizadas em micro-ondas foram projetadas para gerar o efeito de ondas-lentas, porém as que tiveram o maior fator de qualidade em tecnologias integradas em silício foram as guias de onda coplanares (CPW, *Coplanar Waveguide*) com um particular plano de blindagem, chamadas *shielded-CPW* ou S-CPW, descritas na patente de número US6950590 [91]. A estrutura de uma S-CPW, descrita a seguir, é mostrada na Figura 56.



Fonte: [92].

Essa estrutura é capaz de gerar o efeito de onda lenta, pois a blindagem, ao invés de um plano contínuo, é constituída de uma série de tiras estreitas, condutoras e ortogonais à CPW que permitem a passagem do campo magnético (como se não houvesse a blindagem), porém impedem que o campo elétrico penetre no substrato, como ilustra a Figura 57. Isso faz com que a velocidade de fase varie de acordo com a distância entre a CPW e o plano de blindagem, pois quanto mais próximas as tiras estiverem da CPW, maior será a capacitância da LT, no entanto, a indutância permanece aproximadamente constante, alterando, portanto, o produto $L_{eq}C_{eq}$ (e a velocidade de fase).

Figura 57. Campos elétrico e magnético na S-CPW

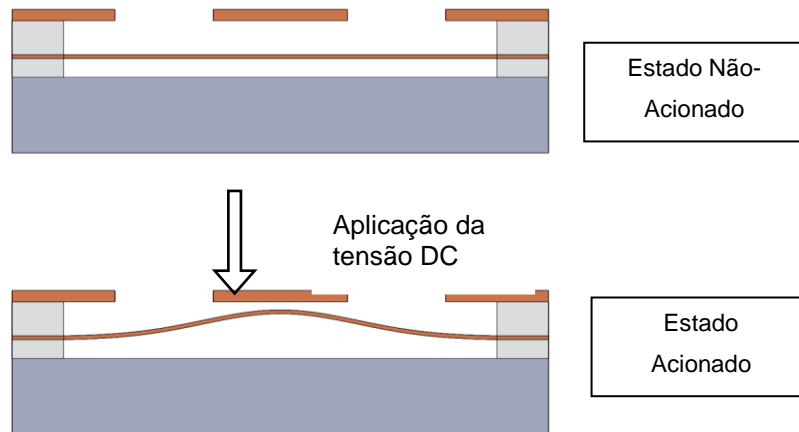


Fonte: [92].

Além disso, o alto fator de qualidade da S-CPW em substratos de silício com baixa resistividade se dá pelo fato de que as tiras impedem que o campo elétrico chegue ao substrato e lá dissipe potência por efeito Joule, e, ao mesmo tempo, deixam o campo magnético passar evitando perdas pela formação de correntes de *Foucault* (que ocorreriam caso o plano de blindagem fosse contínuo).

Princípio de funcionamento do defasador

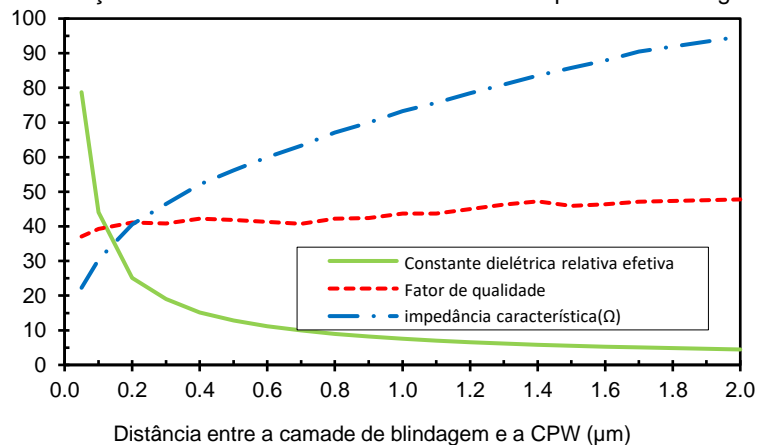
Como descrito anteriormente, uma alteração na distância entre o plano de blindagem e a CPW provocará uma mudança na velocidade de fase, já que a S-CPW é uma estrutura de ondas-lentas. No entanto, essa mudança deve ser realizada dinamicamente, de acordo com a defasagem que se deseja em um determinado instante. Para isso, é proposto que o dielétrico que cerca as tiras de blindagem seja removido, deixando-as suspensas. A aplicação de uma tensão DC entre a CPW e o plano de blindagem provocará um movimento das tiras em direção à CPW devido às forças eletrostáticas. Isso faz com que a capacitância da LT aumente, reduzindo a velocidade de fase (ou, equivalentemente, aumentando ϵ_{ref}). Retirando-se a tensão DC, a rigidez mecânica da estrutura fará com que as tiras voltem à posição inicial. O princípio de *tuning* do defasador é ilustrado na Figura 58, definindo como estado não-acionado quando não há aplicação de tensão DC entre CPW e blindagem, e estado acionado quando há aplicação da tal tensão. Esse princípio foi patenteado sob o número US20130063229, referenciado em [93].

Figura 58. Princípio de *tuning* do defasador

Fonte: Adaptado de [92].

O resultado da variação contínua da distância entre as tiras de blindagem e as tiras de CPW é ilustrado na Figura 59. À medida que esta distância é reduzida, a constante dielétrica efetiva (ϵ_{ref}) aumenta consideravelmente. Como consequência, a impedância característica do defasador é reduzida. O fator de qualidade ($\beta/2\alpha$, onde β é constante de fase e α é a constante de atenuação), por outro lado, é praticamente inalterado, o que significa que a perda de inserção não varia consideravelmente com a mudança de fase.

Figura 59. Variação da distância entre a CPW e as tiras do plano de blindagem.



Fonte: Adaptado de [94].

Por causa da variação da impedância, as impedâncias características mínima e máxima Z_{min} e Z_{max} , correspondentes às posições atuadas e de repouso das tiras de blindagem, respectivamente, devem ser determinadas como expresso na equação (24), para se obter uma perda de retorno ótima para todos os estados de fase.

$$Z_0/Z_{min} = Z_{max}/Z_0 \quad (24)$$

Com $Z_0 = 50 \Omega$, Z_{max} deve ser aproximadamente 70Ω , e Z_{min} , cerca de 35Ω , por exemplo.

Como nas chaves MEMS, as tiras podem ser deslocadas continuamente do repouso até dois terços do *gap* controlando a tensão DC aplicada, conforme discutido na seção 3.4.1 para os varactores analógicos. Embora seja possível controlar o deslocamento das tiras de blindagem controlando a tensão DC aplicada, essa não é uma abordagem adequada, pois sua posição seria altamente sensível às variações do processo de fabricação e a variação da fase seria pequena, conforme indicado pela pequena variação de ϵ_{ref} .

A tensão de *pull-in* pode mudar devido à variação do processo, mas a posição das tiras pode ser previsível. Por esta razão, a abordagem do varactor digital, onde as tiras são acionadas apenas entre o descanso e o *pull-in*, é usada no defasador MEMS de ondas-lentas. O acionamento de todas as tiras de uma única vez, resultaria em um dispositivo de um bit, como apresentado em [94].

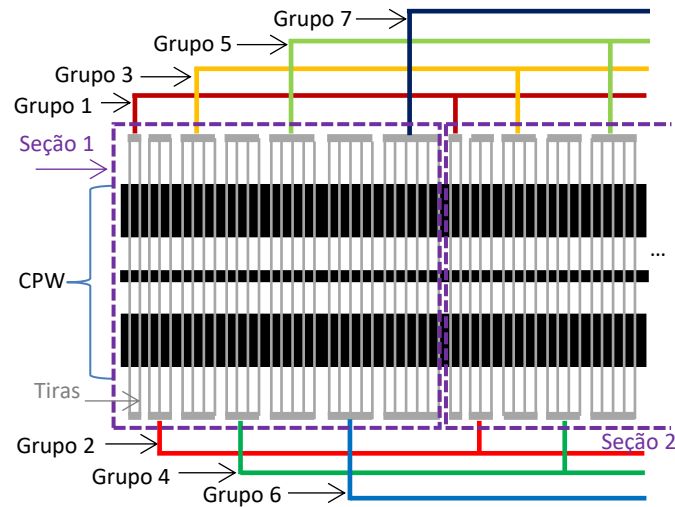
Para obter uma resolução mais alta, as tiras da blindagem podem ser divididas em grupos que podem ser acionados independentemente. Idealmente, para se obter n bits de resolução, as tiras teriam que ser divididas em n grupos. No entanto, a defasagem não é linear em relação ao comprimento de cada grupo, devido às variações de impedância característica entre seções atuadas e não atuadas, levando à formação de ondas estacionárias e, portanto, à variação de fase não linear. Portanto, para se obter n bits de resolução, deve-se haver $2n-1$ grupos.

Além disso, o efeito de *Bragg* deve ser considerado ao projetar o defasador MEMS de ondas-lentas, uma vez que uma estrutura periódica de impedâncias altas e baixas pode aparecer para certos estados de fase. Assim, para minimizar o efeito de *Bragg*, os grupos precisam ser subdivididos em seções intercaladas, como exemplificado na Figura 60. Neste caso, as seções intercaladas são iguais em comprimento.

Por exemplo, para um defasador de 2 bits com segmentos do mesmo comprimento, com variação de fase linear e estados de fase precisos, 3 grupos são necessários devido à não linearidade dos estados de fase. Já para um defasador de 3 bits, 7 segmentos são necessários.

Se um defasador de maior resolução for vislumbrado, é necessário aumentar o número de comandos de acordo com $2^n - 1$. Isso pode levar a uma polarização muito complicada. Um método de linearização pode ser implementado para reduzir o número de comandos, variando o comprimento de cada grupo em cada segmento, minimizando assim o erro de fase para cada estado.

Figura 60. Ilustração do princípio de acionamento de um defasador MEMS de ondas-lentas de 3 bits.



Fonte: Autor.

Usando um algoritmo de otimização *Quasi-Newton* no ADS (Keysight), foi possível alcançar estados de fase linearizados com apenas três comandos, ou seja, três grupos, para três bits. A Tabela 12 mostra o erro de fase para cada estado de fase usando essa abordagem de linearização.

Tabela 12 – Defasador linearizado com 3 comandos para 3 bits de resolução.

Estado de Fase	Defasagem (°)	Erro de Fase (°)
001	45	< 0,1
010	90	< 0,1
011	135	< 0,1
100	180	< 0,1
101	225	0,3
110	270	0,4
111	315	0,3

Fonte: Autor.

4.2.1 DEFASADOR MEMS DE ONDAS-LENTAS EM CMOS COM PÓS-PROCESSAMENTO

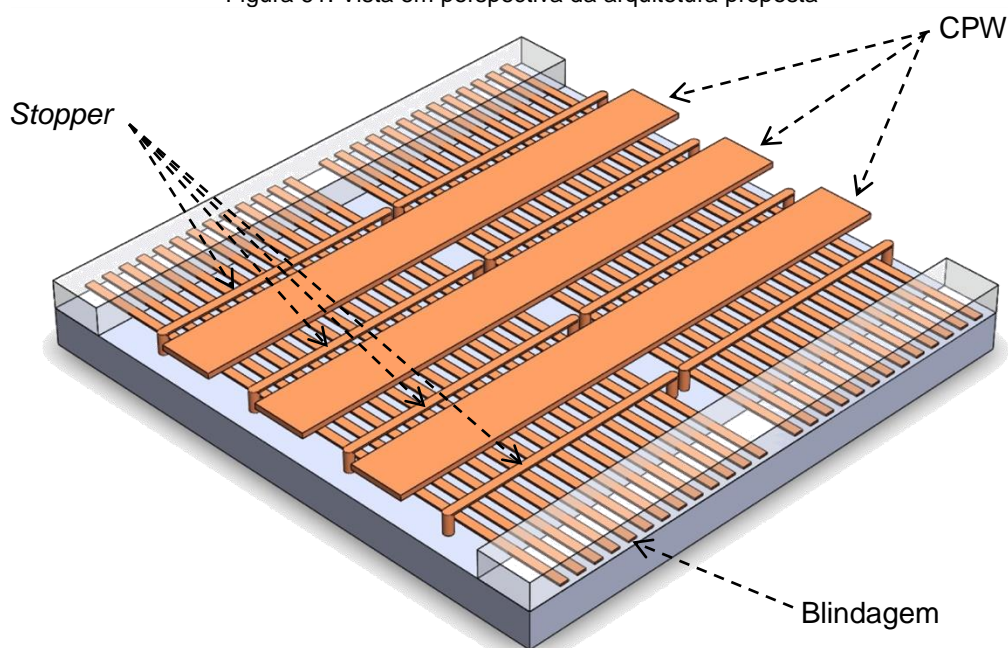
Este trabalho foi desenvolvido pelo aluno Bruno Verona em seu trabalho de formatura em Engenharia Elétrica da Escola Politécnica da Universidade de São Paulo, que foi apresentado na conferência [95].

Simulações numéricas iniciais apresentadas no artigo [94] de estruturas que utilizam esse princípio mostram que os defasadores MEMS feitos com S-CPW são capazes de apresentar desempenho (figura de mérito) superior ao relatado no estado-da-arte ocupando uma área consideravelmente menor. No entanto, para implementar a estrutura proposta em

[94] seria necessário, além da etapa de corrosão do dielétrico, uma etapa de oxidação a fim de criar uma película isolante para evitar um curto entre a CPW e a blindagem durante a atuação.

Para controlar o deslocamento da blindagem e, ao mesmo tempo, evitar o contato dela com a CPW, é proposto o uso de uma estrutura adicional responsável por limitar o movimento das tiras da blindagem quando atuadas, chamada *stopper* (designação comum na literatura a esse tipo de estrutura), como ilustrado na Figura 61. A Figura 62 mostra, através de uma vista em perfil, o princípio de funcionamento do defasador baseado na arquitetura proposta (isto é, com os *stoppers*). Quando for aplicada a tensão DC entre a blindagem e a CPW, as tiras serão atraídas em direção à CPW, porém terão seu movimento interrompido ao atingirem os *stoppers*, que estarão ancorados no substrato e, portanto, são fixos.

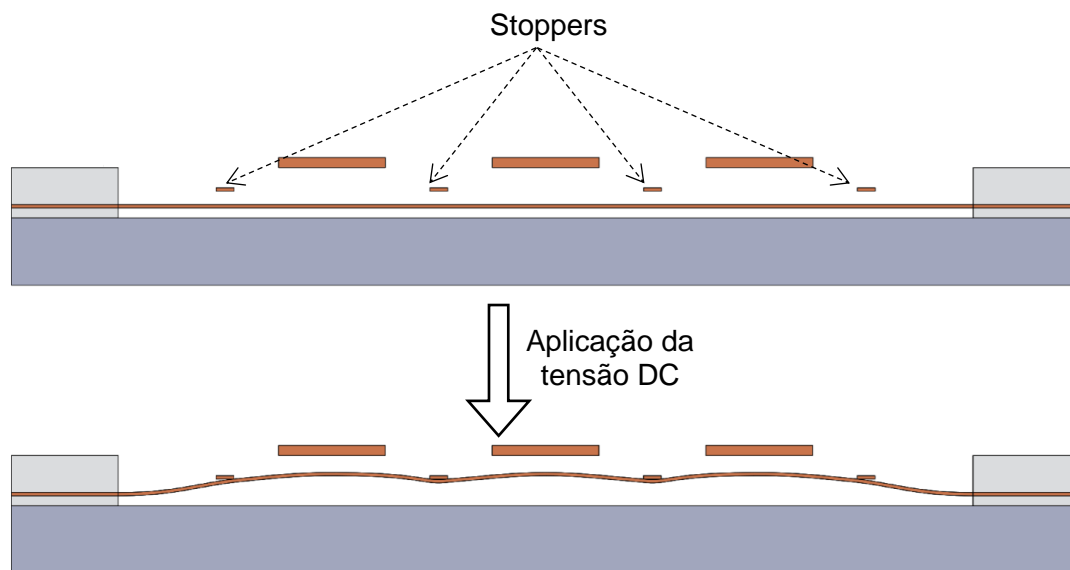
Figura 61. Vista em perspectiva da arquitetura proposta



Fonte: [92].

Essa abordagem é capaz de produzir estados de defasagem (isto é, de deslocamento das tiras) bem definidos e, ao mesmo tempo, utilizar apenas um método simples de pós-processamento, sem a deposição de filmes ou transferências de padrão. Também vale destacar que implementação dessa estrutura é totalmente compatível com o processo CMOS: basta utilizar uma tecnologia que possua pelo menos três níveis de metalização (duas para a S-CPW e uma para os *stoppers*).

Figura 62. Princípio de *tuning* utilizando a arquitetura proposta.



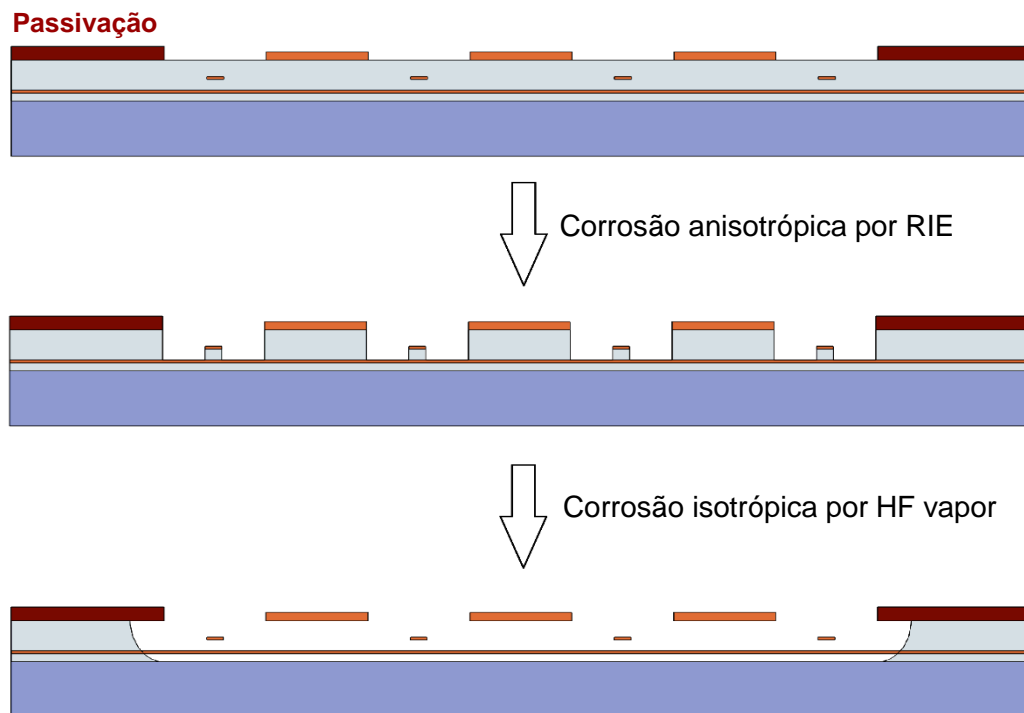
Fonte: Adaptado de [92].

Observando a arquitetura descrita, nota-se que é possível fabricar as S-CPW utilizando apenas as camadas de metalização BEOL do processo CMOS e, depois, realizar um pós-processamento do *chip* para retirada do dielétrico, a fim de deixar as tiras da blindagem suspensas. Essa abordagem é interessante, pois, aproveita a atual maturidade e reprodutibilidade do processo CMOS e, ao mesmo tempo, a liberação de estruturas poderá ser feita por técnicas simples e baratas. É importante que o pós-processamento seja feito sem máscara, pois, normalmente, os *chips* CMOS são de tamanho reduzido, dificultando a utilização de fotolitografia convencional. A eventual utilização de processos de fotogravação aumentaria o custo e a complexidade do processo de fabricação. A abordagem utilizada neste projeto foi a de microusinagem de superfície, onde as camadas de metalização do processo CMOS são os elementos estruturais e, portanto, o óxido do *back end* deve ser removido para liberação das estruturas.

Essa remoção é feita em duas etapas e está ilustrada na Figura 63. Primeiramente, a camada de passivação do processo CMOS, normalmente Si_3N_4 , será usada como máscara para um *reactive ion etch* (RIE), com plasmas de SF_6 , CHF_3 ou CHF_4 adicionados ou não de outros gases, que removerá anisotropicamente o dióxido de silício (SiO_2) até o nível das tiras da blindagem. Logo em seguida, será feita uma corrosão isotrópica por vapor de ácido fluorídrico (HF). Nesta técnica controla-se a temperatura do substrato em aproximadamente $40^\circ C$, o que reduz a condensação de água e permite que o vapor de HF corra seletivamente o SiO_2 sacrificial sem danificar as estruturas de alumínio [96]. Esta técnica é especialmente

interessante no processo de microusinagem de superfície que possui estruturas parcamente espaçadas, pois evita a colagem da estrutura no substrato (ou em outras estruturas) por forças de superfície (*stiction*).

Figura 63. Pós-processamento das amostras.



Fonte: Adaptado de [92].

Projeto do Defasador MEMS de Ondas-Lentas em CMOS

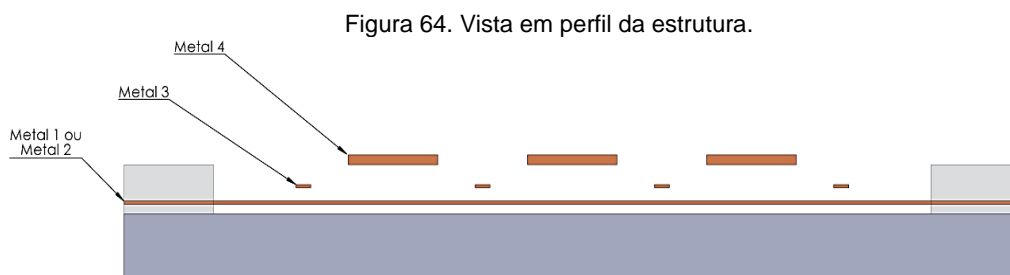
O projeto do defasador é dividido em três etapas sequenciais. A primeira etapa consiste na determinação das dimensões da S-CPW, visando obter um dispositivo com figura de mérito e custo competitivos com o estado-da-arte. Logo em seguida, as tiras da blindagem são divididas em grupos, a fim de criar diferentes níveis de defasagem. Por último, é feito o desenho do *layout* do dispositivo, a ser enviado para *foundry*.

Para projetar as dimensões da S-CPW, é necessário, primeiro, determinar a tecnologia CMOS a ser utilizada. Dentre as tecnologias disponíveis, foi escolhido o processo de $0,35\ \mu\text{m}$ C35B4M3 da *foundry* austríaca AMS (AustriaMicroSystems) pois é uma tecnologia de baixo custo, possui quatro níveis de metalização (com o último nível mais espesso ao invés do padrão dos processos de $0,35\ \mu\text{m}$) e cujas regras de projeto são coerentes às dimensões a serem utilizadas nesse projeto.

Como mencionado, as dimensões iniciais da S-CPW são obtidas através de um modelo elétrico. Em seguida, é feita uma simulação dos campos eletromagnéticos, utilizando o *software* comercial HFSS da ANSYS, de apenas um trecho da linha, para os estados “atuado” e “não-atuado”, de modo que a simulação seja rápida o suficiente para tornar viável o processo de otimização. Como as simulações são feitas apenas no domínio eletromagnético, a atuação eletromecânica é modelada através da mudança da altura das tiras. Ou seja, são feitas duas simulações: uma com a blindagem em sua posição de repouso (estado “não atuado”) e outra com blindagem a uma altura tal que ela esteja em contato com os *stoppers* no Metal 3 (estado “atuado”).

Em seguida, extraem-se os parâmetros de LT, isto é, a constante de atenuação (α , em Np/m), a constante de propagação (β , em rad/m) e a impedância característica (Z_0 , em Ω). Com esses parâmetros é possível estimar as perdas de inserção e a defasagem da linha completa (não apenas do trecho) e, portanto, obter a figura de mérito. Caso a FoM não seja satisfatória, alteram-se as dimensões e inicia-se a simulação do trecho da linha novamente. Esse processo é, então, repetido até que sejam encontradas dimensões que resultem em um defasador com boa FoM .

Pelo fato da tecnologia C35B4M3 ter quatro níveis de metalização disponíveis, a CPW e os *stoppers* foram colocados no quarto (Metal 4) e terceiro (Metal 3) níveis, respectivamente. Para as tiras de blindagem, foram adotadas duas abordagens: a abordagem Tipo 1, onde as tiras estão localizadas no primeiro nível de metalização (Metal 1) e a Tipo 2, com as tiras no segundo nível (Metal 2). A Figura 64 ilustra o perfil da estrutura. O projeto e a otimização das dimensões foram feitos apenas para as linhas Tipo 1, de modo que as linhas Tipo 2 foram desenhadas utilizando-se as mesmas dimensões projetadas para as linhas Tipo 1.



Fonte: [92].

Baseando-se em valores típicos da literatura e de simulações prévias, as dimensões iniciais da CPW foram $W = G = 40 \mu m$ e $S = 60 \mu m$, onde W é a largura do condutor central, G é a distância do condutor central para os terras e S a largura dos terras. Para a blindagem, utilizou-se a menor dimensão possível para a largura das tiras, isto é, $0,6 \mu m$ e um

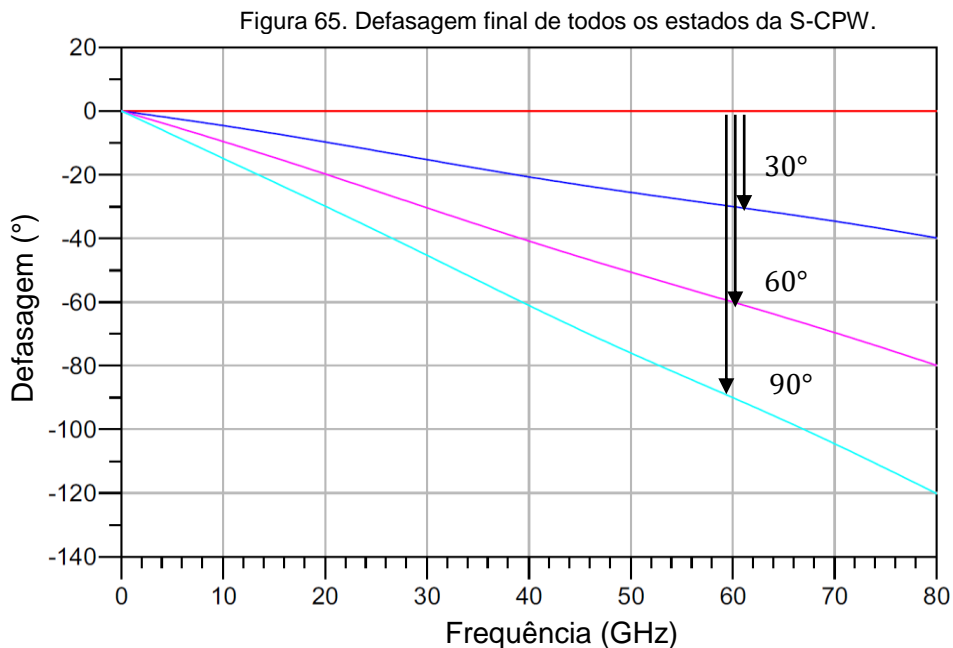
espaçamento 2,1 μm . Além disso, o comprimento do trecho foi de aproximadamente 270 μm , de forma que cada simulação demore cerca de 5 minutos. Como, neste trabalho, tanto a performance quanto o custo do dispositivo são fatores importantes, o critério de qualidade utilizado para otimizar o *design* foi a relação $FoM/\text{Área}$. A Tabela 13 resume as características da S-CPW Tipo 1 otimizada.

Tabela 13 – Características da S-CPW Tipo 1 otimizada

Comprimento para defasagem de 360°	4.50 mm
Área ocupada	1.39 mm ²
IL para S-CPW não atuada	1.86 dB
IL para S-CPW atuada	2.14 dB
FoM	168 °/dB

Fonte: [92].

O gráfico da Figura 65 mostra o comportamento de um defasador de 2 bits em cada estado após feito o *tuning* do comprimento dos grupos para ajustar os quatro estados de acordo com as fases desejadas. A Tabela 14 resume as dimensões dos grupos, obtidas utilizando os modelos no ADS.



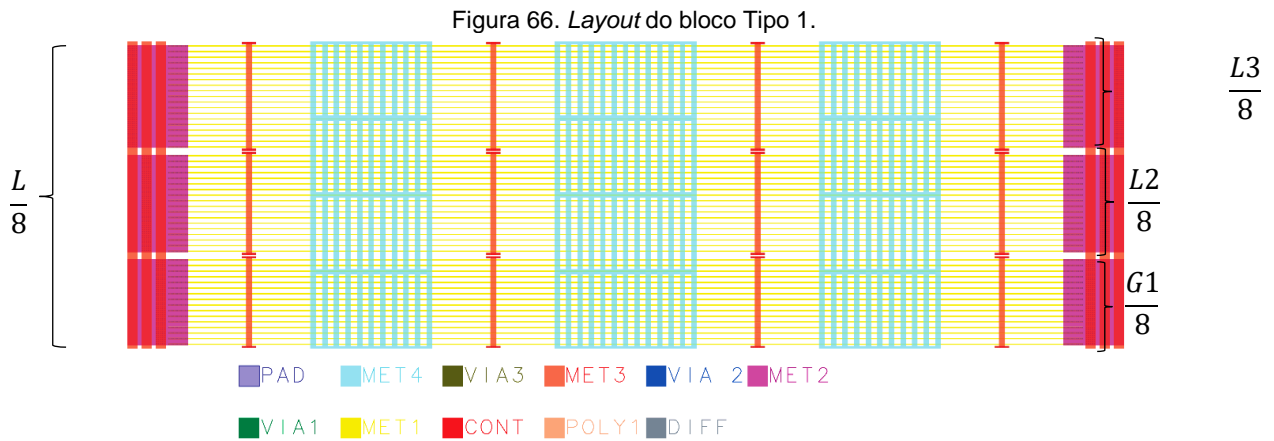
Fonte: Adaptador de [92].

Tabela 14 – Comprimento dos grupos

Comprimento	Valor
Grupo 1 (L1)	326 μm
Grupo 2 (L2)	367 μm
Grupo 3 (L3)	408 μm
Total (L)	1101 μm

Fonte: Adaptado de [92].

Calculadas as dimensões da S-CPW e as parcelas de tiras pertencentes a cada grupo, é feito o *layout* do dispositivo. Essa seção dá destaque ao desenho do layout da S-CPW Tipo 1. A Figura 66, ilustra um trecho do defasador que será replicado 8 vezes para implementar o dispositivo completo.

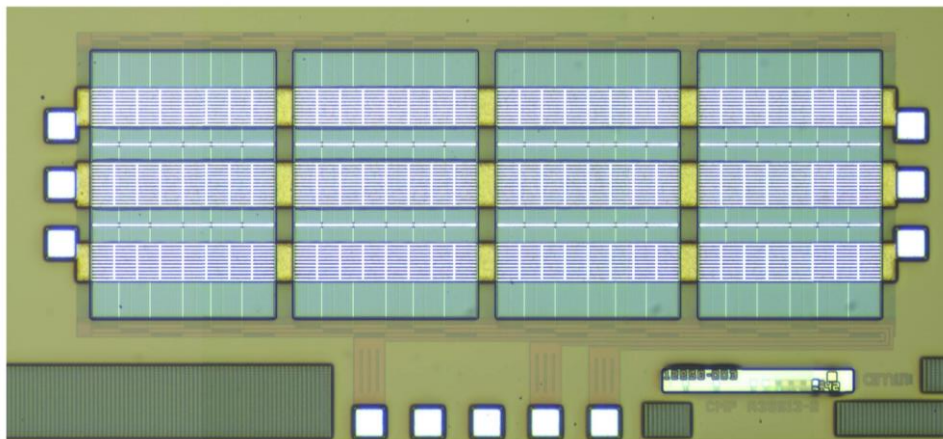


A finalização do *layout* (e envio à *foundry* para a fabricação do chip) completa a etapa de projeto deste trabalho, restando o pós-processamento e caracterização do dispositivo no LME.

Pós-processo sem máscara

A fabricação do *chip* na *foundry* AMS, de acordo com o *layout* projetado, foi realizada com sucesso. A Figura 67 apresenta uma imagem obtidas com microscópio óptico de um defasador antes do pós-processamento.

Figura 67. Foto de um trecho (dois blocos) de S-CPW Tipo 1 com os *stoppers* padrão.

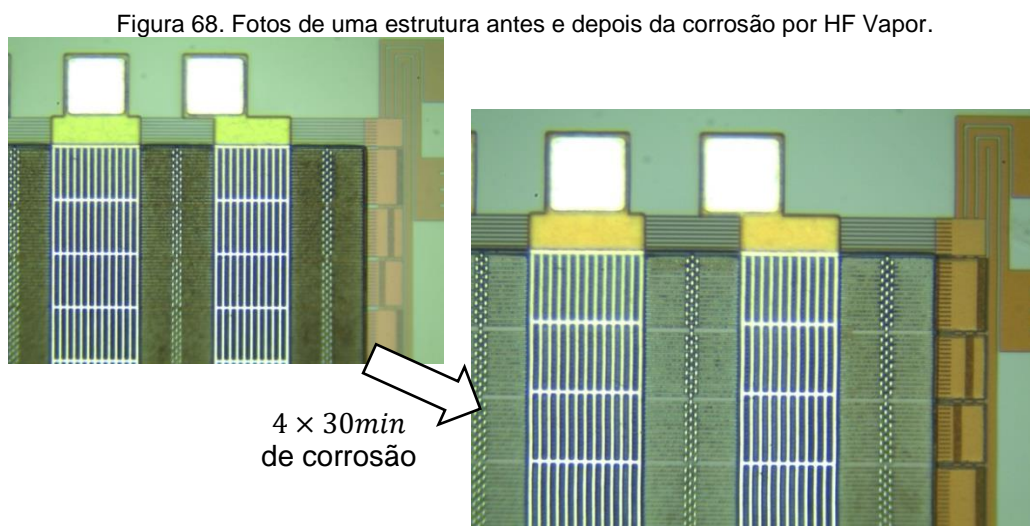


Fonte: Adaptado de [92].

A primeira etapa de pós-processamento é a corrosão anisotrópica da amostra utilizando um processo de corrosão por plasma (*Reactive Ion Etching – RIE*). Para se obter uma boa seletividade e anisotropia nas corrosões por RIE é importante a escolha apropriada dos gases envolvidos no processo, bem como a pressão na câmara e a potência RF para gerar o plasma.

Testes utilizando gás de CHF_3 (trifluorometano) mostraram boa seletividade, porém baixas taxas de corrosão, devido à formação de polímeros fluorados, que criam uma película na superfície a ser corroída, dificultando o ataque químico no óxido a ser removido. Para contornar esse problema, foi adicionado ao fluxo de gases do RIE uma parcela de Ar (argônio), a fim de aumentar a corrosão por efeito físico (*sputtering*) e reduzir a formação dessa película polimérica. Os resultados da corrosão RIE utilizando CHF_3 e Ar foram satisfatórios e, portanto, esse processo foi adotado para todas as corrosões anisotrópicas. Para se conseguir corroer o óxido até o Metal 2, foram necessárias, em média, 2 horas de corrosão por plasma.

A última etapa do pós-processamento, para finalmente liberar as tiras da blindagem, é a corrosão isotrópica do óxido de silício feita por vapor de ácido fluorídrico (HF). Neste trabalho, todas as corrosões foram feitas em passos de 30 minutos com o *hot plate* aquecido a $60^\circ C$ e um posterior recozimento de 10 minutos a $150^\circ C$. Em média, após 4 passos, ou seja, 2 horas, as estruturas já estavam liberadas. A Figura 68 mostra fotos tiradas antes (i.e. após o RIE) e depois da etapa de corrosão com HF Vapor.



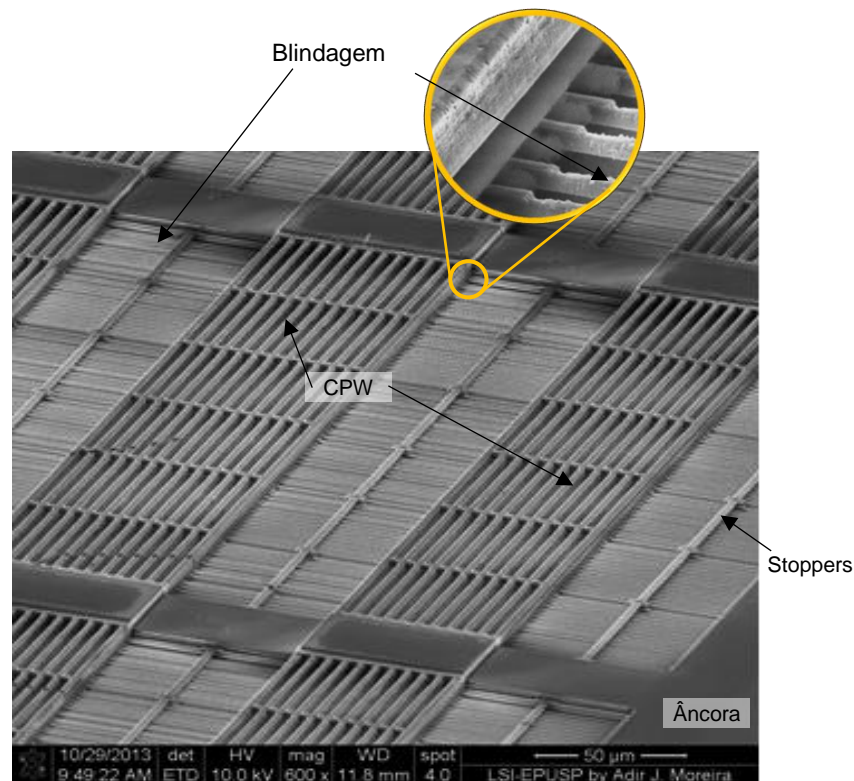
Fonte: Adaptado de [92].

Devido aos danos causados nas amostras quando expostas a longos processos de corrosão, tanto para o RIE quanto para o HF Vapor, foi feito o pós-processamento nas

amostras apenas para liberar as tiras das S-CPW Tipo 2. Apesar do projeto e das simulações serem baseadas nas linhas Tipo 1, que são capazes de apresentar figura de mérito superior, as linhas Tipo 2 são mais fáceis de processar, já que suas tiras estão mais próximas da superfície, e os resultados de defasagens, mesmo que inferiores, já são capazes de provar a viabilidade da implementação de defasadores MEMS utilizando processo CMOS, que é o objetivo desse trabalho.

A Figura 69 mostra imagens obtidas através de um microscópio eletrônico de varredura de uma S-CPW Tipo 2 que foi pós-processadas com sucesso, destacando detalhes de interesse. Nela, é possível notar que as tiras foram liberadas e estão, portanto, suspensas.

Figura 69. Vista em perspectiva da S-CPW Tipo 2 liberada.



Fonte: Adaptado de [95].

Caracterização

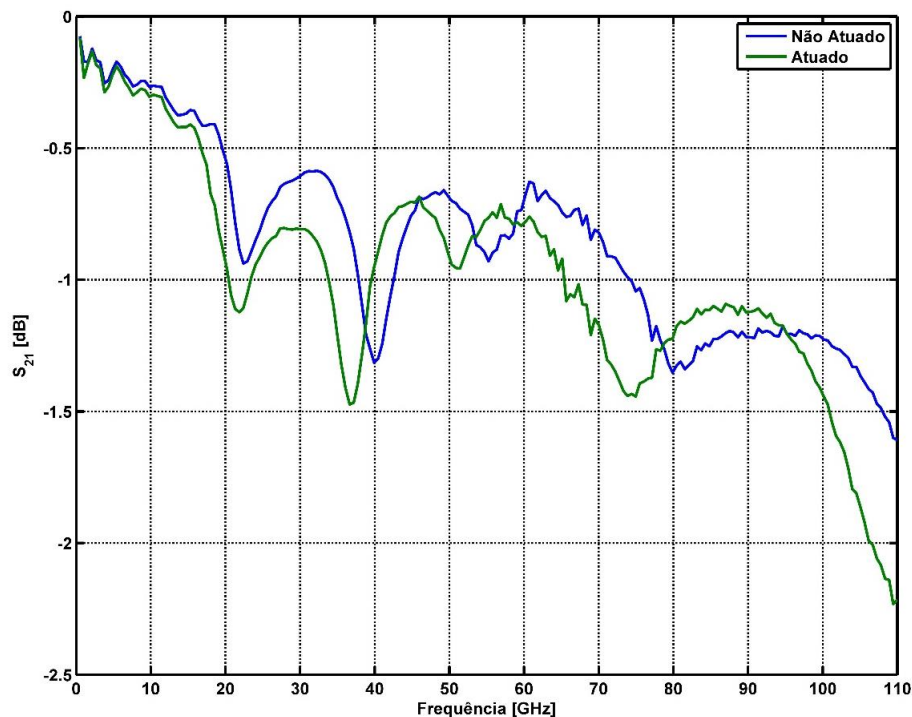
A caracterização dos defasadores consiste na extração dos parâmetros S da S-CPW para diferentes tensões aplicadas nos contatos DC e foi integralmente realizada nos laboratórios do IMEP-LAHC em Grenoble, França.

Todas as medidas foram feitas em um VNA (*Vector Network Analyzer*) no intervalo de frequência de 0,5 GHz a 110 GHz, utilizando a calibração LRRM (*Line-Reflect-Reflect-Match*).

Além disso, devido ao alto impacto nos resultados que as características parasitárias podem gerar, principalmente as perdas e problemas de contato nos contatos de RF, todas as medidas das S-CPW foram corrigidas de acordo com o método de *deembedding* descrito em [97], a fim de remover a influência dos contatos de RF na caracterização das linhas. Para isso, os contatos de RF em aberto e em curto foram incluídos no *layout* do *chip* e deles foram extraídos os parâmetros S, para posterior aplicação do algoritmo de *deembedding*.

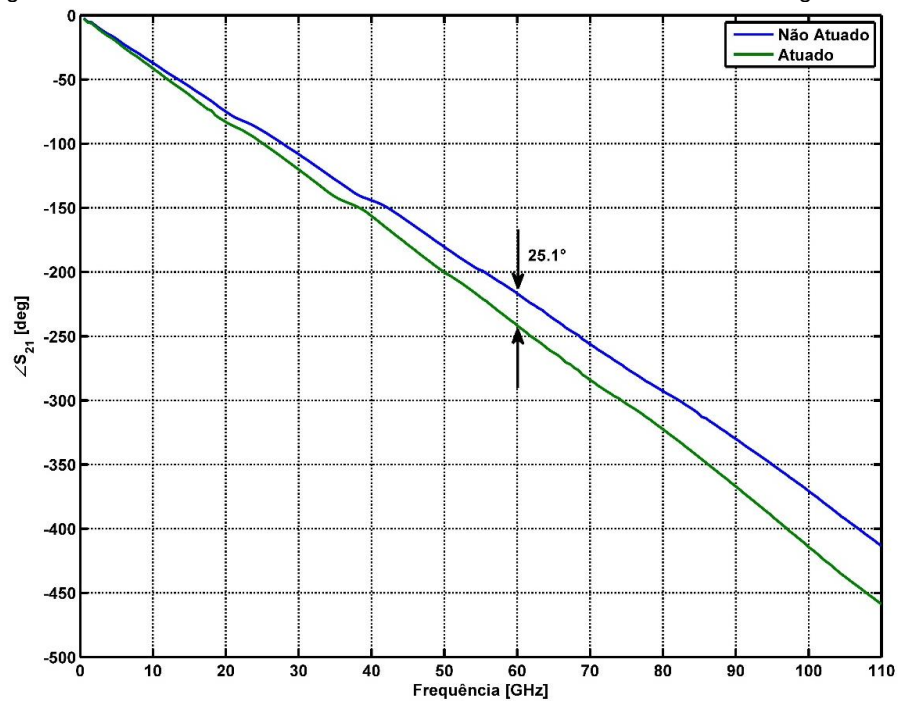
Foi aplicada uma tensão DC entre todas as tiras da blindagem e a CPW de 60 V máximo permitido pelo aparelho. A Figura 70 mostra a perda de inserção da S-CPW Tipo 2, para os estados “não atuado” e “atuado”, enquanto que a Figura 71 mostra a defasagem. Analisando os gráficos, pode-se perceber que a S-CPW, na banda de operação do dispositivo (i.e. em torno de 60 GHz), apresentou baixas perdas de inserção de aproximadamente 0,7 dB e defasagem final de cerca de 25°. A área ocupada pelo dispositivo foi 0,58 mm². Com isso, o defasador apresenta uma figura de mérito de $FoM \cong 36^\circ/dB$ e uma relação FoM/Área de 1552°/dB.

Figura 70. Perda de Inserção do defasador MEMS de ondas-lentas fabricado com tecnologia CMOS.



Fonte: [92].

Figura 71. Fase do defasador MEMS de ondas-lentas fabricado com tecnologia CMOS.

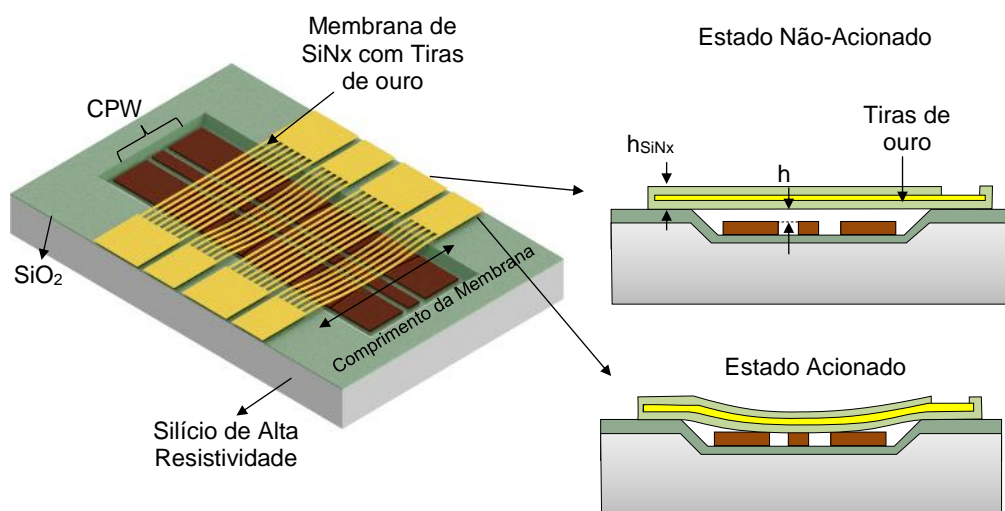


Fonte: [92].

4.2.2 DEFASADOR MEMS DE ONDAS-LENTAS NA TECNOLOGIA DO CEA-LETI

Devido as dificuldades encontradas com a tecnologia CMOS para o desenvolvimento de MEMS, a utilização de uma tecnologia madura e confiável para MEMS fez-se necessária. O projeto do defasador foi realizado no LME enquanto a fabricação deste dispositivo foi inteiramente realizada e custeada (projeto interno de financiamento de 80 mil euros) pelo CEA-LETI. A Figura 72 ilustra o conceito do defasador de ondas-lentas fabricado na tecnologia do CEA-LETI.

Figura 72. Defasador MEMS de ondas-lentas na tecnologia do CEA-LETI



Fonte: Autor.

As tiras da camada de blindagem são normalmente colocadas abaixo da CPW nas tecnologias CMOS/BiCMOS para blindar a CPW do substrato de silício e porque os condutores da CPW são fabricados na camada metálica superior da tecnologia, que normalmente é a mais espessa. Essas tiras carregam capacitivamente a linha de transmissão de maneira distribuída, enquanto o campo magnético fica praticamente imperturbável, como mencionado anteriormente.

Nesta tecnologia, a S-CPW clássica foi invertida, isto é, as tiras da blindagem foram colocadas acima da CPW. Além disso, uma membrana de SiN_x de 1 μm de espessura foi usada para manter as tiras finas (~200 nm), reduzindo assim as correntes de *Foucault* e as perdas. A CPW foi separada das tiras por um *gap* de 1,2 μm.

O projeto da linha de transmissão de ondas-lentas (S-CPW) foi realizado usando o modelo elétrico apresentado em [98]. Uma seção elementar correspondente a apenas uma fita de blindagem é calculada com o modelo, tanto para as posições atuadas como para as posições não-atuadas. Então, todo o defasador pode ser otimizado com o ADS da Keysight. Foi desenvolvido um defasador de 3 bit e o comprimento de cada um dos sete grupos foi definido para se obter uma defasagem máxima de 315 ° (isto é, 360° - 360°/8). O comprimento e o número de fitas para cada grupo é dado na Tabela 15. Cada grupo fornece uma defasagem incremental de 45° e eles foram projetados para serem acionados em combinação com os grupos anteriores, i.e. para obter uma defasagem de 270°, os grupos de 1 a 6 devem ser acionados.

Considerando uma largura da tira de blindagem de 1 μm e espaçamento entre tiras de 2 μm, o comprimento projetado para cada grupo e seção, e o número de tiras em cada segmento para o defasador são listados na Tabela 15. Para se obter uma defasagem de no máximo 315°, foi necessário um comprimento total de 1,375 mm, com base na tecnologia CEA-LETI.

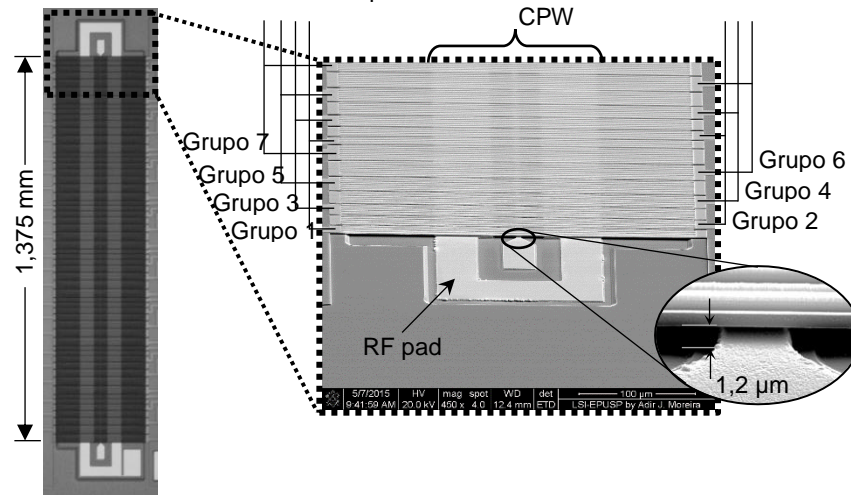
Tabela 15 – Comprimento dos grupos e segmentos do defasador MEMS de ondas-lentas de 3 bits fabricado na tecnologia do CEA-LETI.

	Defasagem (°)	Comprimento do grupo (μm)	Comprimento do segmento (μm)	Número de tira por segmento
Grupo 1	45	121	16	5
Grupo 2	90	152	19	6
Grupo 3	135	176	22	7
Grupo 4	180	200	25	8
Grupo 5	225	224	28	9
Grupo 6	270	248	31	10
Grupo 7	315	248	31	10

Fonte: Autor.

O defasador fabricado com 7 comandos é mostrado na Figura 73.

Figura 73. Imagem óptica do defasador MEMS de ondas-lentas fabricado com 7 comandos e vista detalhada usando um microscópio eletrônico de varredura.

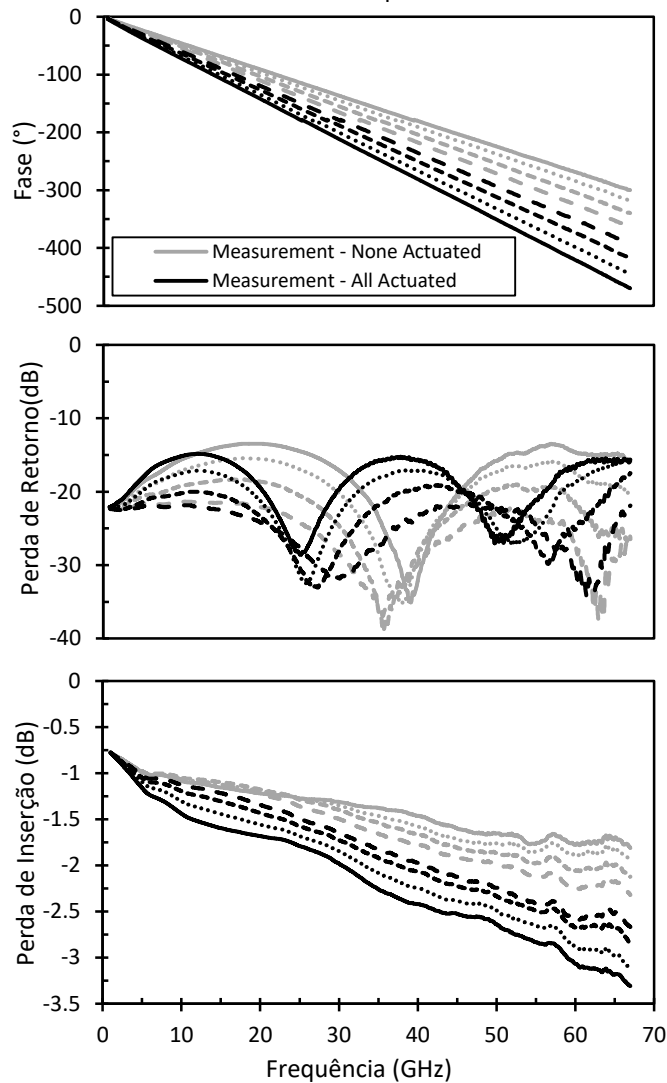


Fonte: Autor.

A Figura 74 mostra os resultados das medidas para o defasador MEMS de ondas-lentas apresentado na Figura 7, de DC a 67 GHz. Uma perda máxima de inserção de 3 dB foi obtida em 60 GHz para uma defasagem máxima de 152° , levando a um FoM de $51^\circ/\text{dB}$ e uma relação FoM/Área de $2660^\circ/\text{dB}$. A perda de inserção teve uma variação máxima de 1,3 dB nessa frequência. A perda de retorno é melhor que 13 dB para todos os estados de fase. Devido a imprecisões de fabricação, a impedância característica para os estados acionado e não-acionado não foi a utilizada para o projeto do defasador. A impedância característica do estado não-acionado foi de aproximadamente 75Ω , em vez de 70Ω , e a impedância característica do estado acionado foi de aproximadamente 50Ω , ao invés de 35Ω . Nesse caso, a impedância característica média foi igual a $Z_{avg} = \sqrt{75 \cdot 50} = 61 \Omega$. Por esse motivo, os parâmetros S medidos foram normalizados para 61Ω .

Devido à falta de financiamento este defasador não foi otimizado ponto de vista da FoM ou do número de comandos. Porém, os resultados iniciais são promissores. Mesmo assim, na sua dissertação de mestrado Franz Sebastián Bedoya LLano desenvolveu o processo de otimização do número de comandos do defasador MEMS de ondas-lentas que mostrou um compromisso entre a simplificação de comandos com o aumento da área e perda de inserção. Neste estudo, o comprimento de cada segmento para a abordagem linearizada é apresentado na Tabela 16. Na otimização, para minimizar o efeito de *Bragg*, o comprimento de cada grupo foi limitado a $200 \mu\text{m}$. Um comprimento mínimo de $10 \mu\text{m}$ foi assumido. Para se obter um pequeno erro de fase no estado 111, um quarto grupo foi adicionado ao dispositivo, mas este grupo nunca será acionado. Embora seja possível um comando simplificado, o comprimento total do dispositivo foi aumentado consideravelmente para $2,91 \text{ mm}$. Como consequência, a perda de inserção também foi aumentada.

Figura 74. Perda de inserção, perda de retorno e defasagem medidas e simuladas, o defasador MEMS de ondas-lentas fabricado pelo CEA-LETI.



Fonte: Autor.

Tabela 16 – Comprimento de cada segmento S# (em μm) para um defasador MEMS de ondas-lentas.



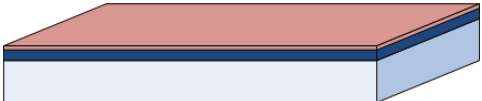
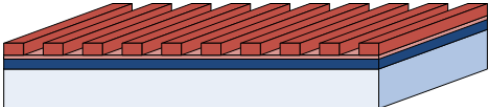
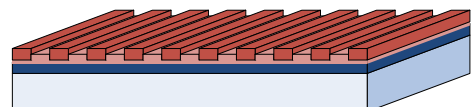
Grupo	S1	S2	S3	S4	S5	S6	S7	S8	S9	S10	S11	S12	Total
1	74	184	174	12	24	144	85	19	180	153	145	153	1347
2	65	17	117	39	11	25	154	142	13	16	89	18	706
3	11	11	25	156	28	10	11	12	12	10	11	18	315
4*	106	10	55	26	44	10	10	96	10	41	24	111	543
Total													2911

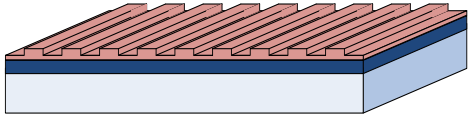

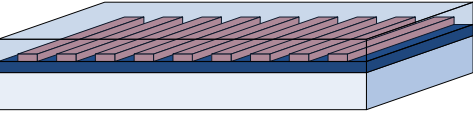

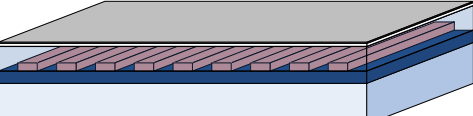
Fonte: Autor.

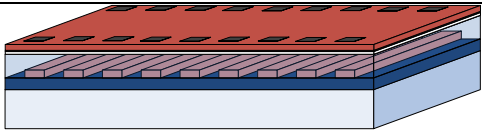
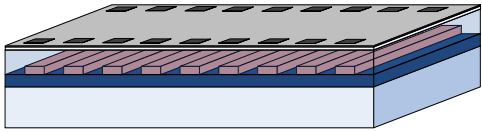
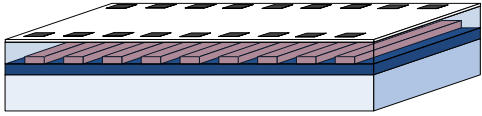
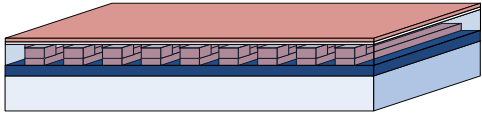
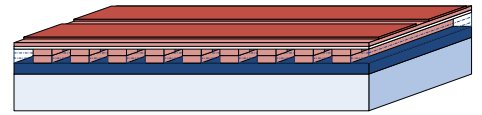
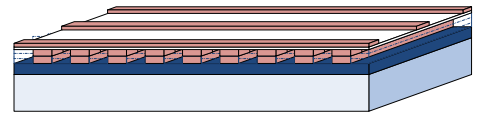
4.2.3 DEFASADOR MEMS DE ONDAS-LENTAS COM TECNOLOGIA DO LME

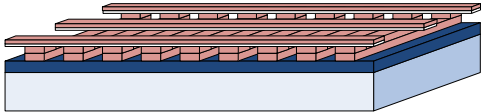

Devido a impossibilidade de financiamento para continuar o desenvolvimento do defasador MEMS de ondas-lentas na tecnologia do CEA-LETI, iniciou-se seu desenvolvimento no LME. Durante o mestrado de Robert Aleksander Gavidia Bovadilla, desenvolveu-se um processo de fabricação para realização dos defasadores baseado em substrato de silício, linhas S-CPW de cobre eletrodepositado e óxido de silício sacrificial. Aqui não foram projetados dispositivos do ponto de vista eletromagnético, pois pretendia-se verificar a viabilidade de fabricação deste dispositivo no LME. As etapas do processo desenvolvido são ilustradas na Tabela 17.

Tabela 17 - Etapas do processo de fabricação do defasador MEMS de ondas-lentas com a tecnologia do LME.

ETAPA		DESCRIÇÃO															
1		<p>Limpeza RCA: A limpeza inicial do substrato de silício é feita utilizando a limpeza RCA para remover impurezas existentes na lâmina.</p>															
2		<p>Oxidação Térmica a Seco: A oxidação da lâmina é feita em um forno a 1100°C por um tempo de 45 minutos, visando obter uma camada de 500 nm de óxido de silício.</p>															
3		<p>Deposição de Titânio e Cobre por sputtering: Utilizando o <i>Magnetron Sputtering</i> é depositado titânio (Ti) e cobre (Cu). A camada de Cu (~20 nm) é utilizada como semente de metal para a fabricação da camada de blindagem do defasador e o Ti (~20nm) é usado para melhorar a aderência entre o Cu e o silício.</p> <table border="1"> <thead> <tr> <th></th> <th>Ti</th> <th>Cu</th> </tr> </thead> <tbody> <tr> <td>Pressão (mTorr)</td> <td colspan="2">2</td> </tr> <tr> <td>Potência RF - 13,56 MHz (W)</td> <td>100</td> <td>70</td> </tr> <tr> <td>Fluxo de argônio (sccm)</td> <td colspan="2">10</td> </tr> <tr> <td>Tempo (seg.)</td> <td>60</td> <td>75</td> </tr> </tbody> </table>		Ti	Cu	Pressão (mTorr)	2		Potência RF - 13,56 MHz (W)	100	70	Fluxo de argônio (sccm)	10		Tempo (seg.)	60	75
	Ti	Cu															
Pressão (mTorr)	2																
Potência RF - 13,56 MHz (W)	100	70															
Fluxo de argônio (sccm)	10																
Tempo (seg.)	60	75															
4		<p>Fotogravação da primeira máscara: O processo de fotogravação utiliza fotoresiste positivo, AZ-1518, diluído duas vezes, que é depositado por <i>spinner</i> a 5000 rpm por 30 s para ter uma espessura de 700 nm. O fotoresiste é exposto através da máscara que define a camada de blindagem para depois ser revelado.</p>															
5		<p>Eletrodeposição de Cobre/Níquel: Esta etapa é realizada com o objetivo de espessar a camada de cobre depositada por <i>sputtering</i> na etapa 3. O tempo do processo é de 1 min, sendo a fonte de alimentação configurada para fornecer ao sistema uma corrente constante de 50 mA. Como resultado esperado uma camada de 250 nm.</p>															

6		<p>Remoção do fotoresiste: A lâmina é fervida em acetona e em álcool por 5 minutos.</p>																																											
7		<p>Remoção da Semente: A região do filme de cobre usado como semente que ficou embaixo do fotoresiste e que não foi espessada, é removida usando uma solução de $H_2O + NH_3(OH) + H_2O_2$ (50:1:1), com a finalidade de oxidar a superfície de Cu. O óxido de cobre é removido em ácido acético. Este processo é repetido até que toda a semente tenha sido removida. Finalmente, o Ti depositado na etapa 3 é removido utilizando uma solução de HF/H₂O (1:20)</p>																																											
8		<p>Deposição de SiO₂ e a-SiC:H por PECVD Uma camada sacrificial de SiO₂ (~1um) e uma camada isolante de a-SiC:H (~200 nm) são depositadas utilizando PECVD.</p> <table border="1"> <thead> <tr> <th rowspan="2"></th> <th colspan="2">SiO₂</th> <th colspan="2">a-SiC:H</th> </tr> </thead> <tbody> <tr> <td rowspan="2">Fluxo (sccm)</td> <td>N₂O</td> <td>75</td> <td>SiH₄</td> <td>3.6</td> </tr> <tr> <td>SiH₄</td> <td>30</td> <td>CH₄</td> <td>32.4</td> </tr> <tr> <td rowspan="2">Pressão (mTorr)</td> <td>N₂O</td> <td>32</td> <td>H₂</td> <td>200</td> </tr> <tr> <td>SiH₄</td> <td>36</td> <td>SiH₄</td> <td>67</td> </tr> <tr> <td></td> <td></td> <td></td> <td>CH₄</td> <td>21</td> </tr> <tr> <td>Potência (W)</td> <td colspan="2">200</td> <td colspan="2">100</td> </tr> <tr> <td>Temperatura (°C)</td> <td colspan="2">320</td> <td colspan="2">320</td> </tr> <tr> <td>Tempo (min.)</td> <td colspan="2">70</td> <td colspan="2">40</td> </tr> </tbody> </table>		SiO ₂		a-SiC:H		Fluxo (sccm)	N ₂ O	75	SiH ₄	3.6	SiH ₄	30	CH ₄	32.4	Pressão (mTorr)	N ₂ O	32	H ₂	200	SiH ₄	36	SiH ₄	67				CH ₄	21	Potência (W)	200		100		Temperatura (°C)	320		320		Tempo (min.)	70		40	
	SiO ₂			a-SiC:H																																									
	Fluxo (sccm)	N ₂ O	75	SiH ₄	3.6																																								
SiH ₄		30	CH ₄	32.4																																									
Pressão (mTorr)	N ₂ O	32	H ₂	200																																									
	SiH ₄	36	SiH ₄	67																																									
			CH ₄	21																																									
Potência (W)	200		100																																										
Temperatura (°C)	320		320																																										
Tempo (min.)	70		40																																										
9																																													
10		<p>Deposição de Alumínio: Uma camada de alumínio (~0.5um) é depositada para ser utilizado como máscara para próxima etapa.</p>																																											
11		<p>Fotogração da segunda máscara: Esta etapa é realizada para definir a geometria das vias que serão utilizadas para conectar os grupos de fitas da camada de blindagem com os contatos DC na superfície do dispositivo. Para este processo é utilizado como máscara o alumínio depositado na etapa anterior, A definição das vias é feita utilizando a segunda máscara da mesma forma que na etapa 4.</p>																																											

																	
12		<p>Corrosão por plasma: Nesta etapa, o SiO_2 e o a-SiC:H são corroídos por <i>reactive ion etching</i> (RIE), utilizando um sistema capacitivo e plasma de SF_6 e O_2 com os parâmetros listados abaixo por um tempo de 50 min.</p> <table border="1"> <thead> <tr> <th></th> <th>SF_6</th> <th>O_2</th> </tr> </thead> <tbody> <tr> <td>Pressão (mTorr)</td> <td colspan="2">100</td> </tr> <tr> <td>Fluxo (sccm)</td> <td>50</td> <td>50</td> </tr> <tr> <td>Potência (W)</td> <td colspan="2">100</td> </tr> <tr> <td>Tempo (min.)</td> <td colspan="2">70</td> </tr> </tbody> </table>		SF_6	O_2	Pressão (mTorr)	100		Fluxo (sccm)	50	50	Potência (W)	100		Tempo (min.)	70	
	SF_6	O_2															
Pressão (mTorr)	100																
Fluxo (sccm)	50	50															
Potência (W)	100																
Tempo (min.)	70																
13		<p>Remoção de Alumínio: O alumínio depositado na etapa 10 é corroído utilizando uma solução de HF diluído em água em uma proporção de 20:1 ($\text{H}_2\text{O}:\text{HF}$).</p>															
14		<p>Deposição de Titânio e Cobre por sputtering: Como na etapa 3, um filme de ~20 nm de titânio é utilizado para dar aderência ao filme de cobre (~20 nm) que servirá como semente para a eletrodeposição das linhas de transmissão CPW.</p>															
15		<p>Fotogração da terceira máscara: Este processo se diferencia do processo realizado na etapa 4, pois utiliza um fotoresiste AZ-1375 com maior espessura ~4 μm.</p>															
16		<p>Eletrodeposição de Cobre/Níquel: Da mesma forma que na etapa 5, um processo de eletrodeposição é realizado por um tempo de 2 minutos e 30 segundos para se obter uma espessura de ~2 μm. Em seguida, o fotoresiste, a semente de Cu e o Ti são removidos como nas etapas 6 e 7.</p>															

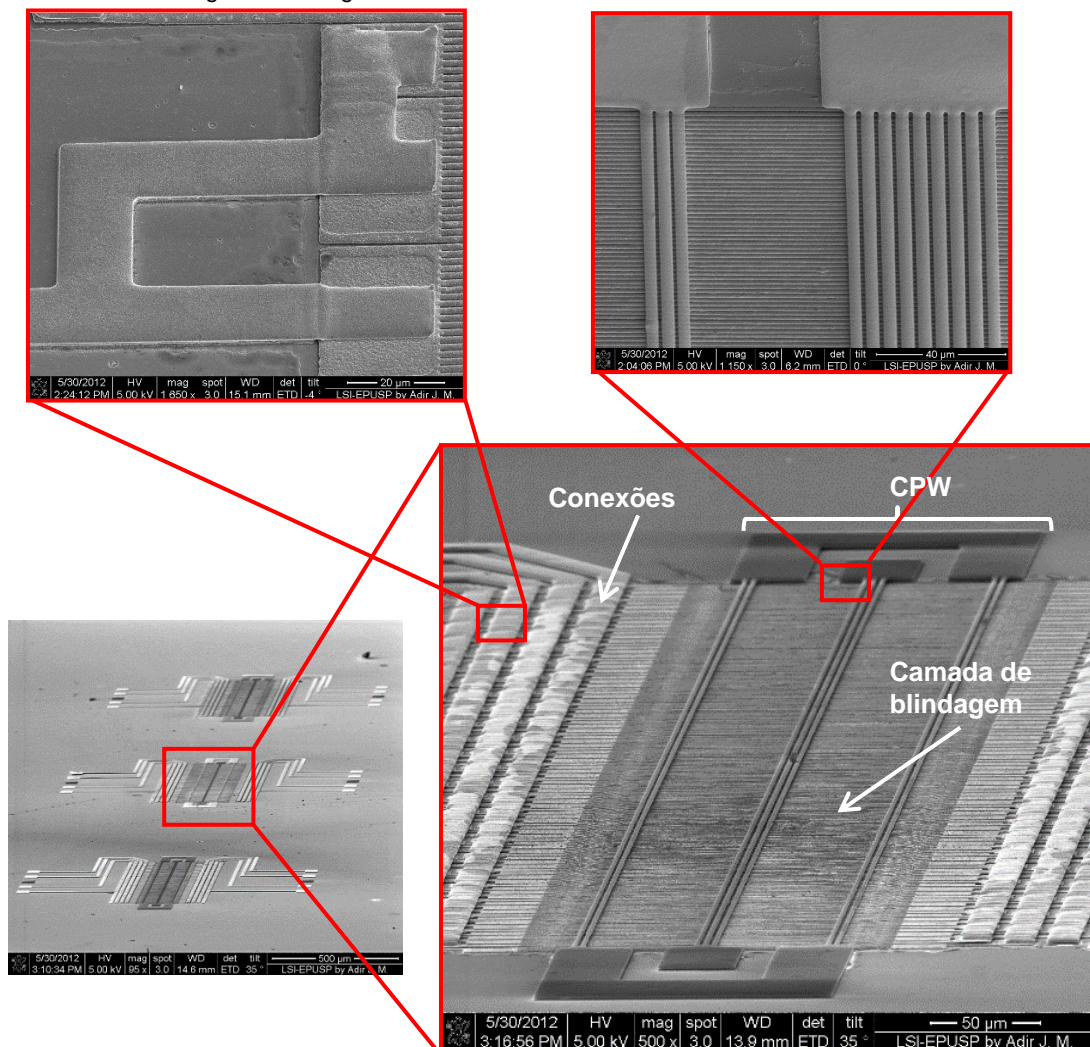
17	 A 3D schematic diagram showing a substrate with a blue protective layer. A sacrificial layer of SiO2 is being removed by plasma corrosion, leaving a patterned surface.	<p>Corrosão por Plasma: Esta etapa tem como finalidade a corrosão anisotrópica da camada sacrificial de SiO₂, visando facilitar a liberação da camada de blindagem. É utilizado os mesmos parâmetros da etapa 12 para a corrosão por RIE durante 30 min.</p>
18	 A 2D schematic diagram showing a substrate with a blue protective layer. A sacrificial layer of SiO2 is being removed by HF vapor corrosion, leaving a patterned surface.	<p>Corrosão em HF vapor: O processo de corrosão com vapor de HF é realizado para liberar a camada de blindagem e é feito a uma temperatura de 75°C, por um tempo de ~100 min. Depois deste período, a lâmina é aquecida a uma temperatura de 150°C com a finalidade de remover resíduos do processo de corrosão em HF.</p>

Fonte: [99]

Apesar da complexidade do processo de fabricação desenvolvido foi possível realizar os defasadores MEMS (do ponto de vista de processo), como ilustra a Figura 75. Neste dispositivo as linhas CPW foram colocadas sobre as linhas de transmissão separadas por um óxido de silício sacrificial, removido na última etapa de fabricação. As tiras da camada de blindagem de 1 μm de largura, espaçadas a 1 μm de distância da CPW foram realizadas e liberadas com sucesso.

Foram necessários dois níveis de metalização (CPW e conexões em um nível metálico e camada de blindagem e outro) para interconectar os grupos e segmentos do defasador e criar a CPW em tiras longitudinais para facilitar a liberação.

Figura 75. Imagens do MEV dos defasadores fabricados e liberados.



Fonte: Adaptado de [99].

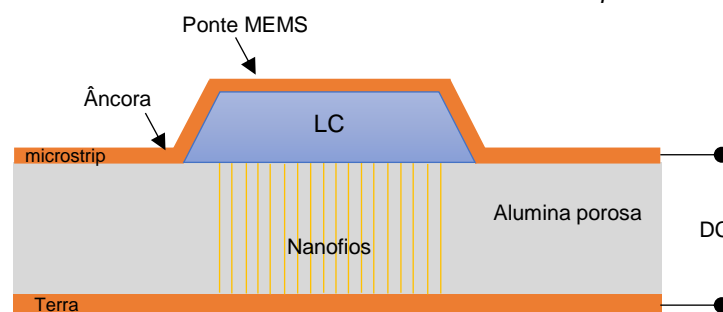
Apesar de promissores estes resultados iniciais, optou-se por desenvolver os defasadores diretamente sobre o *interposer* MnM, pois facilitaria a sua futura integração em um sistema de ondas milimétricas com *beam steering*, como será mostrado na seção seguinte.

4.2.4 DEFASADOR MEMS-LC DE ONDAS-LENTAS NO *INTERPOSER* MnM

Como mencionado, o desenvolvimento de defasadores no *interposer* MnM é de grande interesse para sistemas com *beam steering* e por isso é parte do trabalho de doutorado de Leonardo Amorese Gallo Gomes.

O defasador MEMS-LC no *interposer* MnM é baseado em uma topologia *microstrip* de ondas-lentas suspensa, apresentada na Figura 76. Este defasador usa o cristal líquido (LC) em combinação com o MEMS para aumentar a variação de fase. Neste dispositivo, os nanofios do *interposer* são usados para criar o efeito de ondas-lentas, concentrando o campo elétrico entre o substrato e a linha *microstrip* suspensa, aumentando o efeito da variação da constante dielétrica do LC. Os nanofios também são usados como eletrodos DC para polarizar o LC e atuar a ponte MEMS, como mostra a Figura 76. A linha suspensa é realizada utilizando um fotoresiste (AZ9260) com 2 μm de espessura como material sacrificial.

Figura 76. Conceito do defasador MEMS-LC de ondas-lentas no *interposer* MnM.

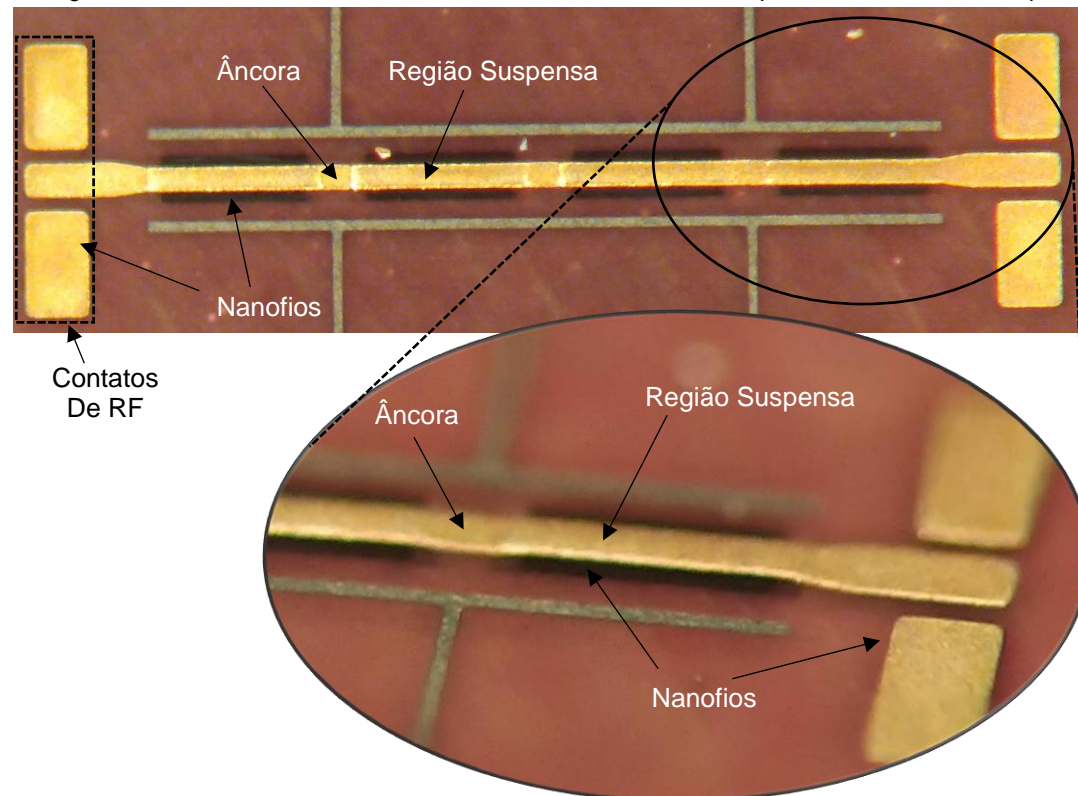


Fonte: Autor.

Como prova de conceito desta topologia, um conjunto de linhas com regiões suspensas de diferentes larguras (15 μm , 25 μm e 35 μm) e comprimentos (1x, 2x e 4x de 250 μm e 500 μm) foi projetado e fabricado no *interposer* MnM. Uma linha de transmissão fabricada com quatro segmentos (4x) de linha suspensa de 250 μm de comprimento e seus contatos de RF é mostrada na Figura 77. Devido ao aspecto

translúcido da alumina nanoporosa, nesta figura, também é possível ver os nanofios (áreas escuras) sob as regiões suspensas.

Figura 77. Defasador MEMS-LC de ondas-lentas fabricado no *interposer* MnM sem cristal líquido.

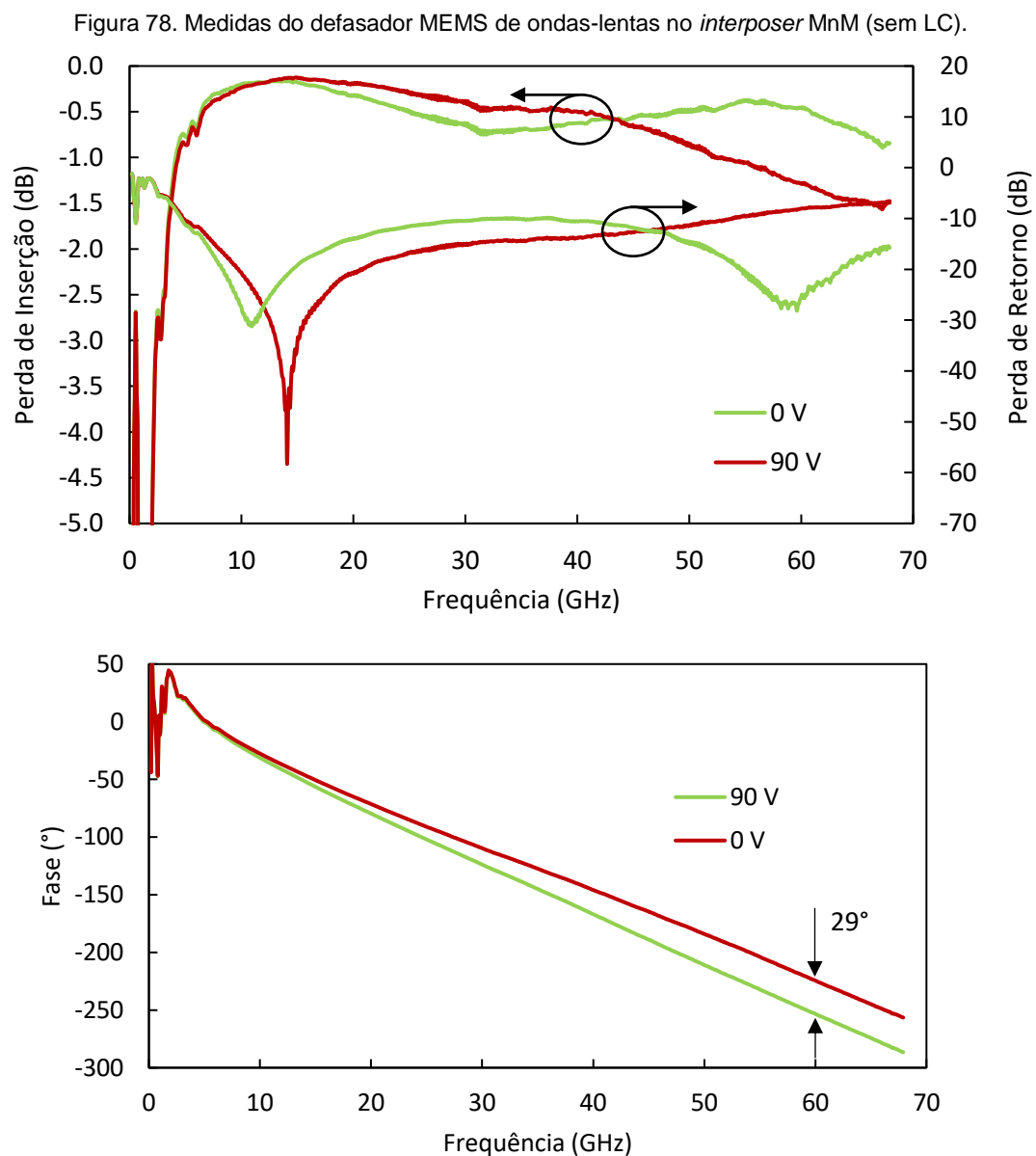


Fonte: Autor.

Os defasadores foram caracterizados até 67 GHz com e sem LC no LME. Nas medidas sem o LC, o defasador funciona como uma chave MEMS, que com a aplicação da tensão DC, passa do estado não-acionado (ponte MEMS em repouso) para o estado acionado (ponte MEMS atuada e colapsada no substrato).

A Figura 78 mostra as medidas de um defasador sem LC com dois trechos suspensos de 500 μm com um comprimento total de 1550 μm e 35 μm de largura. Para acionar os trechos suspensos foram necessários 90 V entre a linha de sinal (ponte MEMS) e o terra da CPW. A perda de inserção máxima foi de 1,3 dB no estado atuado e mínima de 0,5 dB com 0 V em 60 GHz. Como se pode ver na figura, no estado atuado o dispositivo não está casado, com uma perda de retorno de 8 dB em 60 GHz, o que contribui para o aumento da perda de inserção. Observou-se uma defasagem de 29° e uma FoM de 22,3°/dB em 60 GHz. Nesta figura, é interessante notar que o defasador não funciona em baixas frequências (< 10 GHz). Isso ocorre

pois existe um filme dielétrico entre o terra dos contatos RF e os nanofios utilizados como vias para a interconexão com o terra da *microstrip*, formando um capacitor que conduz só em frequências mais alta. Este capacitor é usado para isolar propositalmente os terras, para proteger as pontas de medida de possíveis rupturas do dielétrico devido às altas tensões associadas ao chaveamento dos MEMS (que geram faíscas e explodem as pontas de RF). Além disso, um *Bias-T* (SHF BT-65) foi utilizado para aplicar a tensão DC na linha de transmissão.



Fonte: Autor.

Os defasadores também foram medidos no LME com o LC BL111 ($\epsilon_{\perp}=2,64$ e $\tan\delta_{\perp}=0,0218$; $\epsilon_{\parallel}=3,25$ e $\tan\delta_{\parallel}=0,0084$ em 19 GHz) fornecido pelo do Instituto de Microeletrônica e Fotônica (IMP) da TU Darmstadt. O IMP tem trabalhado com empresa Merck para o desenvolvimento de cristais líquidos com baixas perdas e alta tunabilidade para aplicações em ondas milimétricas. O LC fornecido pelo IMP é um LC de altas perda no estado perpendicular ao campo elétrico das moléculas de cristal líquido. No entanto, era o único que pode ser fornecido por motivos de confidencialidade.

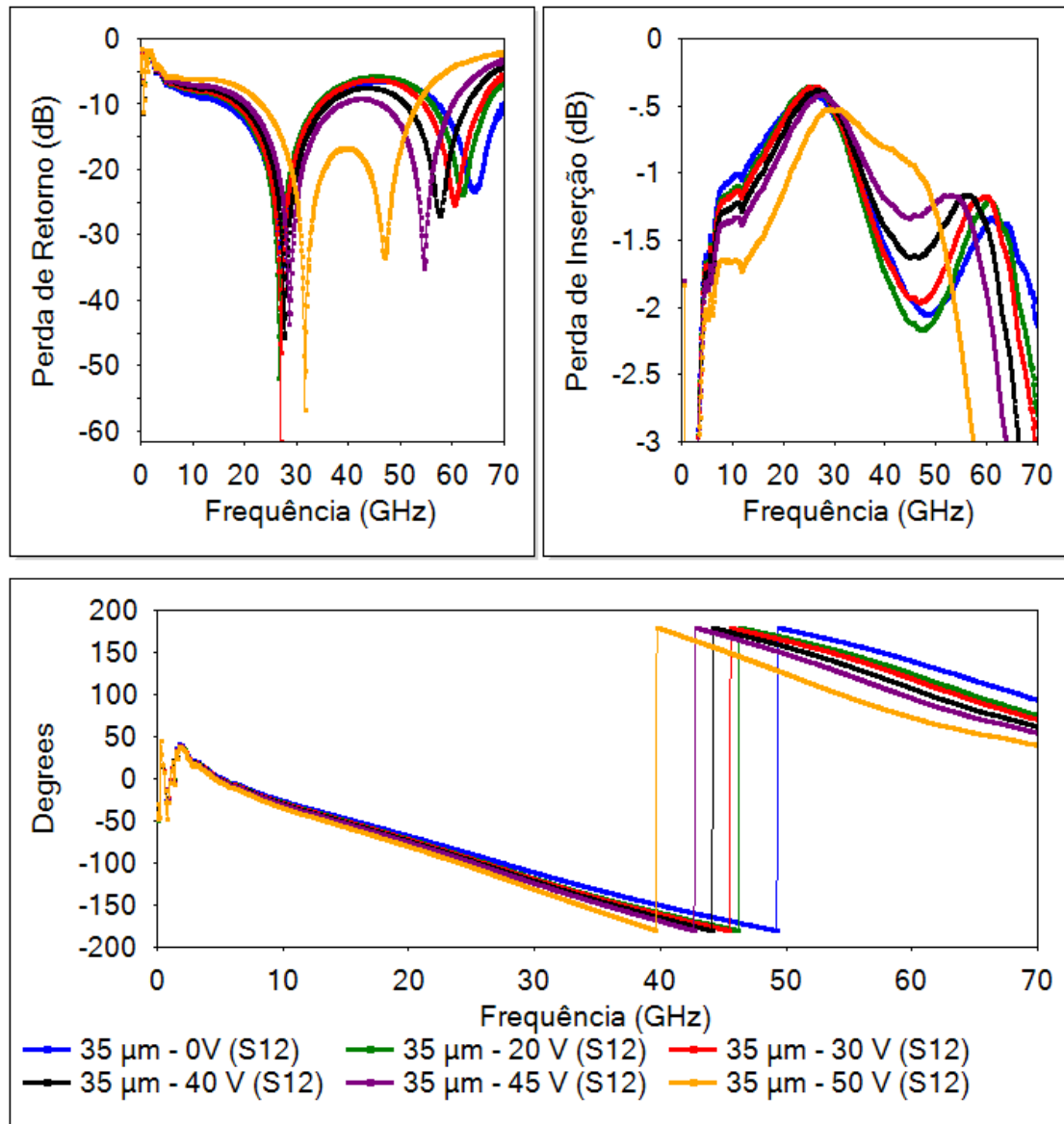
A Figura 79 mostra as medidas do defasador MEMS-LC de ondas-lentas para um dispositivo com a microstrip de 35 μm de largura. Nesse dispositivo, a defasagem máxima observada com a aplicação de 50 V foi de 67° e uma perda de inserção máxima de 3,9 dB em 60 GHz. Nota-se que a perda de retorno deste dispositivo é de -16 dB em 40 GHz e de -2 dB em 70 GHz, o que mostra uma dispersão da impedância característica e um forte descasamento em 70 GHz, o que eleva a perda de inserção. Esta dispersão da impedância está relacionada à indutância dos nanofios muda com a frequência.

Em 60 GHz, a FoM medida foi de 17°/dB. Considerando uma frequência mais baixa, onde o descasamento é menor, como em 50 GHz, a defasagem medida foi de 52° e a perda de inserção máxima de 2 dB, levando a uma FoM de 26°/dB.

Com a linha *microstrip* de 15 μm , como mostra a Figura 80, este efeito também ocorre, mas por causa da menor largura, a impedância da região suspensa é maior e o descasamento é menos pronunciado. No entanto, para esta estrutura a defasagem máxima foi de 27° e a perda de inserção máxima de 1,15 dB, levando a uma FoM de 23,7°/dB.

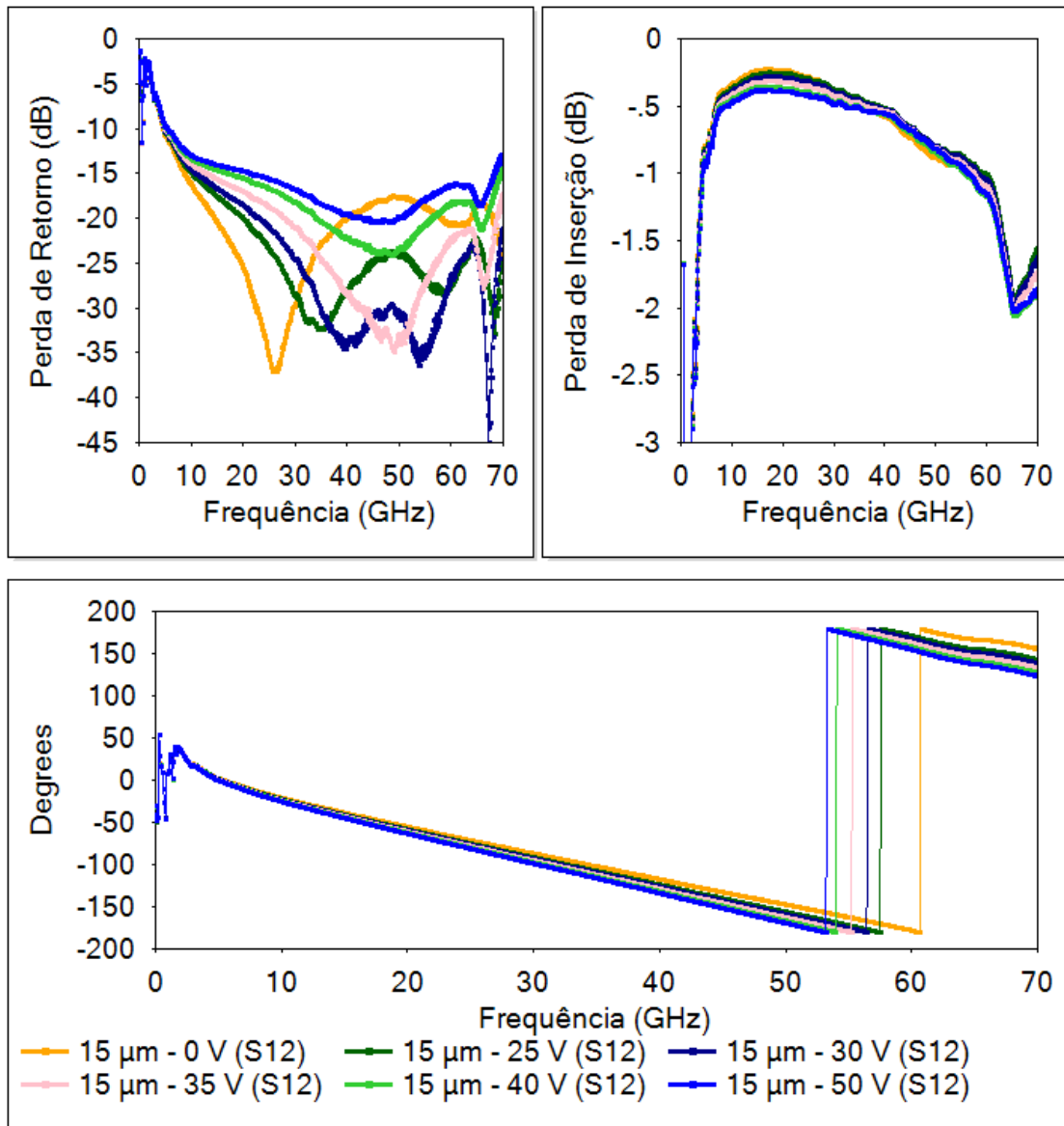
Estes resultados iniciais são muito promissores, mas necessitam de otimização do ponto de vista de projeto. Atualmente, estas amostras estão sendo medidas no IMP utilizando um LC com perdas mais baixas ($\tan\delta_{\perp} \sim 0,01$), o que já deve mostrar melhores resultados.

Figura 79. Defasador MEMS-LC de ondas-lentas no *interposer* MnM com linha microstrip de 35 μm de largura.



Fonte: Autor.

Figura 80. Defasador MEMS-LC de ondas-lentas no *interposer* MnM com linha microstrip de 15 μm de largura.



Fonte: Autor.

5 Desafios e perspectivas

Os RF MEMS já percorram um longo caminho e agora podem ser considerados como uma tecnologia madura baseada nos desenvolvimentos de laboratórios de pesquisa e indústrias dos últimos 30 anos. Dispositivos comerciais e circuitos estão disponíveis e sendo usados em larga escala. Os principais desafios relacionados à confiabilidade das chaves MEMS foram resolvidos e essas chaves podem ser uma solução para várias aplicações de ondas de milimétricas.

Foi demonstrado que as chaves operam bilhões de ciclos de forma confiável, sem degradação de contato ou carga dielétrica [16]. O encapsulamento de filmes finos, conforme demonstrado pelas tecnologias IHP e CEA-LETI (seção 3.2) apresenta uma alternativa para o encapsulamento de MEMS, tornando-os competitivos em termos de custos. Especificamente para aplicações em ondas de milimétricas, devido ao baixo desempenho de dispositivos de sintonização baseados em semicondutores, os MEMS podem se tornar a opção principal para circuitos sintonizáveis que podem ser facilmente integrados na tecnologia CMOS ou em um *interposer*.

Com base nestas considerações, o desenvolvimento de RF MEMS para ondas milimétricas no LME tem sido focado no inovador *interposer* com nanofios de cobre e membrana de alumina nanoporosa. Em especial, o desenvolvimento de chaves MEMS para aplicações de Tx/Rx em 60 GHz será continuado buscando resolver os problemas de fabricação, para em seguida otimizar o projeto das chaves. Os defasadores MEMS-LC de ondas-lentas se mostraram muito promissores e a otimização do projeto e utilização de um cristal líquido de melhor qualidade podem aproximar a sua figura de mérito a aquela do estado-da-arte. Então, um encapsulamento para os MEMS deverá ser desenvolvido.

Referências

- ¹ "The Fundamentals of Analog Devices' Revolutionary MEMS Switch Technology | Analog Devices", *Analog.com*, 2019. [Online]. Available: <https://www.analog.com/en/technical-articles/fundamentals-adi-revolutionary-mems-switch-technology.html>. [Accessed: 04- Feb- 2019].
- ² D. Bell, T. Lu, N. Fleck and S. Spearing, "MEMS actuators and sensors: observations on their performance and selection for purpose", *Journal of Micromechanics and Microengineering*, vol. 15, no. 7, pp. S153-S164, 2005. Available: 10.1088/0960-1317/15/7/022.
- ³ M. Wietstruck, W. Winkler, A. Göritz, S. Tolunay Wipf, C. Wipf, D. Schmidt, A. Mai, and M. Kaynak, "0.13um BiCMOS embedded On-Chip High-Voltage Charge Pump with Stacked BEOL Capacitors for RF-MEMS Applications," in Proc. 17th Symposium on RF-MEMS and RF-Microsystems (MEMSWAVE), 2016.
- ⁴ D. Saias, P. Robert, S. Boret, C. Billard, G. Bouche, D. Belot and P. Ancey, "An above IC MEMS RF switch", *IEEE Journal of Solid-State Circuits*, vol. 38, no. 12, pp. 2318-2324, 2003.
- ⁵ M. Daneshmand, S. Fouladi, R. R. Mansour, M. Lisi, and T. Stajcer, "Thermally actuated latching RF MEMS switch and its characteristics," *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 12, pp. 3229–3238, 2009.
- ⁶ G. Rebeiz, *RF MEMS: Theory, Design, and Technology*, Hoboken, NJ: John Wiley & Sons, 2004.
- ⁷ V. K. Varadan, J. V. Kalarickaparambil, and K. A. Jose, *RF MEMS and their applications*, Hoboken, NJ: John Wiley & Sons, 2003.
- ⁸ H. J. De los Santos, *RF MEMS circuit design for wireless communications*, Boston-London: Artech House, 2002.
- ⁹ S. Timoshenko, *History of strength of materials: with a brief account of the history of theory of elasticity and theory of structures*, New York: McGraw Hill, 1953.
- ¹⁰ R. Roark, W. Young, R. Budynas and A. Sadegh, *Roark's formulas for stress and strain*. New York: McGraw-Hill, 2012.
- ¹¹ B. Lacroix *et al.*, "Sub-Microsecond RF MEMS Switched Capacitors," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 55, no. 6, pp. 1314-1321, June 2007.
- ¹² "RADAR CHIP Products - Silicon Radar GmbH", *Silicon Radar GmbH*, 2019. [Online]. Available: <https://siliconradar.com/products/#120ghz-radar-chips>. [Accessed: 08- Mar- 2019]
- ¹³ B. Heinemann *et al.*, "SiGe HBT with f_x/f_{max} of 505 GHz/720 GHz," *2016 IEEE International Electron Devices Meeting (IEDM)*, San Francisco, CA, 2016, pp. 3.1.1-3.1.4.
- ¹⁴ M. Kaynak *et al.*, "MEMS module integration into SiGe BiCMOS technology for embedded system applications," *2011 Semiconductor Conference Dresden*, Dresden, 2011, pp. 1-4.
- ¹⁵ Y. Lamy *et al.*, "mmW characterization of wafer level passivation for 3D silicon interposer," *2013 IEEE 63rd Electronic Components and Technology Conference*, Las Vegas, NV, 2013, pp. 1887-1891.
- ¹⁶ F. Souchon *et al.*, "Key improvements of the MEMS switch lifetime thanks to a dielectric-free design and contact reliability investigations in hot/cold switching operations," *2013 IEEE International Reliability Physics Symposium (IRPS)*, Anaheim, CA, 2013, pp. 6B.2.1-6B.2.8.4.
- ¹⁷ "FBK | MST Micro System Technology", *Mst.fbk.eu*, 2019. [Online]. Available: <https://mst.fbk.eu/>. [Accessed: 08- Feb- 2019]

- ¹⁸ S. Tolunay Wipf *et al.*, "Thin film wafer level encapsulated RF-MEMS switch for D-Band applications," *2016 11th European Microwave Integrated Circuits Conference (EuMIC)*, London, 2016, pp. 452-455.
- ¹⁹ S. Tolunay Wipf, A. Görizt, M. Wietstruck, C. Wipf, B. Tillack, A. Mai, and M. Kaynak, "Electromagnetic and small-signal modeling of an encapsulated RF-MEMS switch for D-band applications," *International Journal of Microwave and Wireless Technologies*, vol. 9, no. 6, pp. 1271–1278, 2017.
- ²⁰ Z. Baghchehsaraei and J. Oberhammer, "Parameter Analysis of Millimeter-Wave Waveguide Switch Based on a MEMS-Reconfigurable Surface," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 12, pp. 4396-4406, Dec. 2013.
- ²¹ N. Vahabisani and M. Daneshmand, "Monolithic Millimeter-Wave MEMS Waveguide Switch," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 63, no. 2, pp. 340-351, Feb. 2015.
- ²² T. Reck, C. Jung-Kubiak and G. Chattopadhyay, "A 700-GHz MEMS Waveguide Switch," in *IEEE Transactions on Terahertz Science and Technology*, vol. 6, no. 4, pp. 641-643, July 2016.
- ²³ R. E. Mihailovich *et al.*, "MEM relay for reconfigurable RF circuits," in *IEEE Microwave and Wireless Components Letters*, vol. 11, no. 2, pp. 53-55, Feb. 2001.
- ²⁴ "Radant MEMS, Inc." [Online]. Available: <http://www.radantmems.com/>. [Accessed: 08- Aug- 2018]
- ²⁵ S. Majumder, J. Lampen, R. Morrison and J. Maciel, "A packaged, high-lifetime ohmic MEMS RF switch," *IEEE MTT-S International Microwave Symposium Digest, 2003*, Philadelphia, PA, USA, 2003, pp. 1935-1938 vol.3.
- ²⁶ Guan-Leng Tan and G. M. Rebeiz, "A DC-contact MEMS shunt switch," in *IEEE Microwave and Wireless Components Letters*, vol. 12, no. 6, pp. 212-214, June 2002.
- ²⁷ C. Bozler *et al.*, "MEMs microswitch arrays for reconfigurable distributed microwave components," *IEEE Antennas and Propagation Society International Symposium. Transmitting Waves of Progress to the Next Millennium. 2000 Digest. Held in conjunction with: USNC/URSI National Radio Science Meeting (C, Salt Lake City, UT, 2000*, pp. 587-591 vol.2.
- ²⁸ C. D. Patel and G. M. Rebeiz, "A High-Reliability High-Linearity High-Power RF MEMS Metal-Contact Switch for DC–40-GHz Applications," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 60, no. 10, pp. 3096-3112, Oct. 2012.
- ²⁹ D. Mercier *et al.*, "A DC to 100 GHz high performance ohmic shunt switch," *2004 IEEE MTT-S International Microwave Symposium Digest (IEEE Cat. No.04CH37535)*, Fort Worth, TX, USA, 2004, pp. 1931-1934 Vol.3.
- ³⁰ D. Hyman, J. Lam, B. Warneke, A. Schmitz, T. Y. Hsu, J. Brown, J. Schaffner, A. Walston, R. Y. Loo, M. Mehregany, and J. Lee, "Surface-micromachined RF MEMs switches on GaAs substrates," *Int. J. RF Microw. Comput. Eng.*, vol. 9, no. 4, pp. 348–361, Jul. 1999.
- ³¹ C. L. Goldsmith, Zhimin Yao, S. Eshelman and D. Denniston, "Performance of low-loss RF MEMS capacitive switches," in *IEEE Microwave and Guided Wave Letters*, vol. 8, no. 8, pp. 269-271, Aug. 1998.
- ³² Y. Uno *et al.*, "Development of SPDT-structured RF MEMS switch," *TRANSDUCERS 2009 - 2009 International Solid-State Sensors, Actuators and Microsystems Conference*, Denver, CO, 2009, pp. 541-544.
- ³³ D. Hyman, "Wideband DC-contact MEMS series switch," *Micro Nano Lett.*, vol. 3, no. 3, p. 66–69(3), Sep. 2008.

- ³⁴ J. B. Muldavin and G. M. Rebeiz, "High-isolation CPW MEMS shunt switches. 1. Modeling," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 48, no. 6, pp. 1045-1052, June 2000.
- ³⁵ D. Hyman and M. Mehregany, "Contact physics of gold microcontacts for MEMS switches," *Electrical Contacts - 1998. Proceedings of the Forty-Fourth IEEE Holm Conference on Electrical Contacts (Cat. No.98CB36238)*, Arlington, VA, USA, 1998, pp. 133-140.
- ³⁶ R. Coutu, "Electrostatic Radio Frequency (RF) Microelectromechanical Systems (MEMS) Switches With Metal Alloy Electric Contacts", Ph.D, Air Force Institute of Technology, 2004.
- ³⁷ J. Schimkat, "Contact materials for microrelays," *Proceedings MEMS 98. IEEE. Eleventh Annual International Workshop on Micro Electro Mechanical Systems. An Investigation of Micro Structures, Sensors, Actuators, Machines and Systems (Cat. No.98CH36176)*, Heidelberg, Germany, 1998, pp. 190-194.
- ³⁸ J. Y. Park, G. H. Kim, K. W. Chung and J. U. Bu, "Electroplated rf MEMS capacitive switches," *Proceedings IEEE Thirteenth Annual International Conference on Micro Electro Mechanical Systems (Cat. No.00CH36308)*, Miyazaki, Japan, 2000, pp. 639-644.
- ³⁹ Yu Liu, T. R. Taylor, J. S. Speck and R. A. York, "High-isolation BST-MEMS switches," *2002 IEEE MTT-S International Microwave Symposium Digest (Cat. No.02CH37278)*, Seattle, WA, USA, 2002, pp. 227-230 vol.1.
- ⁴⁰ C. H. Chang et al., "RF MEMS capacitive switches fabricated with HDICP CVD SiN/sub x/," *2002 IEEE MTT-S International Microwave Symposium Digest (Cat. No.02CH37278)*, Seattle, WA, USA, 2002, pp. 231-234 vol.1.
- ⁴¹ A. P. De Silva et al., "Motorola MEMS switch technology for high frequency applications," *2001 Microelectromechanical Systems Conference (Cat. No. 01EX521)*, Berkeley, CA, USA, 2001, pp. 22-24.
- ⁴² J. B. Muldavin and G. M. Rebeiz, "All-metal high-isolation series and series/shunt MEMS switches," in *IEEE Microwave and Wireless Components Letters*, vol. 11, no. 9, pp. 373-375, Sept. 2001.
- ⁴³ Jae-Hyoung Park, Sanghyo Lee, Jung-Mu Kim, Hong-Teuk Kim, Youngwoo Kwon and Yong-Kweon Kim, "Reconfigurable millimeter-wave filters using CPW-based periodic structures with novel multiple-contact MEMS switches," in *Journal of Microelectromechanical Systems*, vol. 14, no. 3, pp. 456-463, June 2005.
- ⁴⁴ T. Purtova, "RFMEMS periodic structures: modelling, components and circuits", Ph.D, Universität Ulm, 2012.
- ⁴⁵ M. Kaynak et al., "Packaged BiCMOS embedded RF-MEMS switches with integrated inductive loads," *2012 IEEE/MTT-S International Microwave Symposium Digest*, Montreal, QC, 2012, pp. 1-3.
- ⁴⁶ M. Kaynak, V. Valenta, H. Schumacher and B. Tillack, "MEMS module integration into SiGe BiCMOS technology for embedded system applications," *2012 IEEE Bipolar/BiCMOS Circuits and Technology Meeting (BCTM)*, Portland, OR, 2012, pp. 1-7.
- ⁴⁷ S. Tolunay Wipf, A. Göritz, M. Wietstruck, C. Wipf, B. Tillack and M. Kaynak, "D-Band RF-MEMS SPDT Switch in a 0.13 μm SiGe BiCMOS Technology," in *IEEE Microwave and Wireless Components Letters*, vol. 26, no. 12, pp. 1002-1004, Dec. 2016.
- ⁴⁸ Wipf, S. Tolunay, et al. "240 GHz RF-MEMS switch in a 0.13 μm SiGe BiCMOS Technology." *2017 IEEE Bipolar/BiCMOS Circuits and Technology Meeting (BCTM)*. IEEE, 2017.
- ⁴⁹ D. Mercier et al., "Millimeter-wave tune-all bandpass filters," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 52, no. 4, pp. 1175-1181, April 2004.

- ⁵⁰ Y. Lu, L. P. B. Katehi and D. Peroulis, "High-power MEMS varactors and impedance tuners for millimeter-wave applications," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 11, pp. 3672-3678, Nov. 2005.
- ⁵¹ S. Pu, "A micromachined zipping variable capacitor", Ph.D, University of Southampton, 2010.
- ⁵² J. Muldavin, C. Bozler, S. Rabe and C. Keast, "Large tuning range analog and multi-bit MEMS varactors," *2004 IEEE MTT-S International Microwave Symposium Digest (IEEE Cat. No.04CH37535)*, Fort Worth, TX, USA, 2004, pp. 1919-1922 Vol.3.
- ⁵³ L. Dussopt and G. M. Rebeiz, "High-Q millimeter-wave MEMS varactors: extended tuning range and discrete-position designs," *2002 IEEE MTT-S International Microwave Symposium Digest (Cat. No.02CH37278)*, Seattle, WA, USA, 2002, pp. 1205-1208 vol.2.
- ⁵⁴ G. McFeetors and M. Okoniewski, "Performance and Operation of Stressed Dual-Gap RF MEMS Varactors," *2006 European Microwave Conference*, Manchester, 2006, pp. 1064-1067.
- ⁵⁵ Y. Lu, L. P. B. Katehi and D. Peroulis, "High-power MEMS varactors and impedance tuners for millimeter-wave applications," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 11, pp. 3672-3678, Nov. 2005.
- ⁵⁶ D. Peroulis and L. P. B. Katehi, "Electrostatically-tunable analog RF MEMS varactors with measured capacitance range of 300%," *IEEE MTT-S International Microwave Symposium Digest, 2003*, Philadelphia, PA, USA, 2003, pp. 1793-1796 vol.3.
- ⁵⁷ G. P. Rehder, S. Mir, L. Rufer, E. Simeu and H. N. Nguyen, "Low Frequency Test for RF MEMS Switches," *2010 Fifth IEEE International Symposium on Electronic Design, Test & Applications*, Ho Chi Minh City, 2010, pp. 350-354.
- ⁵⁸ "Tunable Antenna Technology | Wispry", *Wispry*, 2019. [Online]. Available: <http://wispry.com/>. [Accessed: 08- Feb- 2019]
- ⁵⁹ "Cavendish Kinetics – Maximum RF Performance", *Cavendish-kinetics.com*, 2019. [Online]. Available: <http://www.cavendish-kinetics.com>. [Accessed: 08- Feb- 2019]
- ⁶⁰ Hui Shen, Songbin Gong and N. S. Barker, "DC-Contact RF MEMS Switches using Thin-Film Cantilevers," *2008 European Microwave Integrated Circuit Conference*, Amsterdam, 2008, pp. 382-385.
- ⁶¹ D. J. Chung, R. G. Polcawich, D. Judy, J. Pulskamp and J. Papapolymerou, "A SP2T and a SP4T switch using low loss piezoelectric MEMS," *2008 IEEE MTT-S International Microwave Symposium Digest*, Atlanta, GA, USA, 2008, pp. 21-24.
- ⁶² Jaewoo Lee, Chang Han Je, Sungweon Kang and Chang-Auck Choi, "A low-loss single-pole six-throw switch based on compact RF MEMS switches," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 11, pp. 3335-3344, Nov. 2005.
- ⁶³ S. Gong, H. Shen and N. S. Barker, "A 60-GHz 2-bit Switched-Line Phase Shifter Using SP4T RF-MEMS Switches," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 4, pp. 894-900, April 2011.
- ⁶⁴ M. Kim, J. B. Hacker, R. E. Mihailovich and J. F. DeNatale, "A DC-to-40 GHz four-bit RF MEMS true-time delay network," in *IEEE Microwave and Wireless Components Letters*, vol. 11, no. 2, pp. 56-58, Feb. 2001.
- ⁶⁵ Guan-Leng Tan, R. E. Mihailovich, J. B. Hacker, J. F. DeNatale and G. M. Rebeiz, "Low-loss 2- and 4-bit TTD MEMS phase shifters based on SP4T switches," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 51, no. 1, pp. 297-304, Jan. 2003.
- ⁶⁶ S. Gong, H. Shen and N. S. Barker, "A 60-GHz 2-bit Switched-Line Phase Shifter Using SP4T RF-MEMS Switches," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 4, pp. 894-900, April 2011.

- ⁶⁷ Juo-Jung Hung, L. Dussopt and G. M. Rebeiz, "Distributed 2- and 3-bit W-band MEMS phase shifters on glass substrates," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 52, no. 2, pp. 600-606, Feb. 2004.
- ⁶⁸ Hong-Teuk Kim *et al.*, "V-band 2-b and 4-b low-loss and low-voltage distributed MEMS digital phase shifter using metal-air-metal capacitors," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 50, no. 12, pp. 2918-2923, Dec. 2002.
- ⁶⁹ C. Chang, Y. Chen and S. Hsieh, "A V-Band Three-State Phase Shifter in CMOS-MEMS Technology," in *IEEE Microwave and Wireless Components Letters*, vol. 23, no. 5, pp. 264-266, May 2013.
- ⁷⁰ R. De Paolis, F. Coccetti, S. Payan, M. Maglione and G. Guegan, "Characterization of ferroelectric BST MIM capacitors up to 65 GHz for a compact phase shifter at 60 GHz," *2014 44th European Microwave Conference*, Rome, 2014, pp. 492-495.
- ⁷¹ H. Krishnaswamy, A. Valdes-Garcia and J. Lai, "A silicon-based, all-passive, 60 GHz, 4-element, phased-array beamformer featuring a differential, reflection-type phase shifter," *2010 IEEE International Symposium on Phased Array Systems and Technology*, Waltham, MA, 2010, pp. 225-232.
- ⁷² M. Tabesh, A. Arbabian and A. Niknejad, "60GHz low-loss compact phase shifters using a transformer-based hybrid in 65nm CMOS," *2011 IEEE Custom Integrated Circuits Conference (CICC)*, San Jose, CA, 2011, pp. 1-4.
- ⁷³ S. Bulja, D. Mirshekar-Syahkal, M. Yazdanpanahi, R. James, S. E. Day and F. A. Fernández, "Liquid crystal based phase shifters in 60 GHz band," *The 3rd European Wireless Technology Conference*, Paris, 2010, pp. 37-40.
- ⁷⁴ C. Fritzsche *et al.*, "Continuously tunable W-band phase shifter based on liquid crystals and MEMS technology," *2011 6th European Microwave Integrated Circuit Conference*, Manchester, 2011, pp. 522-525.
- ⁷⁵ A. Franc, O. H. Karabey, G. Rehder, E. Pistono, R. Jakoby and P. Ferrari, "Compact and Broadband Millimeter-Wave Electrically Tunable Phase Shifter Combining Slow-Wave Effect With Liquid Crystal Technology," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 11, pp. 3905-3915, Nov. 2013.
- ⁷⁶ T. Quemerais, D. Gloria, D. Golanski and S. Bouvot, "High-Q MOS Varactors for Millimeter-Wave Applications in CMOS 28-nm FDSOI," in *IEEE Electron Device Letters*, vol. 36, no. 2, pp. 87-89, Feb. 2015.
- ⁷⁷ G. Velu *et al.*, "A 310/spl deg//3.6-dB K-band phaseshifter using paraelectric BST thin films," in *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 2, pp. 87-89, Feb. 2006.
- ⁷⁸ A. Gaebler, F. Goelden, A. Manabe, M. Goebel, S. Mueller and R. Jakoby, "Investigation of high performance transmission line phase shifters based on liquid crystal," *2009 European Microwave Conference (EuMC)*, Rome, 2009, pp. 594-597.
- ⁷⁹ A. Ç. Ulusoy, M. Kaynak, T. Purtova, B. Tillack and H. Schumacher, "A 60 to 77 GHz Switchable LNA in an RF-MEMS Embedded BiCMOS Technology," in *IEEE Microwave and Wireless Components Letters*, vol. 22, no. 8, pp. 430-432, Aug. 2012.
- ⁸⁰ G. Liu, M. Kaynak, T. Purtova, A. Ç. Ulusoy, B. Tillack and H. Schumacher, "Dual-band millimeter-wave VCO with embedded RF-MEMS switch module in BiCMOS technology," *2012 IEEE 12th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems*, Santa Clara, CA, 2012, pp. 175-178.
- ⁸¹ Sanghyo Lee, Jong-Man Kim, Jung-Mu Kim, Yong-Kweon Kim and Youngwoo Kwon, "Millimeter-wave MEMS tunable low pass filter with reconfigurable series inductors and capacitive shunt switches," in *IEEE Microwave and Wireless Components Letters*, vol. 15, no. 10, pp. 691-693, Oct. 2005.

- ⁸² J. Sor, Y. Qian and T. Itoh, "Miniature low-loss CPW periodic structures for filter applications," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 49, no. 12, pp. 2336-2341, Dec. 2001.
- ⁸³ Jae-Hyoung Park, Sanghyo Lee, Jung-Mu Kim, Hong-Teuk Kim, Youngwoo Kwon and Yong-Kweon Kim, "Reconfigurable millimeter-wave filters using CPW-based periodic structures with novel multiple-contact MEMS switches," in *Journal of Microelectromechanical Systems*, vol. 14, no. 3, pp. 456-463, June 2005.
- ⁸⁴ Hong-Teuk Kim, Jae-Hyoung Park, Yong-Kweon Kim and Youngwoo Kwon, "Low-loss and compact V-band MEMS-based analog tunable bandpass filters," in *IEEE Microwave and Wireless Components Letters*, vol. 12, no. 11, pp. 432-434, Nov. 2002.
- ⁸⁵ M. V Pelegrini et al., "Interposer based on metallic-nanowire-membrane (MnM) for mm-wave applications," in 2016 11th European Microwave Integrated Circuits Conference (EuMIC), 2016, pp. 532–535.
- ⁸⁶ J. M. Pinheiro et al., "110-GHz Through-Substrate-Via Transition Based on Copper Nanowires in Alumina Membrane," *IEEE Trans. Microw. Theory Tech.*, vol. 66, no. 2, pp. 784–790, Feb. 2018.
- ⁸⁷ A. L. C. Serrano et al., "3D inductors with nanowire through substrate vias," in 2017 IEEE MTT-S International Microwave Symposium (IMS), 2017, pp. 1641–1644.
- ⁸⁸ M. Bertrand et al., "Integrated Waveguides in Nanoporous Alumina Membrane for Millimeter-Wave Interposer," *IEEE Microw. Wirel. Components Lett.*, vol. 29, no. 2, pp. 83–85, Feb. 2019.
- ⁸⁹ Crabbé, G. "Chaves MEMS para aplicações em ondas milimétricas", Monografia, Escola Politécnica da Universidade de São Paulo, 2018.
- ⁹⁰ BANSAL, D. et al. Fabrication and analysis of radiofrequency MEMS series capacitive single-pole double-throw switch. *Journal of Micro/Nanolithography, MEMS, and MOEMS*, v. 15, n. 4, p. 045001, out. 2016. ISSN: 1932-5150.
- ⁹¹ CHEUNG, T. et al. Transmission lines and components with wavelength reduction and shielding. U.S. Patent n. 6,950,590, 27 set. 2005.
- ⁹² Verona, B. "Desenvolvimento dedefasadores RF MEMS de ondas milimétricas utilizando a tecnologia CMOS", Monografia, Escola Politécnica da Universidade de São Paulo, 2013.
- ⁹³ FERRARI, P., REHDER, G., Benech P. Tunable high-frequency transmission line. WIPO Patent n. 2012032269, 16 mar. 2012.
- ⁹⁴ REHDER, G.; VO, T.; FERRARI, P. Development of a slow-wave MEMS phase shifter on CMOS technology for millimeter wave frequencies. *Microelectronic Engineering*, v. 90, p. 19-22, 2012.
- ⁹⁵ Verona, B. M., et al. "Slow-wave distributed MEMS phase shifter in CMOS for millimeter-wave applications." *2014 44th European Microwave Conference*. IEEE, 2014. Verona, B. M., et al. "Slow-wave distributed MEMS phase shifter in CMOS for millimeter-wave applications." *2014 44th European Microwave Conference*. IEEE, 2014.
- ⁹⁶ WITVROUW, A. et al. Comparison between wet HF etching and vapor HF etching for sacrificial oxide removal. In: *Micromachining and Microfabrication*. International Society for Optics and Photonics, 2000. p. 130-141.
- ⁹⁷ KOOLEN, M. C. A. M.; GEELEN, J. A. M.; VERSLEIJEN, M. P. J. G. An improved de-embedding technique for on-wafer high-frequency characterization. In: *Bipolar Circuits and Technology Meeting, 1991, Proceedings of the 1991*. IEEE, 1991. p. 188-191.
- ⁹⁸ A. Bautista, A. Franc and P. Ferrari, "An accurate parametric electrical model for slow-wave CPW," *2015 IEEE MTT-S International Microwave Symposium*, Phoenix, AZ, 2015, pp. 1-4.

- ⁹⁹ Gavidia Bovadilla, Robert Aleksander. Defasador baseado em MEMS distribuídos para aplicações em ondas milimétricas. Diss. Universidade de São Paulo.